



国家新能源汽车技术创新中心
NATIONAL NEW ENERGY VEHICLE TECHNOLOGY
INNOVATION CENTER

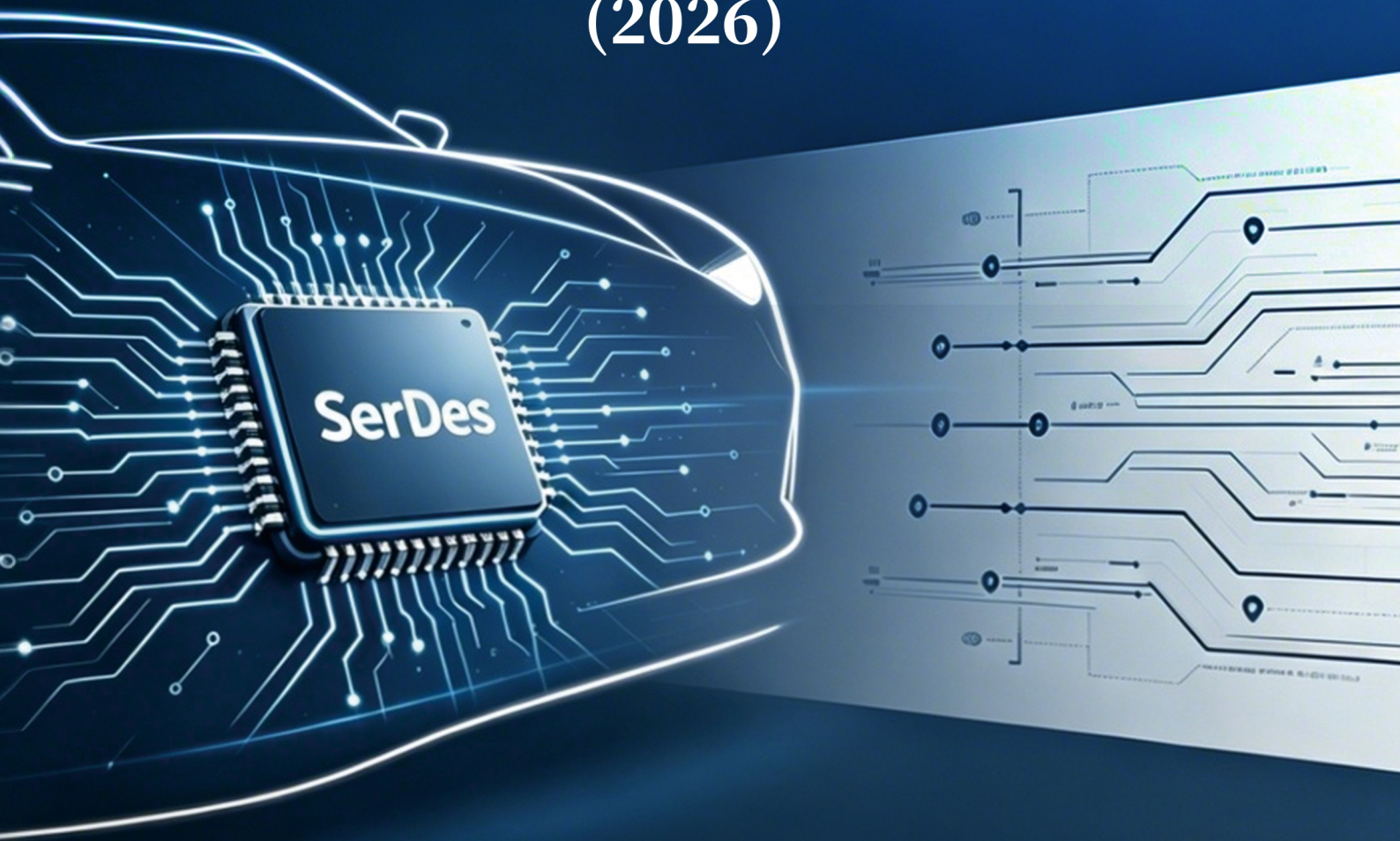


中国汽车芯片联盟
CHINA AUTOMOTIVE CHIP ALLIANCE

车载 SerDes 技术发展白皮书

面向智能汽车的高速互联解决方案

(2026)



联合发布单位：(排名按首字母排列)

ADI、博世、北京航空航天大学、北京银联金卡科技有限公司(银行卡检测中心)、德赛、电子五所、东软、福瑞泰克、国创检测公司、国创认证公司、国家新能源汽车技术创新中心、豪威、华为/引望、吉利汽车研究院、杰华特、景略、慷智、纳芯微、NXP、南芯半导体、锐泰微、仁芯、瑞发科、首传微、思特威、TI、泰克科技、Valens、矽力杰、西安电子科技大学、新港海岸、奕斯伟、意法半导体(STMicroelectronics)、亿咖通、裕太微、是德科技、中国汽车芯片产业创新战略联盟

委员会

(按字母顺序排序)

指导专家：董 扬 任向飞

副主任：李 莉 韦 浩 杨世春 邹广才

委 员：初秀琴 陈 鹏 陈艳明 李玉平 李志成 刘英 马威

王 勇 许 鹏 徐晓煜 杨 靖 张俊超

编撰项目组

(按字母顺序排序)

项目负责人：陈艳明

核心成员：**Adam Heiberg Alexei Shatalov 陈春环 Chandlee**
Harrell 陈继凯 陈 亮 陈添禹 程 鹏 丁 浩
杜安锦 杜 淇 Edo Cohen 方盛昌 方 媛
傅俊毓 耿海洲 郭广阔 Giuseppe Tofanicchio
Grant Broussard 韩长来 郝智泉 何琢如 胡美玲
黄旭华 贾坎聪 金 栋 况华旭 黎美玲 李玉平
李云鹏 梁远军 刘 剑 柳 军 刘 洋 刘 勇
楼耀鼎 陆穗丰 吕建新 马 梁 马 威 马 哲
孟 飞 Michele Sala Nicola Marinelli Paul Fernando
彭嘉成 乔水云 苏旭岩 孙靖聪 谭宇璇 王宝鹏
王 君 王 璐 王 晟 魏书柳 吴 挺 徐依全
杨 矾 杨 靖 杨志华 尹少晨 于 静 余 军
余俊杰 占志龙 张 斌 张 城 张国宁 张纪泽
张 猛 张 敏 张鹏飞 张文博 张 欣 张云昊
赵传猛 周光玥 朱炳强 朱科翰 朱 锐

编撰单位

吉利汽车研究院

国家新能源汽车技术创新中心

中国汽车芯片产业创新战略联盟

Analog Devices, Inc.

北京航空航天大学

北京银联金卡科技有限公司（银行卡检测中心）

北京奕斯伟计算技术股份有限公司

博世（中国）

东软集团股份有限公司

福瑞泰克智能系统有限公司

国创先进技术检测有限公司

国创先进技术认证有限公司

工业和信息化部电子第五研究所

湖北亿咖通科技有限公司

豪威集成电路（集团）股份有限公司

惠州市德赛西威汽车电子股份有限公司

杰华特微电子股份有限公司

景略半导体（上海）有限公司

慷智集成电路（上海）有限公司

NXP Semiconductor

锐泰微（北京）电子科技有限公司

仁芯致远（杭州）半导体科技有限公司

瑞发科半导体(天津)股份有限公司

首传微电子(常州)有限公司

是德科技（中国）有限公司

苏州纳芯微电子股份有限公司

上海南芯半导体科技股份有限公司

思特威(上海)电子科技股份有限公司

Texas Instruments

泰克科技（中国）有限公司

Valens Semiconductor

西安电子科技大学

矽力杰半导体技术（杭州）有限公司

新港海岸（北京）科技有限公司

意法半导体（STMicroelectronics）

引望智能技术有限公司

裕太微电子股份有限公司

目 录

序言	1
1. 概述	3
1.1 行业背景	3
1.2 应用场景	5
1.2.1 车载显示屏	5
1.2.2 车载摄像头	7
1.2.3 车载毫米波雷达	7
1.3 市场格局	8
1.3.1 国内市场整体概况	8
1.3.2 核心竞争格局（国内视角）	8
1.3.3 国内需求与区域分布	9
1.3.4 核心总结	9
1.4 五大技术趋势	9
1.4.1 超高速率迭代——从 6Gbps 迈向 32Gbps，突破带宽瓶颈	9
1.4.2 协议标准化与开放生态——打破供应商锁定	9
1.4.3 两大演进趋势：集成融合与工艺革新	10
1.4.4 功能安全与可靠性升级——适配车规严苛要求	10
1.4.5 与车载以太网融合——构建异构协同网络	10
1.5 行业痛点	10
1.5.1 核心技术自主可控性不足	10
1.5.2 车规认证与量产门槛高	11
1.5.3 供应链协同性差且自主化不足	11
1.5.4 标准体系不统一，适配与替换成本高	11
1.5.5 成本控制与市场竞争压力大	11
2. SerDes 技术原理与关键技术	11
2.1 基础原理	11
2.1.1 正向传输	11
2.1.2 反向传输	13
2.1.3 插损补偿	13
2.2 关键技术	14
2.2.1 安全与冗余	14
2.2.2 EMC/EMI 抑制	15
2.2.3 FEC 的特点与应用场	15
2.2.4 自动重传	16
2.2.5 均衡	17
2.2.6 信道编码	17
2.2.7 断点检测	18
3. SerDes 协议	21
3.1 私有协议	24
3.1.1 FPD- Link	24
3.1.2 其他私有协议	27
3.2 主要开放协议	31

3.2.1	OpenGMSL	32
3.2.2	HSMT	44
3.2.3	ASA ^[2]	59
3.2.4	MIPI A-PHY	72
3.2.5	IEEE P802.3dm	91
4.	测试技术	95
4.1	测试范围和框架	95
4.1.1	四层金字塔测试体系	95
4.1.2	各层级测试框架	95
4.1.3	测试流程管理与质量门禁	96
4.2	工具仪器	97
4.3	测试内容	98
4.4	附件-通用测试工具参考	101
5.	技术倡议	105
	结语	107
	参考文献:	108

序言

随着智能汽车的逐步普及，高速数据通讯起着关键的作用。高速数据通讯一般分为两大类：

- 对称通讯：两个方向上的理论带宽是相等的。在车载领域，常用的对称通讯技术有：

- PCIe：其典型的应用是域控内部芯片间的通讯

- Ethernet：广泛用于域控之间，域控和 Zone Controller 之间的通讯

- CAN：用于 ECU 之间、

- 非对称通讯：两个方向上的理论带宽是不相等的，通常正向通讯用于高速数据传输，反向通讯用于控制。正向带宽远大于反向带宽。在车载领域的典型应用有：

- Sensor network：比如摄像头数据和 cascade radar 的原始数据传输

- Video stream：用于域控之间低延时低延时视频数据传输以及域控到显示设备的视频输出

SerDes 解决方案是基于非对称通讯的。为了实现双向通讯，通常有两种实现方式：

- 全双工方式：在同一通讯线路上采用高低不同的两个频带分别实现正反两个方向的通讯。这种方法的优点在于正反两个方向的通讯可以同时进行，从而链路的延时可以做得更低同时也可以充分利用带宽。但缺点是接收端可能需要消除来自于发送端由于同时传输所产生的反射信号。特别对于发送和接收的频谱存在部分重叠的情形下，会导致模拟电路设计相对复杂，并对信噪比产生负面影响。由于反向通道的频率范围较低，因此需要良好的设计来抵抗来自于 PDOC 的 DC/DC 的干扰。

- 半双工方式：任何时候只能允许一个方向的通讯。采用时分的方法实现双向通讯。显然这种设计会带来更大的延时，同时由于总的带宽被两个方向的通讯共享，因此其正向带宽略低于总带宽。但这种设计的一个优点在于由于无需消除同时传输所造成的反射，接收端电路的设计相对简单，理论上可以提供更高的信噪比，但由于反向传输的调制频率和正向是相同的，因此反向传输的模拟电路设计要求较高。由于 PDOC 的 DC/DC 频率远低于调制频率，因此难于对通讯链路产生影响。对目前的使用场景而言，所产生的额外延时通常在可接受的范围内。

SerDes 所能支持的网络拓扑对应用而言是十分重要的。对于应用而言，常用的 Topology 形式有：

- 链路聚集：即把来自于多个链路的数据聚集在一起，通常要求同时传输到下一节点。
- 链路分裂：即把混合在一个链路里的数据还原成多个链路，分别传输到不同的节点
- 菊花链：即把多个链路的数据聚集在一条链路上，利用这条链路把多个节点串联起来，每个节点或者其中的一个或多个子链路的数据

发展趋势：

- 高带宽的需求：该需求主要来自于视频数据传输的要求。由于车内屏幕越来越多，越来越大，因此需要更大的带宽。同时由于需要支持高刷新率，也提高了对带宽的要求
- 高性能安全和信息安全：随着 L3/L4 自动驾驶的技术的发展，对 SerDes 的功能安全提出了更高的要求。由于传感器的冗余，通常要求一个系统在任意时间存在一个传感器失效而不显著降低系统性能。但问题是，由于在 SerDes 应用中广泛采用链路聚集的方式，一个 SerDes 的失效会同时造成多个传感器的同时失效。目前几乎所有的 SerDes 都存在这一个问题。同样的，某些数据的完整性是至关重要的，尽管某些协议支持对某些数据进行 CRC 校验，但不足以提供更完善的保护
- I3C 的支持。传统的 SoC 内置 ISP 的解决方案，需要每帧对 sensor 做配置，如果需要同时对多个摄像头进行配置，那么所需要的通讯带宽可能超过标准 I2C 的带宽上限。一种可能的解决方案是解串器端支持 I3C 接口

很长时间以来，SerDes 的协议往往是私有的，这意味着加、解串器必须使用同一厂商的芯片。另一方面加解串器往往位于不同供应商所提供的系统中，这极大地限制了灵活性，也限制了传感器芯片厂商集成 SerDes IP 的可能性，导致最终用户承受了相对高昂的价格。随着越来越多的厂商公开自己的标准，预期这个问题未来会得到显著的改善。

本白皮书的一个重要目的，就是对比了每一种协议的特点以及所能达到的性能和适用的领域，从而让应用方可以根据自身的需要做出更好的选择。

同时利用这个机会，把协议联盟，芯片供应商，使用方，研究机构紧密联系起来，相互协作，共同推动技术的发展，让最终用户受益。

白皮书的发布只是一个起点，相信未来随着需求的更新，技术的演进会不断地更新版本，使之成为一个良好的平台和纽带。

1. 概述

1.1 行业背景

汽车行业正经历一个世纪以来最深刻的变革。车辆正迅速从机械驱动的机器演变为智能、软件定义的平台，能够感知、解释并与周围世界互动。在这一演变的核心，是数据的爆炸式增长——数据的生成、传输和处理达到了前所未有的规模。随着高级驾驶辅助系统（ADAS）日益复杂，车载信息娱乐系统（IVI）变得更加丰富和沉浸，摄像头、雷达、激光雷达和显示屏的数量及分辨率持续大幅提升。每个新传感器都会产生高带宽数据流，每个新显示屏都要求实时、高质量的渲染，推动传统通信基础设施达到极限。这就要求现代车辆中的数据流量、速度和稳定性必须实现显著提升。

伴随硬件革命的是软件定义车辆（SDV）的出现。行业正从分散的独立电子控制单元（ECU）集合，向围绕域控制器和区域控制器构建的集中式模块化架构转变。区域架构和 SDV 的一个显著特征是依赖对称、双向数据传输。域控制器、区域控制器和中央计算单元之间的通信通常涉及双向相似的数据速率——软件服务、诊断、同步消息和配置流。因此，车载网络（IVN）在实现所有主要汽车域的协调中发挥关键作用。ADAS 决策、动力传动控制、车身功能、信息娱乐传输和传感器执行器交互都依赖快速、可预测和安全的通信。特别是对于 ADAS——感知、传感器融合和决策周期必须满足严格的实时约束——低延迟和确定性行为至关重要。功能安全要求如 ISO 26262 要求冗余、精确时序和服务质量（QoS）控制。与此同时，信息娱乐系统继续向多超高清显示的先进数字驾驶舱演进——仪表盘、中央显示屏、乘客屏幕、娱乐面板和抬头显示。这些系统需要在长路径上持续高带宽视频传输，同时对线缆重量、成本和电磁性能有严格要求。

为满足这些需求，高速 SerDes（串行器/解串器）链路不可或缺。与区域通信的对称流量不同，传感器和显示链路表现出高度非对称的数据模式：

- 下行：来自摄像头到 ADAS SoC 或 GPU/SoC 到显示屏的超高带宽视频数据
- 上行：低带宽控制、配置或诊断信号 SerDes 技术正是针对这些非对称模式进行优化。

因此，大部分 SerDes 协议的下行传输速率定义范围为数吉比特每秒至数十吉比特每秒的区间内，上行传输速率定义范围为数百兆比特每秒。也有部分 SerDes 协议，如 ASA，将上行通信速率定义至数吉比特每秒的范围等级。

SerDes 技术支持长距离、高达数十吉比特点对点连接，使用轻量、成本优化的布线，同时最大限度减少电磁干扰和降低布线复杂性。现代 SerDes 解决方案提供卓越效率、更低功耗和降低系统成本，同时不牺牲可靠性。随着车辆变

得更智能、更安全且日益软件驱动，内部通信性能将在实现未来功能中发挥决定性作用。

当前汽车智能化已迈入技术普及阶段，智驾平权和 AI 大模型快速发展，为了满足汽车智能化和降低 EE 架构的复杂性，汽车 EE 架构也在不断升级和进化，对数据传输的带宽、实时性和可靠性提出了前所未有的要求。传统车载网络技术，如 CAN、LIN 等，受限于其物理层特性，已难以胜任 Gbps 级别的高速数据传输任务。

表 1-1 常用车内通信总线汇总

总线类型	核心用途	传输速率	典型应用场景
CAN 总线	动力 底盘等关键控制	低速：125kbps 高速：500kbps ~ 1Mbps CAN FD: 最高可达 8Mbps	发动机控制、变速箱、ABS/ESP、车身控制等
LIN 总线	车身辅助控制	9.6kbps ~ 19.2kbps	车窗、座椅、灯光、电池管理、电机控制等
A2B 总线	确定性低延迟音频传输	49.152Mbps、98.304Mbps	音响系统、麦克风阵列、主动降噪等
Ethernet	座舱、智驾域及车内骨干网	100Mbps / 1Gbps / 10Gbps 及以上	激光雷达、T-Box、智驾域控制器、座舱域控制器等
SerDes	高清视频传输	最高可达 12/13.5/16 Gbps	摄像头、中控屏、仪表屏、电子后视镜等

随着高级驾驶辅助系统（ADAS）、自动驾驶以及智能座舱功能的普及，车载传感器（摄像头、激光雷达、毫米波雷达）需求数量激增，分辨率也从 200 万像素向 800 万乃至 1700 万像素演进。同时，车内显示屏正在向 4K/8K 高清化、多屏化发展，为满足下一代传感器和显示屏需求，传输速率正从当前的 2-6Gbps 向 12Gbps 甚至 24Gbps 迈进，以支持 8K 车载屏和高分辨率激光雷达。

在上述这些背景下，Serializer/Deserializer（SerDes）技术凭借其高带宽、低延迟、抗干扰能力强、布线简洁等优势，迅速成为车载高速数据传输的核心解决方案，满足了摄像头、雷达、激光雷达等传感器以及屏幕与域控制器之间的高速连接应用场景。如图 1-1 所示第三方研究公司 QYR Research 的数据预测，预计到 2032 年将调整至 22.59 亿美元，2026-2032 年的预测期内的复合年增长率为 18.3%。中国作为全球最大的消费市场，占全球总市场约 30.4%，预计将以 23.2% 的年复合增长率高速增长。

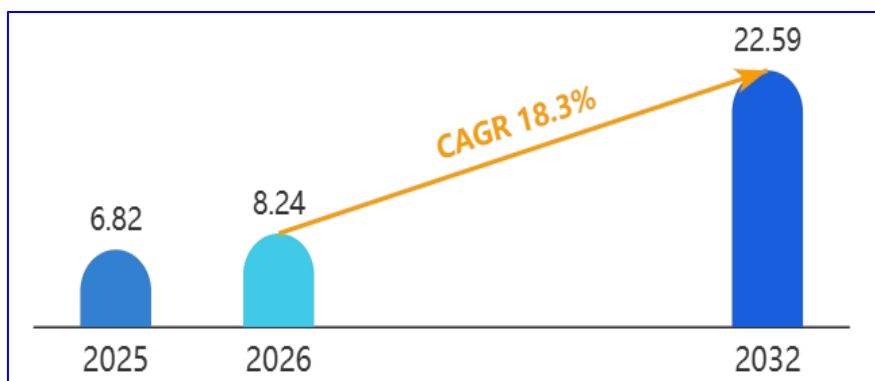


图 1-1 SerDes 复合年增长率预测

信息来源: <https://www.qyresearch.com.cn/reports/7287055/automotive-SerDes-chip>

1.2 应用场景

本章介绍主要应用场景——汽车显示屏、摄像头和毫米波雷达，并强调塑造其设计的通信需求。

汽车显示屏如信息娱乐屏、数字仪表盘和抬头显示依赖来自集中式 SoC 或主机的高分辨率视频链路。这些链路必须在数米轻量布线上传输全高清或 4K 视频，同时满足严格的电磁干扰/电磁兼容 (EMI/EMC) 限制并保持图像质量。数字驾驶舱中对功能安全的需求日益增加，包括链路监控、错误检测和冗余。用于环视、ADAS 感知和驾驶员监控的摄像头系统必须以极低延迟将原始或轻度压缩的图像数据传输到中央控制器。长线缆、灵活的传感器布置和低布线成本至关重要。通过同一链路的双向控制和诊断支持摄像头配置、固件更新和持续健康监测。毫米波雷达传感器生成用于目标检测和传感器融合的高带宽数据。其链路必须提供确定性、低抖动传输，以保持距离、速度和角度估计的时序精度。在恶劣条件下的可靠性、强抗干扰能力、错误纠正和诊断支持对安全关键的 ADAS 和自动驾驶至关重要。

这些场景展示了多样化车辆系统对高速互连提出的苛刻且各异的需求。理解这些需求是设计支持下一代智能和自动驾驶车辆通信解决方案的关键。

1.2.1 车载显示屏

车载显示屏是汽车智能化发展的一个重要方面，多屏化大屏化成为主流应用，车载显示屏的应用场景日益丰富，涵盖了驾驶信息显示、娱乐交互、智能控制等多个领域。随着技术发展，车载显示屏正从单一的信息显示向智能交互、沉浸式体验方向演进，未来将与自动驾驶、车联网等技术深度融合，进一步提升汽车的智能化水平和用户体验。这些都对车载 SerDes 芯片提出高带宽实时性要求，是其重要的应用场景之一，典型的智能座舱显示系统架构图如图 1-2 所示：

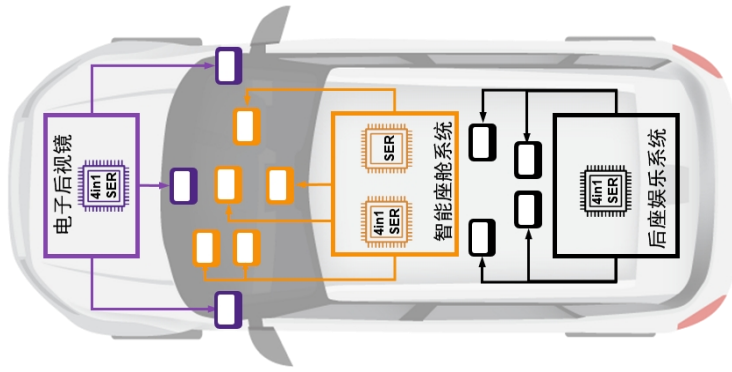


图 1-2 智能座舱显示系统架构图

SerDes 芯片负责将座舱域控制器 SoC 生成的视频信号，高速、无损地传输至车内的各种显示屏。包括中控屏、仪表盘、副驾/后排娱乐屏、抬头显示(AR HUD)，以及新兴的电子后视镜 (CMS) 和数字灯光 (DLP) 等。显示控制 SoC 通常集中在座舱域控制器 (Cockpit Domain Controller) 中，而各显示模组则分布在车辆不同位置。SerDes (Serializer / Deserializer) 技术通过将并行视频数据转换为高速串行数据流，并通过同轴 (COAX) 或差分 (STP) 线缆进行远距离传输，已成为车载显示系统的核心互连技术。

中控信息娱乐显示屏是车载显示系统中最核心的交互界面，主要用于导航、媒体播放、车辆控制以及智能座舱应用。中控屏通常由座舱域控制器中的 GPU 或显示控制器生成视频数据，并通过 SerDes 链路传输至显示模组。SerDes 技术能够显著减少高速并行线缆数量，并提升系统的抗干扰能力。

数字仪表盘用于显示车辆关键运行信息，如车速、转速、警告信息以及导航提示等。数字仪表应用对系统可靠性要求极高，因此 SerDes 链路通常需要支持链路完整性监测、视频数据 CRC/ECC 校验以及故障安全显示机制。

副驾驶娱乐显示屏近年来在高端车型中逐渐普及，用于提供独立的媒体娱乐、导航或应用交互界面。由于副驾驶屏幕通常支持高清视频播放，其带宽需求相对较高。SerDes 技术能够通过单链路或多链路方式传输高分辨率视频流，并支持多显示同步。在部分车型中，还需要通过光学或软件方式防止驾驶员看到副驾驶屏内容，以满足安全法规要求。

后排娱乐系统主要为后排乘客提供视频、游戏和互联网应用体验。显示模组通常安装在前排座椅头枕或后排中央位置。由于后排显示距离座舱域控制器较远，SerDes 技术在该场景中具有明显优势。通过高速串行链路，可在 5 - 10 m 距离内稳定传输高清视频信号。

抬头显示系统 (HUD) 通过光学投影将关键驾驶信息显示在挡风玻璃上，使驾驶员无需低头即可获取车辆信息，从而提高驾驶安全性。HUD 模组通常安装在仪表台内部，与座舱域控制器存在一定距离。SerDes 链路能够提供低延迟、高

带宽的视频传输能力，满足 HUD 显示需求。

1.2.2 车载摄像头

车载摄像头是汽车感知物理世界的“眼睛”，如图 1-3 所示它实现车辆数据采集、监控车内外环境，是实现辅助驾驶安全运行和驾乘体验的关键感知部件，它是车载 SerDes 芯片最大的应用场景。

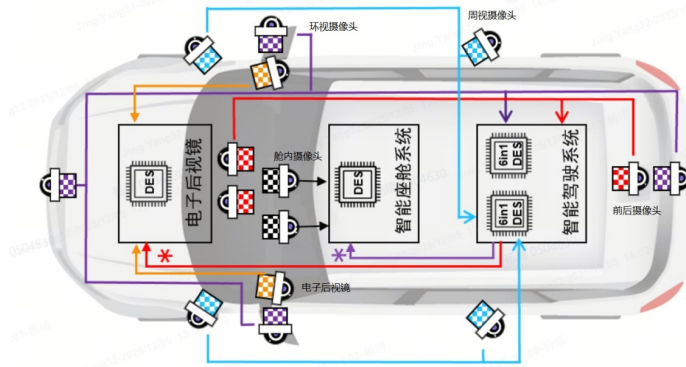


图 1-3 智能座舱显示系统架构图

SerDes 广泛应用于将摄像头采集的原始图像数据，传输给 ADAS 域控制器或座舱域控制器进行处理，包括：

- 智驾感知：前视、侧视、后视摄像头用于辅助驾驶功能
- 环视系统：360° 环视影像拼接
- 舱内监控：驾驶员监测系统（DMS）和乘客监测系统（OMS）

1.2.3 车载毫米波雷达

车载毫米波雷达的应用场景围绕车辆行驶安全与自动化驾驶展开。传统的毫米波雷达会在雷达模块内通过 MCU 或 SOC 完成数据采集及运算，然后通过 CAN 或者以太网将识别到的障碍物信息发送到智驾控制器。随着科技进步，智驾 SOC 算力越来越高，足以支持毫米波雷达的原始数据计算，因此，多家车企正在研究通过 SerDes 芯片传输雷达原始数据的卫星架构毫米波雷达方案。SerDes 作为车载高速数据传输的核心器件，与毫米波雷达的配合是高阶自动驾驶感知系统落地的关键，其通过高速串行化、低时延、高可靠的传输特性，解决了毫米波雷达数据传输的带宽、EMC、线束成本等痛点。

SerDes 与毫米波雷达的配合使用，核心适配 L2+及以上高阶辅助驾驶场景，不同场景下的配合逻辑、传输内容及核心价值存在明确差异：

在 L2+至 L3 级场景下，毫米波雷达需向域控制器传输大量高精度数据（原始 ADC 数据、高密度点云数据），支持多传感器前融合算法，SerDes 作为核心传输器件，承担高速数据传输与系统协同职责。在 L4 级以上场景下，如图 1-4 所示，毫米波雷达需实现全场景、高可靠感知，数据传输量大幅增加（多颗 4D

成像雷达并行工作），SerDes 需满足更高带宽、更高可靠性、冗余传输要求。

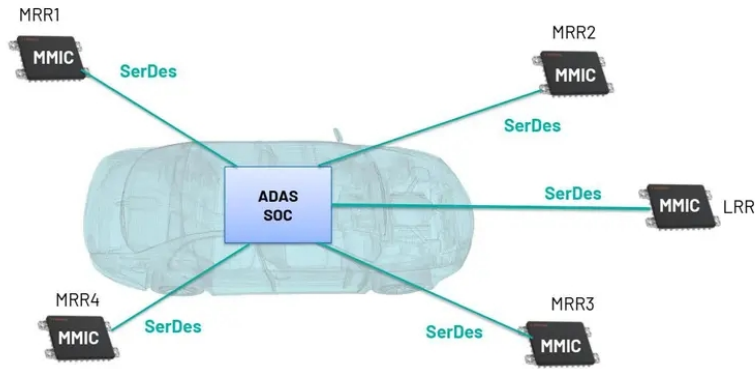


图 1-4 毫米波雷达架构

注：Middle Range Radar (MRR, 中程毫米波雷达), Long Range Radar (LRR, 远程毫米波雷达), Monolithic Microwave Integrated Circuit (MMIC, 微波单片集成电路)

在最新的“卫星式架构”中，雷达仅保留天线和 MMIC，不再进行数据处理。SerDes 的作用是将 MMIC 产生的海量原始雷达数据，高保真、低延迟地传输给中央域控制器进行集中处理。

1.3 市场格局

车载 SerDes 芯片是国内智能驾驶、智能座舱升级的核心器件，市场核心特征为“海外主要厂商仍占主导、自主品牌加速突围、需求聚焦高端场景”，结合 2025-2026 年行业核心数据，核心要点如下：

1.3.1 国内市场整体概况

市场规模高速增长，是全球核心增长引擎：2025 年国内市场规模约 3.4 亿美元（占全球约一半），预计 2030 年将增至 6.03 亿美元^[1]；核心驱动力为感知与显示链路的双重升级，推动市场需求从 6Gbps 向 12Gbps 及以上高速率产品快速迁移，驱动车规级、高可靠成为核心需求。

1.3.2 核心竞争格局（国内视角）

表 1-2 国内视角竞争格局

竞争主体	市场份额 / 国产化率	核心布局速率	核心优势	现存短板
海外主要厂商 TI、ADI	国内超 80% 基本占据整个高端市场	覆盖全速率 主导 12Gbps+	车规认证成熟、生态绑定深 TI FPD-link 属于私有协议。ADI GMSL 技术目前已公开，成为 Open GMSL	响应相对迟缓。价格较高
自主品牌 瑞发科/首传微/慷智等	国产化率 15%-26%	6-12.8Gbps 为主 少量 16Gbps 渗透	本土资源、高性价比、响应快	高端产品、核心 IP、生态布局不足

核心差距：如表 1-2 所示自主品牌在 16Gbps 及以上高端产品、核心 IP、长期车规验证上仍有短板，生态布局不及海外主要厂商，但供应链响应速度、定制化适配能力更具优势。

1.3.3 国内需求与区域分布

1) 场景需求

- **ADAS / 自动驾驶（占比 40%）：**核心驱动场景，L3 + 高端场景被海外主要厂商垄断
- **智能座舱（占比 33%）：**8K 屏等复杂应用需 12.8-16Gbps，自主品牌突破显著
- **其他场景（27%）：**环视摄像头、仪表盘等多场景覆盖

2) 区域分布

- **核心需求区（占 70%+）：**华东、华南，聚集比亚迪、吉利等本土车企及 Tier1 厂商
- **增长区：**华北、西南，随新能源产业布局增速提升

1.3.4 核心总结

短期（2025-2027 年）海外主要厂商仍主导高端市场，自主品牌聚焦中低端场景实现规模突破；中期（2028-2030 年）国产替代加速，依托 HSMT 协议完善及核心技术突破，国产化率有望提升至 40%以上；长期形成“海外主要厂商+国产头部”双梯队竞争格局。HSMT 协议推广、本土车企深度合作、高端技术自主突破，是自主品牌突围的关键。

1.4 五大技术趋势

1.4.1 超高速率迭代——从 6Gbps 迈向 32Gbps，突破带宽瓶颈

车载 SerDes 正沿感知与显示双路径迭代。当前 6-8Gbps 主流速率已可满足早期座舱与感知需求。以吉利银河 E8 的 8K 屏为例，其 12.7Gbps 带宽正触及当前 12.8Gbps 单通道极限，验证了 12Gbps+高速方案量产的必要性。展望未来，显示链路将向 25.6Gbps 甚至 32Gbps 高速率演进，以支持更高规格巨屏；感知链路则更聚焦于 16Gbps 级别的高可靠传输，以匹配下一代系统的带宽与安全需求。

1.4.2 协议标准化与开放生态——打破供应商锁定

协议开放化成为行业共识，传统私有协议的封闭性导致车企供应链锁定风险，公有协议逐步成为主流。其中 HSMT 作为国内最成熟公有协议，已完成多家自主品牌互联互通测试；OpenGMSL 基于 ADI GMSL 技术开放化，加速生态落地；首传微电子推出支持 MIPI A-PHY 和 HSMT 双协议芯片，打破品牌绑定限制。协议标准

化不仅降低车企选型、替换成本，缩短开发周期，更推动国产替代进程提速。

1.4.3 两大演进趋势：集成融合与工艺革新

一是**传感与传输的集成化**，以索尼集成 MIPI A-PHY 的图像传感器为代表，首次将传感器与 SerDes 功能整合于单芯片。此举可简化设计、缩小尺寸、降低功耗与干扰。尽管初期成本高，但预计未来 3-5 年将率先应用于高端车型。

二是**芯片制程向先进工艺平台发展**，车载 SerDes 工艺正从成熟的 28nm/40nm 体硅 CMOS 转向更具优势的 FDSOI，FDSOI 凭借其优异的抗干扰能力和低功耗，被视为满足下一代高速、高可靠车载互联需求的理想工艺平台；此外，FinFET 和 Chiplet 异构集成则是面向更高性能与集成度的未来技术路径。

1.4.4 功能安全与可靠性升级——适配车规严苛要求

随着自动驾驶从 L2 向 L3 以及 L4 演进，功能安全与事故责任界定标准显著提升，SerDes 芯片的车规认证成为准入门槛。当前，芯片需满足 AEC-Q100 Grade 2（-40℃~105℃）运行温度与 ISO 26262 ASIL-B 功能安全等级，以支持系统在极端环境下的高可靠性运行。同时，面对高速数据传输中因长距离线缆带来的信号损耗与稳定性挑战，芯片需集成物理层重传、前向纠错与自适应均衡等技术，以应对 3GHz 频段 20dB 以上、6GHz 频段 35dB 以上的插损，在满足车辆全生命周期耐久性要求的同时，保障高阶自动驾驶系统的高安全性与强可靠性。

1.4.5 与车载以太网融合——构建异构协同网络

中央计算架构普及推动 SerDes 与车载以太网深度融合，ADI 已推出 GMSL-Ethernet 技术，实现两者异构兼容。融合架构中，SerDes 负责摄像头、显示屏等高速视频流实时传输，车载以太网（TSN）承担控制指令和非实时数据通信，两者协同构建高带宽、低延迟、高可靠的车内数据网络。裕太微等厂商已推出车载 TSN SWITCH 芯片，与在研 SerDes 芯片形成协同，搭建完整车载高速有线通信芯片矩阵，适配中央计算架构需求。

1.5 行业痛点

1.5.1 核心技术自主可控性不足

车载 SerDes 芯片核心技术环节仍被海外主要厂商垄断，自主品牌在高速模拟前端（AFE）、高速 CDR（时钟数据恢复）、自适应均衡算法等关键领域仍存在技术短板，16Gbps 及以上高端产品的核心 IP、设计经验积累不足，难以满足 L3 及以上自动驾驶的高端需求。同时，核心技术研发投入大、周期长（2-3 年），国内中小厂商研发实力有限，难以承担高额研发成本，导致高端产品国产化进展缓慢，核心技术依赖进口，自主可控性较差。

1.5.2 车规认证与量产门槛高

车载 SerDes 芯片需同时满足 AEC-Q100 车规可靠性标准、ISO 26262 功能安全标准（ASIL-B/D 等级），以及 EMC 电磁兼容测试等一系列严苛要求，认证流程复杂、周期长达 1-2 年，且认证成本高昂。同时，车规芯片对良率要求极高（行业主流良率需达 95% 以上），国内部分厂商虽推出样品，但量产良率难以达标，且缺乏长期车规场景验证数据，导致产品难以进入主流车企供应链，中小厂商更是因认证成本和技术积累不足，难以突破量产门槛。

1.5.3 供应链协同性差且自主化不足

上游供应链存在明显短板，高端车规级晶圆（28nm 以下）、核心 IP、高速测试设备主要依赖台积电等国际厂商，国内晶圆制造能力难以满足高端芯片需求；核心封装技术、测试设备也依赖进口，供应链自主可控性差。下游方面，海外主要厂商与全球头部车企、Tier1 厂商形成深度绑定，构建了完善的合作生态，国内芯片厂商难以切入主流供应链，供应链协同效率低，进一步制约国产替代进程。

1.5.4 标准体系不统一，适配与替换成本高

当前车载 SerDes 领域呈现私有协议与公有标准并行的格局，不同协议之间互不兼容，这给应用方选择的灵活性带来极大的限制。特别对于私有协议，只能单一采购。导致车企在器件选型、方案替换时成本显著上升。同时，随着车载以太网与 SerDes 加速融合，相关标准迭代频繁，企业需持续跟进并调整产品设计，进一步推高了研发与适配成本，影响落地效率。

1.5.5 成本控制与市场竞争压力大

高端车载 SerDes 芯片研发投入大、认证成本高，且核心供应链依赖进口，导致芯片售价居高不下，自主品牌为突破市场，往往采取低价竞争策略，进一步压缩利润空间。同时，海外主要厂商凭借规模效应和技术优势，持续降低中低端产品价格，挤压自主品牌的生存空间；此外，自主品牌同质化竞争严重，聚焦中低端场景，缺乏差异化优势，进一步加剧市场竞争压力，制约行业良性发展。

2. SerDes 技术原理与关键技术

2.1 基础原理

SerDes（Serializer/Deserializer）是高速串行收发核心技术，完成并行→串行（发送正向）、串行→并行（接收反向）的转换，解决高速互联的引脚、时序、带宽与信道损耗问题。

2.1.1 正向传输

正向传输指从并行数据输入到高速差分信号输出的完整链路，核心目标：高吞吐、低 ISI、易同步、抗干扰。

2.1.1.1 传输速率与调制方式

1) 传输速率

线速率 = 并行位宽 × 并行时钟频率，高速 SerDes 以 Gbps 为单位，典型覆盖 10G/25G/56G/112G。

并行转串行后，符号速率（波特率）决定物理层带宽，是调制与编码的基础约束。

2) 调制方式（电平映射）

调制是将编码后符号映射为物理电平，决定频谱效率与抗噪能力。

- NRZ (PAM2)：两电平，1bit / 符号，比特率 = 符号率；适用于 ≤28Gbps，眼图张开大、实现简单。

- PAM4：四电平，2bit / 符号，相同符号率下带宽效率翻倍；适用于 56G/112G，电平间距更小、对噪声与均衡更敏感。

调制方式直接决定符号率与线速率的关系以及信道设计余量。

2.1.1.2 信号编码

编码在并串转换前完成，解决时钟恢复、直流平衡、误码检测问题：

- 8b/10b：8bit 映射为 10bit，限制最长连 0 / 连 1，保证足够跳变沿供 CDR 锁定，直流平衡好，带冗余检错。

- 64b/66b：64bit 加 2bit 同步头，开销更低（≈3%），用于高速以太网 / PCIe，配合扰码打散长连 0/1。

- 扰码 Scrambling：伪随机化比特流，避免频谱集中、减少 EMI 与长串稳态。

编码不改变电平类型，只为可靠传输与同步服务。

2.1.1.3 信号调制

调制将编码符号转为可传输的差分模拟波形，包含发送端信号调制：

- 并串转换 Serializer：高速时钟将并行数据转换为串行数据。

- DAC/电平驱动：按 NRZ/PAM4 规则输出对应的差分电平。

- 发送端预加重/去加重：提前补偿信道高频损耗，抑制码间干扰。

- 差分驱动：LVDS/CML 等差分输出，抗共模干扰、适配 PCB/背板/线缆信

道。

调制最终输出带预补偿的高速差分信号进入信道。

2.1.2 反向传输

反向传输指从信道差分输入到恢复并行数据输出，核心是信号复原、时钟提取、判决解码。

1) 前端放大与均衡

- CTLE 连续时间线性均衡：补偿信道高频衰减。
- DFE 判决反馈均衡：消除后 cursor ISI，适配 PAM4 多电平判决。

2) 时钟数据恢复 CDR

- 从数据跳变沿提取符号时钟，完成最佳采样点对齐；以 DPLL/相位插值实现频率捕获与相位跟踪，是无单独时钟线的 SerDes 同步核心。

3) 符号判决与解调

按 NRZ/PAM4 阈值对采样电平做符号判决，还原比特流。

4) 解码与解扰、串并转换

- 解除 8b/10b/64b/66b 与扰码，恢复原始并行数据，输出到系统侧。
- 反向传输本质是正向链路的逆过程加信道损伤补偿，实现高速串行信号的可靠还原。

2.1.3 插损补偿

在车载 SerDes 高速链路设计中，信道插损补偿是确保信号完整性的核心技术。高频信号的衰减会导致信号边沿变缓、眼图闭合，并产生码间干扰，从而增加误码率。因此，高速 SerDes 系统需要通过插损补偿技术来恢复信号频谱并提高链路可靠性。

插损补偿通常通过发送端和接收端均衡协同实现。发送端均衡一般采用前馈均衡技术，通过对信号进行预加重来增强高频分量，使信号在通过信道后仍能保持较好的频谱特性。

在接收端，常见的均衡方式包括连续时间线性均衡和判决反馈均衡。连续时间线性均衡位于模拟前端，通过在高频段提供更高增益来补偿信道衰减，但同时会放大噪声。判决反馈均衡利用已判决数据对当前符号进行补偿，主要用于消除后游标码间干扰，并且不会放大噪声。

考虑到车载环境中温度变化、线缆长度和电磁干扰等因素，现代 SerDes 系统通常采用自适应均衡技术，通过链路训练动态调整均衡参数，从而在不同信道

条件下保持稳定的传输性能，提高高速数据链路的可靠性。

2.2 关键技术

2.2.1 安全与冗余

2.2.1.1 功能安全

汽车可能面对恶劣的运行环境，温度范围从-40℃到 125℃，持续振动，电磁干扰强烈。这些因素使得车载芯片面临前所未有的硬件失效和系统性失效风险。为确保汽车在严苛的运行环境中，即使发生电子电气系统故障，也能避免造成人身伤害，功能安全（Function Safety, FS）已成为汽车芯片设计的强制准入门槛。常用的功能安全标准有国际标准 ISO 26262 和国标 GB/T 34590。

ISO26262 的核心工具是危害分析与风险评估（Hazard Analysis and Risk Assessment, HARA），产出是汽车安全完整性等级（Automotive Safety Integrity Level, ASIL）。HARA 是一个系统化分析过程，旨在回答三个问题：什么会出错，有多严重，发生的可能性多大。首先，系统梳理所有可能的功能异常及其在特定运行条件下可能导致的危害事件。然后，对每个危害事件，从三个维度进行评估。严重度（S）：潜在伤害的严重程度，从 S0(AIS0 及 AIS1-6 可能性小于 10%)到 S3(AIS5-6 可能性大于 10%)。暴露度（E）：危害事件发生的概率，从 E1(对绝大多数驾驶员小于一年发生一次)到 E4(平均几乎发生在每次驾驶中)。可控性（C）：驾驶员或其他交通参与者避免伤害的难易程度，从 C0(常规可控)至 C3(少于 90%能够或者勉强能够避免伤害)。再次，综合 S, E, C 三个参数的评定结果，通过标准矩阵确定该危害事件对应的 ASIL 等级，从低到高分为 A, B, C, D。ASIL D 代表最高风险等级，要求最严格的安全措施。

2.2.1.2 热插拔

在车辆维护或生产过程中，摄像头或显示模块可能在系统上电状态下连接或断开，即热插拔。在车载 SerDes 系统中，PoC（Power over Coax）技术被广泛使用于摄像头与系统的连接，PoC 链路本身就通过同一根线缆同时传输电源和高速数据。热插拔技术允许系统在不切断主电源的情况下，安全地连接或断开外设，不干扰当前活跃数据线上的数据传输。典型场景包括：ECU 已上电时插入模块，车辆震动导致瞬时接触不良等情况。SerDes 系统必须支持热插拔。

尽管热插拔具备诸多优势，但其在汽车 SerDes 应用中仍面临若干挑战，车载 SerDes 工作在高速且复杂的电磁环境下，热插拔过程主要存在瞬态电压，静电放电和造成物理链路抖动的风险。硬件设计建议包含输入保护电路，自动链路恢复，电源时序独立，短路 / 开路容忍等功能。为确保热插拔过程的稳定性，需参考国际标准如 ISO 11451-2。对于 ESD 放电测试，需要遵循 ISO 10605 标准。

对于 PoC 系统的测试，可参考 ISO 7637 标准，其适用范围包括 8 种瞬态脉冲如抛负载脉冲，要求系统耐受 12V 或 24V 干扰，以确保热插拔过程的鲁棒性。

2.2.2 EMC/EMI 抑制

车载芯片的应用场景对电磁兼容性 (EMC) 提出苛刻的要求。EMC 指元器件能在电磁环境下正常工作。电磁干扰 (EMI) 则指元器件正常工作时对外发射的电磁场，系统整机要求将元器件 EMI 抑制到可以接受的程度。为了有效抑制 SerDes 高速信号产生的高频电磁辐射，其内部的锁相环 (PLL) 通常会采用展频时钟 (Spread Spectrum Clock, SSC) 技术。同时汽车本身也是电磁干扰源，车载 SerDes 的 EMC 问题通常不是单一器件导致，而是“芯片—PCB—连接器—线缆—车身接地”链路整体的共模路径与回流路径管理问题，需要多层面协同优化，车载 SerDes 的 EMC 测试项与其对应的标准如表 2-1 所示。

表 2-1 车载 SerDes 的 EMC 测试项与其对应的标准表

测试类别	测试项	参考标准	要求等级/目标
发射类	辐射骚扰 (Radiated Emission)	TL 81000/CISPR 25	GPS: Class V; 其他: Class III
	传导骚扰 (Conducted Emission)	TL 81000/CISPR 25	Class III
抗扰类	低频磁场骚扰 (Magnetic Field Emission)	TL 81000	120 - 160 dBpT
	磁场抗扰 (Magnetic Field Immunity)	TL 81000/ISO 11452	Class A
	大电流注入 (Bulk Current Injection)	TL 81000/ISO 11452	200 mA
	辐射抗扰 (Radiated Immunity)	TL 81000/ISO 11452	Class A
	便携式发射机 (Portable Transmitter Immunity)	TL 81000/ISO 11452	Class A
	通信端口瞬态传导抗扰 (Coupled-Compensation Criterion)	TL 81000/ISO 7637	Class A
静电类	静电 ESD	TL 81000/ISO 10605	接触 15 kV 空气 22 kV Class A

2.2.3 FEC 的特点与应用场

采用 (Forward Error Correction, FEC) 技术时，发送端在发送码元 (symbol) 序列中加入差错控制码元。接收端利用差错控制码元，不仅可以检测一定数量的错误码元，还可以纠正一定数量的错误码元。常用的 FEC 编码有 BCH 码，RS 码，Turbo 码，LDPC 码等。车载 SerDes 领域常采用 RS 码。

RS 码以发明人 Reed 和 Solomon 的名字命名，是一种多进制 BCH 码。RS 码建立在伽罗华域 (Galois Field, GF) 之上，通常使用 GF(2^m)。如图 2-1 所示，每个 symbol 由 m bits 表示。发送码元序列有 k symbols，加入差错控制码元序

列 $(n-k)$ symbols, 总共组成 n symbols。该 RS 码可以检测 $(n-k)$ symbols 错误, 可以纠正 $(n-k)/2$ symbols 错误。

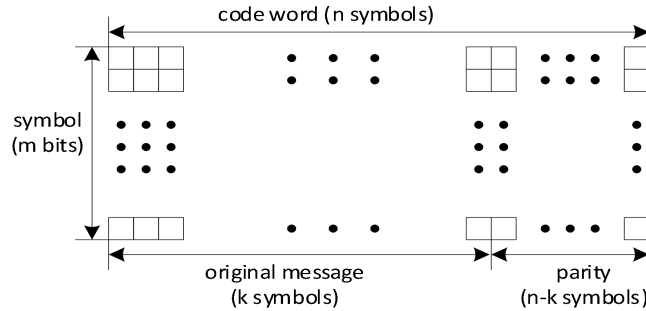


图 2-1 RS 码示意图

RS 码的纠错单位是 symbol, 一个 symbol 中只要有任何 bit 出错, 整个 symbol 即被认为出错。因此, 一串连续 bits 错误很可能只破坏少数几个 symbols。所以, RS 码以相对较低的冗余度, 可以高效地纠正长突发错误。同时, 加入 $(n-k)$ symbols 的差错码元后, RS 码在纠正错误方面达到了 singleton 界, 是理论上的最优码之一, 实现了纠错能力和编码效率的平衡。

RS 码在多个车载 SerDes 协议中得到了应用。例如, HSMT 协议正向链路采用 RS-FEC(384, 354, 9), 反向链路采用 RS-FEC(73, 69, 8)。ASA 协议正向链路在 G1-G2 速率下采用 RS-FEC(216, 214, 8), G3-G5 速率下采用 RS-FEC(240, 214, 8), 反向链路采用 RS-FEC(108, 106, 8)。

2.2.4 自动重传

在车载 SerDes 系统中, 高速数据链路需在复杂电磁环境和较长传输距离条件下保持低误码率。尽管物理层均衡与编码技术已显著降低误码, 但在实际应用中仍不可避免地存在瞬态错误, 例如电磁干扰、连接器不稳定、电源噪声及温度变化引起的信号抖动。因此, 仅依赖物理层优化难以完全消除误码, 系统通常引入自动重传机制 (Automatic Retransmission) 以提升可靠性。

自动重传机制基于 ARQ 思想, 在数据传输过程中为每个数据帧附加错误检测信息。接收端对数据进行校验, 若检测到错误, 则通过反向控制通道向发送端请求重传, 发送端重新发送对应数据帧, 从而在有限开销下有效纠正随机错误并降低系统级误码率。

在车载 SerDes 中, 该机制通常与 CRC 校验结合使用。发送端在数据帧中加入 CRC 校验码, 接收端重新计算并比对, 一旦不一致即触发重传请求。依托 CRC 对随机错误的高检测能力, 可有效保障数据完整性。

系统通常采用高速正向链路与低速反向链路的双向结构, 其中反向链路用于承载控制与重传请求。为降低对实时性的影响, 协议一般采用小数据帧结构并结

合流水线处理机制，以减少重传带来的延迟。

在视频显示应用中，实时性要求较高，因此自动重传通常采用有限重传策略，仅对部分错误帧进行恢复，以避免链路长时间阻塞。同时，在部分场景下允许少量错误帧丢弃，以保证画面连续性。随着链路速率提升至十几 Gbps 甚至更高，瞬态误码影响更加显著，自动重传在系统稳定运行中发挥关键作用。

总体而言，自动重传通过与 CRC 和反向链路配合，在不显著增加复杂度的前提下提供有效的错误恢复能力，是保障车载高速视频传输可靠性的关键机制。

2.2.5 均衡

在在高速串行通信中，信号经过电缆和连接器传输时会受到信道损耗影响，尤其是高频分量衰减明显，从而导致接收端波形失真并产生码间干扰（ISI），进而增加误码率。因此，车载 SerDes 系统必须采用信道均衡技术进行补偿。

均衡的核心是对信号频率响应进行调整，使信号在通过信道后恢复接近原始形态，从而改善眼图开度并提高判决可靠性。根据实现位置不同，均衡可分为发送端均衡与接收端均衡。

发送端通常采用预加重（Pre-emphasis）或去加重（De-emphasis）技术，通过增强高频分量来补偿信道衰减。该方法实现简单、功耗较低，可通过调节驱动电流或脉冲响应实现。

接收端常见均衡技术包括连续时间线性均衡器（CTLE）和判决反馈均衡器（DFE）。CTLE 通过调整模拟放大器的频率响应提升高频信号，结构简单且功耗较低；DFE 则利用历史判决结果消除码间干扰，对长尾 ISI 抑制效果更好，但实现复杂度较高。

在实际系统中，通常采用多级均衡结构：发送端预加重进行初步补偿，接收端通过 CTLE 与 DFE 进一步恢复信号质量，从而适应长距离链路传输。

此外，现代 SerDes 普遍支持自适应均衡机制，接收端可根据链路状态动态调整参数，以适应不同线缆长度和环境条件。这一特性在车载应用中尤为重要，因为系统布线和环境差异较大。

随着数据速率不断提升，均衡技术在保障信号完整性和系统稳定性方面的重要性持续增强，是高速 SerDes 设计的核心技术之一。

2.2.6 信道编码

在高速串行通信中，信道编码通过改善码流统计特性，满足时钟恢复（CDR）、直流平衡（DC Balance）以及跳变密度等要求，是保障稳定传输的重要技术。与均衡侧重物理信道补偿不同，信道编码主要通过数据处理优化传输特性。

车载 SerDes 中，信道编码通常需满足：保证足够跳变密度以支持 CDR、维

持直流平衡避免基线漂移、降低连续相同电平影响，并提供一定的链路控制能力。实际系统中主要采用线路编码与扰码两类技术。

1) 线路编码

线路编码通过映射输入数据以控制码流特性，常见方案包括：

- 8b/10b 编码：提供良好的 DC 平衡与跳变特性，并通过运行差分控制避免基线漂移，同时支持控制字符，但编码效率较低（80%）

- 9b/10b 编码：在保持类似特性的基础上提升编码效率至约 90%，适用于高带宽场景

- 64b/66b 编码：通过少量冗余实现约 97%编码效率，适合高速链路，但需结合扰码以改善统计特性

2) 扰码 (Scrambling)

扰码通过伪随机序列对数据进行变换，使码流接近随机分布，从而避免长时间连续电平并提高跳变密度。该技术通常基于 LFSR 实现，结构简单、开销较低，在接收端通过解扰恢复原始数据。扰码还可改善频谱分布，降低电磁干扰。

在采用 AC 耦合的链路中，DC Balance 是重要设计因素。8b/10b 和 9b/10b 可实现严格平衡，而高效编码方案通常结合扰码以在统计意义上维持电平平衡，并优化频谱特性。

总体来看，线路编码与扰码协同作用，使车载 SerDes 在高速传输条件下仍能保持良好的信号统计特性和稳定的时钟恢复能力。随着带宽需求提升，未来编码技术将在效率与信号特性之间进一步优化，以支撑更高速的数据互连。

2.2.7 断点检测

2.2.7.1 技术背景

在智能汽车电子系统中，SerDes 是连接传感器与域控制器的关键链路，主要采用同轴线与屏蔽双绞线两种方案，二者在阻抗及 TDR 检测机制上差异显著。为应对复杂车载环境引发的线缆故障，时域反射技术凭借其非破坏、高精度、可在线检测等优势，成为 SerDes 芯片中实现快速定位与识别故障的主流方案。

2.2.7.2 同轴线传输方案的 TDR 检测

同轴线传输方案采用单端信号传输方式，其典型架构如图 2-2 所示：

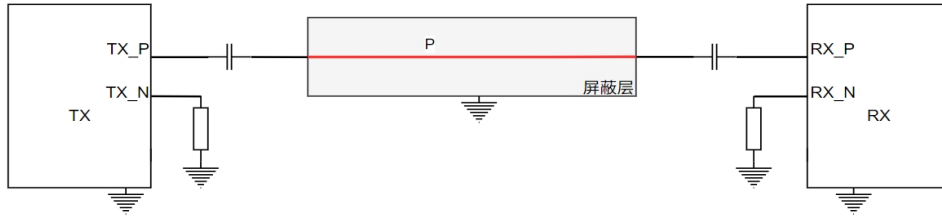


图 2-2 同轴线典型架构图

同轴线传输方案采用单端信号传输，P 信号经中心导体传输，N 信号通过 50Ω 电阻接地，外屏蔽层作回流路径。其特性阻抗为 50Ω，收发端匹配 50Ω 电阻。TDR 检测以单端模式测量中心导体与屏蔽层间的阻抗特性，激励信号由芯片内置发射器注入 P 端，屏蔽层为参考地。同轴线故障检测机制如表 2-2 所示：

表 2-2 同轴线故障检测机制

故障类型	阻抗特征	反射系数	TDR 波形特征
开路故障	$Z_L \rightarrow \infty$	$\rho = +1$	正向阶跃，幅度约为入射信号的 2 倍
短路故障	$Z_L \approx 0$ (中心-屏蔽短接)	$\rho = -1$	负向阶跃，幅度趋近于零
阻抗不连续	$Z_L \neq 50\Omega$	$ \rho > 0$	正向或负向脉冲，幅度较小

故障定位公式：

$$d = \frac{v \times \Delta t}{2}$$

其中， v 为信号在同轴线中的传播速度（典型值约为 $0.6c \sim 0.7c$ ， c 为光速）， Δt 为激励信号与反射信号的时间差。

图 2-3 展示了同轴线传输方案中各种故障类型的 TDR 激励信号和接收波形：

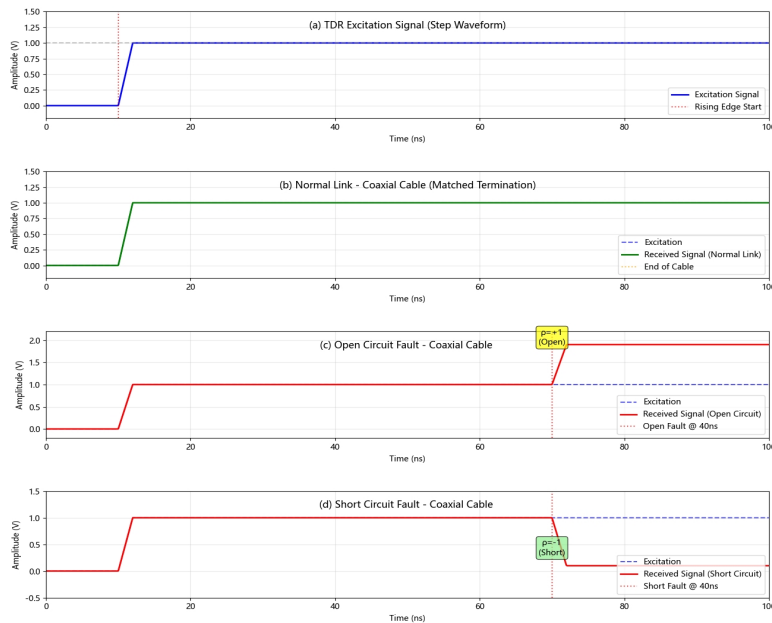


图 2-3 同轴线典型故障波形

同轴线传输方案采用单端信号传输，特性阻抗为 $50\ \Omega$ 。TDR 检测时，芯片向中心导体注入阶跃激励信号，通过测量中心导体与屏蔽层间的阻抗变化判断链路状态。其典型故障反射特征如下：开路呈正向阶跃（ $\rho \approx +1$ ），短路呈负向阶跃（ $\rho \approx -1$ ），阻抗不连续则出现对应幅度的小反射脉冲。

2.2.7.3 屏蔽双绞线传输方案的 TDR 检测

屏蔽双绞线传输方案采用差分信号传输方式，其典型架构如图 2-4 所示：

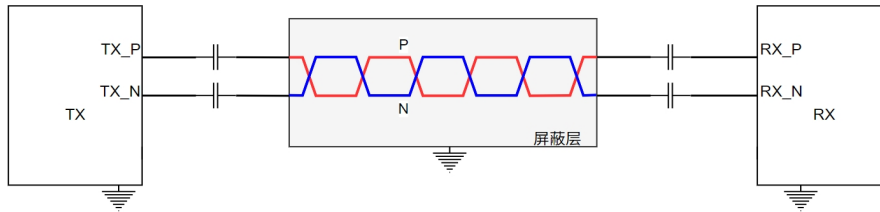


图 2-4 屏蔽双绞线 STP

屏蔽双绞线（STP）传输方案采用差分信号传输，P、N 两路反相信号构成差分对。其特性阻抗为 $100\ \Omega$ ，收发两端需配置 $100\ \Omega$ 端接电阻。TDR 检测采用差分模式，由芯片内置驱动器向 P、N 两端同时注入差分阶跃激励信号，通过测量 P、N 两端间的差分阻抗变化，实现对链路状态与故障位置的判别，屏蔽双绞线故障检测机制如表 2-3 所示。

表 2-3 屏蔽双绞线故障检测机制

故障类型	阻抗特征	反射系数	TDR 波形特征
开路故障	$Z_l \rightarrow \infty$	$\rho = +1$	正向阶跃，幅度约为入射信号的 2 倍
P/N 间短路	$Z_l = 0$	$\rho = -1$	负向阶跃，幅度趋近于零
PN 对地短路	$Z_l \approx 0$	$\rho = -1$	单端 P 或 N 负向阶跃，幅度趋近于零
阻抗不连续	$Z_l \neq 100\ \Omega$	$ \rho > 0$	正向或负向脉冲，幅度较小

故障定位公式：

$$d = \frac{v \times \Delta t}{2}$$

其中， v 为信号在 STP 中的传播速度（典型值约为 $0.6c \sim 0.7c$ ）， Δt 为激励信号与反射信号的时间差。

2.2.7.4 芯片级 TDR 故障检测实现方案

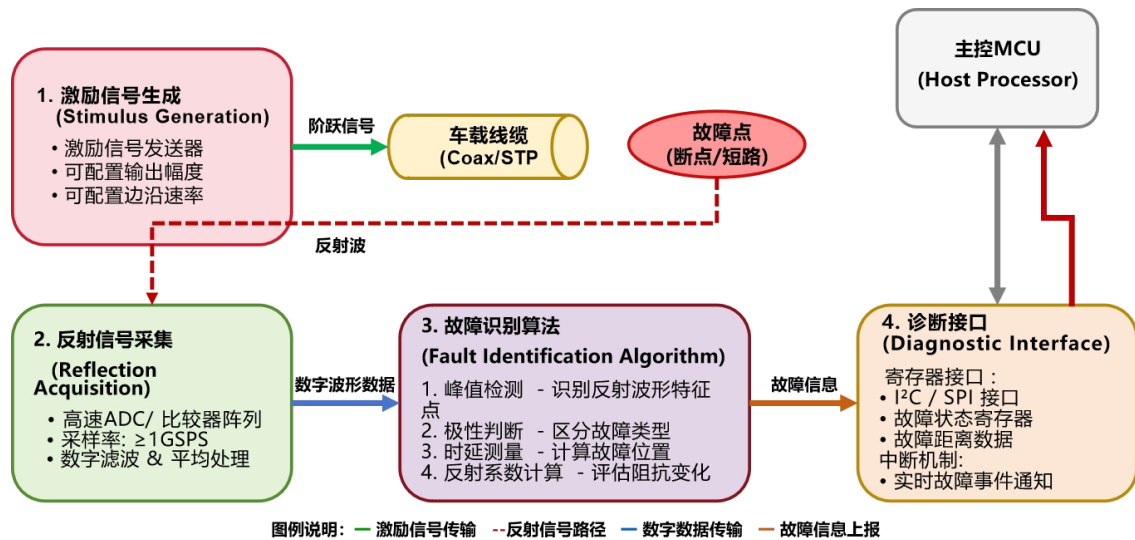


图 2-5 车载 SerDes 芯片 TDR 概念结构框图

如图 2-5 所示现代车载 SerDes 芯片内部集成 TDR 功能，通过以下模块实现线缆断点检测：

- 1) 激励信号生成：由反向链路发送器产生可配置阶跃信号；
- 2) 反射信号采集：高速 ADC 采样反射波形，数字滤波提升信噪比；
- 3) 故障识别算法：通过极性判断故障类型（开路/短路），依据时延计算位置；
- 4) 诊断接口：支持 I²C/SPI 读取故障信息，并可通过中断实时上报。

2.2.7.5 典型性能指标

典型性能指标如表 2-4 所示：

表 2-4 典型性能指标

性能参数	同轴线方案	STP 方案
检测距离	0.1m ~ 15m	0.1m ~ 15m
定位精度	<30cm (1m 内) <1m (15m 内)	<30cm (1m 内) <1m (15m 内)
故障分辨率	10cm	10cm
可检测故障类型	开路、对地短路	开路、P/N 短路、对地短路

3. SerDes 协议

高速数据通信在现代车辆中起着重要作用，例如，ADCU 和 DHU。

■ 高速数据通信的解决方案主要有两大类：

- 1) 对称通信：即每个方向的理论带宽是相同的。典型用例：
 - 芯片间通信：PCIE

- 系统间超高速通信：Infini-Band
- 系统间高速通信：以太网

2) 非对称通信：一个方向的理论带宽远高于另一个方向，车辆中的典型用例：

- 传感器网络：尤其适用于摄像头和雷达
- 视频流

■ 非对称通信的趋势：

- 高分辨率（8K 或更高）和高刷新率（120Hz）视频流需要更高的带宽
- 由于支持 L3/L4 自动驾驶，功能安全和网络安全要求更高
- 支持 I3C，为相机控制提供灵活性
- 灵活选择芯片的开放标准/将 IP 集成到传感器芯片中的可能性

■ 不同协议参数对比表

表 3- 1 展示了不同 SerDes 协议参数对比情况。

表 3- 1 不同协议参数对比表

区分	FPD-Link	AHDL3	O ³ Lync	R-LinC	Open GMSL	HSMT	ASA	MIPI A-PHY	IEEE P802. 3dm
链路速率 -前向链路（下行） -反向链路（上行） 最大传输距离@ 单根同轴电缆/ 单根屏蔽双绞线（STP）	正向： 13. 5Gbps 反向： 168. 75Mbps 最大传输距离： 15m	正向： 12. 8G 反向： 125M	正向： 12Gbps/6Gbps/3Gbps 同轴线：15m 双绞线：10m	正向： 16Gbps 反向： 200Mbps 最大传输距离： - 同轴 15m - STP 10m	正向： - Production: 3Gbps, 6Gbps, 12Gbps - Upcoming: ≥ 24Gbps anticipated in v4 >15m for 50 Ω coaxial cable, >10m for 100 Ω STP 反向： 187. 5Mbps	正向： 最大 12. 8Gbps (Dual-link 支持到 25. 6Gbps) 反向： 100Mbps @ 15 米	正向： line rate 16Gbps with payload data rate at 13. 045Gbps with ASAssec or 13. 424Gbps without security 反向： line rate 4Gbps with payload data rate at 56Mbps with ASAssec or 61Mbps without security - 15m (12m RTK031 + 3m RG174 dynamically bendable) coax cable with 4 inline connectors - 10m STP with 4 inline connectors	正向： Coax - 32Gbps - 15m STP - 32Gbps - 11m 反向： 1. 6Gbps - 15m 实际链路的传输距离是由插损和回损参数来决定的，根据线材的规格，可以实现超过 15m 的应用	正向： ACT: 2. 8125 /5. 625/11. 25Gbps - 15m TDD: 3/6/12 Gbps - 15m 反向： ACT: 117. 18 75MBaud - 15m TDD: 3Gbps - 15m
误码率 (BER)	<10 ⁻¹²	<10 ⁻¹²	<10 ⁻¹⁵	10e ⁻¹² 10e ⁻¹⁹ (FEC)	- Typical BER<1e ⁻²⁶ - Worst-case BER<1e ⁻¹⁵ before packet retransmission and <1e ⁻²⁵ for side channels after packet retransmission	<10 ⁻¹²	<10 ⁻¹²	PER < 10 ⁻¹⁹ (BER<10 ⁻²⁵) PER - Packet Error Rate	<10 ⁻¹²
全双工/半双工	全双工	全双工	全双工	全双工	全双工	全双工	- physical layer is time division duplex (asymmetric distribution of time) - application layer sees full duplex link (physical layer operation is transparent to application layer)	全双工	ACT: 全双工 TDD: 半双工
编码效率 <small>有效负载效率</small>	97%	90. 2%	91. 6%	86%	90% without FEC, 84. 5% with FEC	根据应用场景而不同	- FEC SG1/SG2 98. 15% - FEC SG3/SG4/SG5 89. 17%	净应用数据速率可达原始线路速率的 90% (原始线路速率包括了线路的编码，帧结构的开销以及纠错机制)	正向： ACT: 88. 89% TDD: 93. 75% 反向： ACT: 85. 33% TDD: 92. 31%

区分	FPD-Link	AHDL3	C ³ Lync	R-LinC	Open GMSL	HSMT	ASA	MIPI A-PHY	IEEE P802.3dm
双向链路承诺的最大端到端时延	Video: <10ns Control: <1us (lower latency possible for certain data types)	正向:和正向速率相关, 12.8G时 500ns 反向: 1us	35us (8Mega)	最大视频延时1行, 最大控制命令延时10us	Very low latency due to full-duplex operation and small packet size; varies with use-cases	图像 16us, 控制 1us	- Downstream 1.5μs - Upstream 26.4μs*	正向: 8uS @ 16Gbp 反向: 32uS	-
支持的链路拓扑结构	Point-to-point, Y-split, daisy-chain, replication modes	菊花链, 星型, 树状网络等	点对点/菊花链	星形/菊花链	Highly flexible supporting splitter, aggregation, and daisy-chain (tree and branches) topologies	点对点、点对多点、菊花链	- Up to 15 links (one link connecting 2 ASA nodes) in any tree topology form an ASA branch - Multi-port root devices can be implemented to handle one ASA branch from each of the ASA ports on the device	支持所有专为汽车网络通信而优化	-
电力与数据共缆 (PoC / PDOC) 能力及供电端所需的最小电感值	Options down to 1-inductor available; customized for application needs and operating mode	0.8A, 33uH	≤1A, 10uH	取决于传输电流的大小, 最小 150pH	>1.3A capability Minimum of 1 inductor is needed	支持	- Single wired inductor can meet ASA MDI RL limit - Currently available minimum size solution: 0603 1.2μH - Currently available maximum current solution: 1210 1.6μH with 1400mA @ 85° C ambient	PoC 支持单个电感实现	支持 PoC
支持的应用数据类型	DVP, RGB, OLDI, CSI-2, HDMI, DP/eDP, DSI, I2C, SPI, I2S/TDM audio, GPIO	Video, audio, I2C, SPI, UART, GPIO	视频、音频 I2S、I2C、SPI、UART、GPIO	Audio, Video, GPIO, UART, I2C, SPI	- Video and Sensor Data Ethernet Audio (I2S, TDM, PDM) I2C, SPI, UART, GPIO, Precision Time Synchronization, Infotrames (information exchange channels) Protocol extensibility (support for transport of new data types in the future)	1、图像业务 (RAW/YUV/RGB) 2、音频业务 (IEC 60958/用户自定义) 3、控制业务 (I2C/SPI/UART/GPIO)	- see ASA Transceiver specification chapter - Video Data, I2C, Layer 2 Ethernet Frames, SPI, GPIO, Display Port, CSI-2, ASA Control Channel	CSI-2 DSI-2 DP / eDP Ethernet I2C SPI GPIO Clocks	摄像头
功能安全等级及支持的诊断特性	Functional Safety-Compliant devices available with documentation available to aid ISO26262 devices available; refer to datasheet	ASIL-B, 支持控制数据 CRC, 视频数据 CRC/FEC, temperature monitor, voltage monitor, clock monitor	ASIL-B	ASIL B, ±0.2 米断点检测	Support of component-level ASIL B and integration in ASIL D systems Link status, errors, and timeout Identification of corrupted and missed packets Real time diagnosis of link degradation High robustness with forward link FEC and bi-directional side channel packet retransmission Test modes for test, debug, and diagnostics	ASIL-B 同轴线: 开路和短路检测。 双绞线: 单线开路、双线开路、线间短路、线对地短路检测。 故障位置定位误差 ≤ ±1 m。	- ASA-ML supports all diagnostic features needed for high diagnostic coverage according to ISO26262-5:2018 Table D.6 - ASA defines a full list of standard diagnostics, refer to chapter 3 of ASA Transceiver Specification. Examples are Signal Quality Indicator (SQI), Mean Square Error (MSE), link polarity, link training time, link quality statistics, FEC statistics, harness diagnostics, miscellaneous DLL and ASEP protocol checks	支持 FuSa 诊断模式支持; 线材为 SDP 时, - 两根线之间的开短路; - 线上的开路; 线材为同轴线时, - 线对地或者供电端的短路; - 铜线与屏蔽层的短路; - 开路状态的铜线或者屏蔽层	自动极性检测 (适用于双绞线)
支持的网络安全性/网络安全机制	Unique ID per device, CSE passthrough			私有协议不易被攻击	HDCP 1.4 & 2.3 Support for higher level protocol end-to-end security Upcoming: link layer security	1、认证: 基于 PSK 或证书的双向身份认证。 2、密钥推演: 用于生成共享对称密钥。 3、完整性保护: 对数据进行完整性保护的功能, 防止受到消息注入、消息篡改等攻击的影响。 4、机密性保护: 对数据进行加密保护的功能。	- ASA Security (link layer security): AES 128/256 bit GCM/GMAC, KeyExchange protocol designed to match Automotive supply chain requirements - ASEP CSI-2 and ASEP DisplayPort are compatible with MIPI / Vesa end-to-end security features	端到端应用层安全由 MIPI 安全框架提供支持	MACsec
功耗指标及该 IP 是否可集成至传感器芯片内部	Refer to datasheet for power consumption Open to integration with sensor		100mW 可集成	Tx 的功耗 <250mW 支持集成到芯片内部	Low-complexity and low-power consumption PHY, compatible with Sensor integration; power consumption varies with technology node	可集成	- 200-350mW depending on Speed Grade - Sony and Omnivision have publicly demonstrated their prototypes to integrated ASA Serializer into imager	市场上已有传感器集成产品 (索尼 IMX828)。基于 A-PHY 的解决方案功耗极低	ACT: 可集成 TDD: 理论上可集成

3.1 私有协议

在车载高速互联领域，摄像头、雷达、激光雷达以及多屏座舱等应用，对链路的带宽、时延、抗干扰能力、功能安全和成本提出了综合要求。围绕这些需求，产业界逐步形成了以 FPD-Link 为代表的国际私有协议，以及以 AHDL3、C³ Lync、R-LinC 等为代表的本土自研 SerDes 协议，共同构成当前车载高速链路的主体生态。（本土协议以英文字母排序）

与通用标准协议相比，车载私有协议往往在物理层、链路层和系统级工具链上进行深度定制，重点围绕以下方面优化：

- 长距离与高带宽：在同轴或屏蔽双绞线条件下实现数 Gbps 至数十 Gbps 级速率，并保持 10 - 20 m 等级传输距离；
- 复杂环境适应性：通过自适应均衡、FEC、EMI/EMC 优化等手段，在强振动、电磁干扰和宽温范围内保持稳定运行；
- 车规级安全与可靠性：满足 ISO 26262、AEC-Q100 等规范要求，支持 ASIL 等级安全目标；
- 系统集成与成本：在单链路上复用视频、音频和控制信号，降低线束数量和连接器复杂度。

一方面，国际主流私有协议在速率演进、信号完整性设计、系统集成度以及开发工具等方面已高度成熟，支撑了当前 L2+/L3 级智能驾驶和高算力座舱的大规模量产；另一方面，其封闭的技术生态以及与特定供应商的强绑定特征，也在一定程度上限制了整车平台的可迁移性和供应链灵活性。

在此背景下，本节将重点梳理 TI FPD-Link 协议的技术演进与应用特征，并介绍典型国内私有协议方案，为后续在系统架构规划、协议选型和国产生态构建方面提供参考。

3.1.1 FPD-Link

德州仪器（TI）的 FPD-Link 是车载摄像头和显示器领域 SerDes 技术的先驱。其视频接口技术可追溯至 LVDS 和 OpenLDI，并于 20 世纪 90 年代演进为 FPD-Link I。FPD-Link 是一种专有的多协议物理层技术，能够汇聚来自多种行业标准视频协议的数据，并通过电缆进行传输。数十年来，全球各大汽车 OEM 厂商广泛采用 FPD-Link 技术，用于数字音视频传输至显示屏或车载传感器（摄像头、雷达、激光雷达）。该技术面向涉及多摄像头和多显示屏的车辆应用场景，强调高带宽、低延迟和系统级可扩展性。FPD-Link 产品组合通过关键战略合作持续演进，在未来接口、数据汇聚、视频带宽、诊断功能等方面不断提升，即将推出的 FPD-Link V 协议将进一步推动这一发展。FPD-Link V 将继续保持专有

属性，以提供前沿特性和最高水平的创新灵活性。然而，其器件架构采用模块化设计，未来若各地区在特定技术上趋于统一，也可复用于支持其他 SerDes 协议（包括 SerDes 标准）。

3.1.1.1 FPD-Link 协议与 PHY

FPD-Link 的协议与 PHY 因代际和产品系列而有所不同。从 FPD-Link III 开始，FPD-Link 率先在车载 SerDes 领域引入了双向全双工通信。FPD-Link 协议支持频分复用，可在单根电缆上同时传输前向通道和反向通道信号。FPD-Link 协议内置对 I2C、GPIO 和 SPI 等控制数据的支持。FPD-Link 器件还可与电力载波（PoC）配合使用，适用于相关应用场景。传感器器件支持同步模式，可利用恢复的反向通道时钟进行 FPD-Link 传输，从而无需在传感器串行器中配置外部振荡器。FPD-Link IV 的数据速率高达 13.5 Gbps，效率达 97%，误码率（BER）低于 10^{-12} 。FPD-Link 器件支持多种数据速率，可根据系统实现匹配最优速率，从而降低电缆成本。即将推出的 FPD-Link 等支持前向纠错的器件可实现更优的误码率表现。FPD-Link IV 通常支持最长 15 米的电缆传输距离。FPD-Link 协议支持加扰和直流平衡传输。FPD-Link III 器件通过外部振荡器引入了扩频支持，而 FPD-Link IV 器件则进一步将扩频功能（SSC）集成至 SerDes 内部，实现了更深度的整合。

3.1.1.2 汽车功能特性

FPD-Link 支持多项关键特性，以应对日益复杂的汽车生态系统需求：

- 广泛的产品组合，支持所有常见视频接口：
 - CSI-2（D-PHY 和 C-PHY）
 - 灵活混合支持所有数据类型
 - DVP（并行视频输入）
 - RGB
 - OLDI
 - HDMI
 - DSI
 - DP/eDP
- 分辨率支持：
 - 覆盖 480p 至 12K 显示屏，以及 1MP 至 17MP 摄像头
 - FPD-Link V 将支持通过单根电缆传输更高分辨率
- 支持通过单个串行器菊花链连接最多四个独立显示屏

- 串行器输出或解串器菊花链输出均支持 Y 型分路，灵活适配电缆布线
- 菊花链深度为四级（单行最多四个解串器）
- 解串器支持视频流复制
- 支持在单一输入中承载最多四路视频流的 SuperFrame。通过垂直滤波与裁剪功能，可实现不同分辨率、像素时钟和色深的视频混合。还提供交替行与交替像素等高级特性，在提升显示拓扑灵活性的同时，支持使用更具成本效益的处理器。
- 支持 DP/eDP 的 MST 功能，提供最大灵活性，包括混合帧率支持
- 双输出解串器：
 - FPD-Link IV 解串器支持单个解串器驱动最多两个面板
 - OLDI 支持每端口高达 210 MHz，使单个解串器即可实现 4K 视频传输
 - 跨两个解串器的四路 OLDI 同步，支持低成本 OLDI 接收器实现 4K OLDI 输出
- 压缩与非压缩视频吞吐量：
 - 13.5 Gbps 线速率支持单串行器传输等同于完整 DP v1.4 视频端口的非压缩视频吞吐量
 - DSC 解压缩支持最高 3.75:1 的压缩比，可在 DP v1.4 端口上支持更多显示屏，并通过降低每根电缆的视频带宽来节省电缆成本
 - DSC 直通功能支持从处理器到 TCON 的压缩流传输；在 TCON 端进行解压缩可降低数据速率和系统复杂度，以低成本方式实现超高带宽显示，支持 12K+ 视频及 90Hz 刷新率
- 通过集线器解串器的 CMLOUT 实现摄像头复制
 - 单个解串器支持板内和板外摄像头复制
- 支持同步转发模式
 - 集线器解串器支持行交错和行拼接模式，以减少虚拟通道数量并提高 CSI-2 效率
- 诊断与鲁棒性：

- 载荷诊断，包括 CRC 校验
- 链路级诊断，包括眼图裕量（EOM）监测
- 视频接口专项诊断检查
- 鲁棒性机制，支持 SOC 在中断发生时的恢复

即将推出的 FPD-Link V 器件将在现有能力基础上进一步提升，包括更高的数据速率、更多诊断功能，以及具备更强汇聚能力的新型器件类别。FPD-Link V 通过单个处理器视频接口，将 SerDes 拓扑扩展至最多支持 6 个显示屏和 16 个摄像头。

3.1.2 其他私有协议

目前，自主品牌在车载 SerDes 私有协议领域加速布局，形成了一批面向车规应用的本土高速链路方案。代表性的技术包括慷智集成电路的 AHDL3，锐泰微的 C³ Lync 以及仁芯科技的 R-LinC（以协议的英文字母排序），它们在速率、距离、链路补偿能力、协议栈设计和国产化程度等方面逐步缩小与国际主流方案的差距，并在供应链安全和成本竞争力方面展现出独特优势。

从整体趋势看，本土私有协议普遍沿着以下方向演进：

- 在单通道 10 - 16Gbps 级速率下实现 15 m 左右传输距离，并支持同轴/双绞线；
- 引入自适应均衡、FEC、ACK 重传等机制，针对车载场景优化可靠性和鲁棒性；
- 在单芯片内集成多路聚合与多种车载接口，降低系统 BOM 成本并提升架构灵活性；
- 通过车规功能安全和可靠性认证，逐步积累量产项目经验。

下文将以慷智集成电路 AHDL3、锐泰微 C³ Lync 和仁芯 R-LinC 与为例，对国内典型私有协议的技术特征和应用定位进行简要分析。（以协议的英文字母排序）

3.1.2.1 AHDL3 协议

慷智集成电路推出的 AHDL3（Automotive High-Speed Data Link Gen3）是面向车载高速视频传输的专用 SerDes 协议，面向多摄像头、多显示的整车应用场景，强调高带宽、低时延与系统级扩展能力。2021 年后量产产品都通过 ASIL-B 功能安全认证和 AECQ-100 Grade 2 可靠性测试。

1) 物理层：全双工与高效编码

在物理层，AHDL3 采用实时全双工架构，适配摄像头/显示模组与域控制器

间的双向交互需求。主要特性包括：

- 支持 AEQ 和动态补偿，最高传输速率 12.8G，稳定传输距离 15 米，误码率小于 10^{-12}
- 正向链路采用 128b/130b 编码(效率 98.4%)，反向链路采用 64b/66b(效率 96.9%)；有效负载传输效率 90.2%
- 支持 FEC 前向纠错和理层重传机制，支持展频，进一步增强链路可靠性。

由此，AHDL3 在物理层实现了高带宽效率、低误码与电磁兼容性的综合平衡。

2) 链路层：多业务融合与带宽调度

在链路层，AHDL3 通过统一封装机制，将视频、音频及控制类业务(I2C、SPI、UART 等)在单条物理链路上进行融合传输，并具备以下特点：

- 引入虚通道 (Virtual Channel) 与时分复用 (TDM) 机制，为不同业务分配逻辑通道，在共享物理带宽的同时实现多业务并行承载；
- 通过基于 Credit 的动态带宽分配和缓冲调度，按业务优先级与实时负载分配链路资源，并对摄像头启动、分辨率切换等突发流量提供一定吸收能力。

此设计在单线束下支持多类车载业务，有助于提升带宽利用率并简化系统设计。

3) 组网与系统级能力：面向整车的视频分发网络

区别于传统点对点 SerDes 方案，AHDL3 在系统层面支持面向整车的网络化部署：

- 支持多节点组网与路由转发，可从单一链路扩展为小规模车载视频网络；
- 支持单播、多播和广播，实现视频流与控制信令按需灵活分发；
- 预留网络拓扑自动探测与状态管理能力，并支持关键链路/节点冗余设计，可在故障时通过备份路径快速切换，提升整车功能安全与可用性。

总体而言，AHDL3 在继承专用 SerDes 协议高带宽、低时延优势的基础上，引入组网、路由和冗余等系统级能力，更接近“车载视频/数据分发网络”的技术形态，适用于摄像头密集、显示节点众多且需要跨域视频分发的中高阶智能驾驶与座舱架构。

3.1.2.2 C³ Lync 协议

锐泰微基于自研 C³ Lync SerDes 技术推出全国产化车载高速链路方案，首

代产品速率可达 12 Gbps，面向智能驾驶和智能座舱场景，在协议分层设计、双向全双工能力以及端到端可靠性保障方面具有较强的体系化特点。

1) 架构：全双工 + 分层协议栈

C³ Lync 采用双向全双工架构，链路两端均集成完整的 PHY、数据包处理以及外设子系统：

- 物理层 (PHY)：集成 8b/10b 和 64b/66b 编码、RS- FEC 前向纠错、加扰/解扰以及高速 SerDes 协议，针对车载复杂电磁环境优化信号完整性与抗干扰能力；
- 数据包调度与解析层：通过统一的数据包调度与打包/解包机制，实现多业务流的优先级调度与协议解析，在单链路上高效复用视频、音频与控制数据；
- 业务处理与外设子系统：提供 MIPI CSI/DSI、DP/eDP、OpenLDI 等视频接口以及 I²S/TDM 音频接口，并集成 I²C、UART、SPI、GPIO、ADC 等控制与传感器接口，覆盖摄像头、毫米波雷达、激光雷达与显示等多类终端。

这一分层架构使 C³ Lync 不仅是物理链路方案，更是可承载多种上层协议和业务的车载通信子系统，有利于整车厂构建统一的感知与显示互联架构。

2) 协议与可靠性机制

在协议和链路管理层面，C³ Lync 围绕高可靠性和多业务复用进行了针对性设计：

- 统一数据包格式：定义控制包、视频包、音频包、辅助信息包及第三方协议包等多种类型，采用统一帧结构和类型编码，便于扩展与跨协议兼容；
- RS- FEC 前向纠错：采用 Reed- Solomon FEC 及交织技术，能够纠正大范围随机和突发错误，在无需重传的情况下显著降低有效误码率；
- 控制信号 ACK 与重传机制：为控制类数据设计了带 ACK 确认的重传机制，在 FEC 之后进一步增强控制路径可靠性；
- 高效线路编码：兼容 64b/66b 编码，在保证时钟恢复的前提下将编码效率提升至约 96.97%，优于 8b/10b 方案。

3) PHY 能力

在 PHY 层实现方面，C³ Lync 面向 12 Gbps 级链路进行优化：

- 通过 FFE、CTLE、DFE 等多级均衡对信道损耗进行补偿，并辅以

实时自适应算法适应长线缆和多连接器场景，提升车载应用线束连接器抖动、老化和温度变化链路健壮性；

- 采用高带宽 CDR 和低残差噪声设计，链路衰减补偿达到 26dB 以上，线束长度（比如 Dacar302 同轴线束）可达到 20m 以上，并将误码率控制在 10^{-15} 量级以下，满足车载对链路可靠性和稳定性的要求。

4) 应用特点

- 和主流车载视频数据传输生态架构完全兼容，串行器和解串器支持 4 合 1，2 合 1 输入，多虚拟通道和超级帧的方式支持多数据流在同一视频接口传输。
- 视频接口驱动能力灵活调节和独立开关控制对于复杂的舱驾一体和 L4 ADAS 架构（长 PCB 走线，多视频口独立控制输出数据）提供更稳定解决方案。
- 串行和解串器支持 I2C 解耦，GPIO 聚合，图像生成和检验等功能，将复杂的应用环境简化，同时优化系统成本。

综合来看，C³ Lync 凭借全双工能力、多协议兼容性以及全国产化属性，适合用于需要多类业务融合和丰富接口适配的场景，例如智能驾驶域控制器与多传感器融合、座舱域多屏交互等，对整车电子电气架构的灵活演进具有积极支撑作用。

3.1.2.3 R- LinC 协议

仁芯科技推出的 R- LinC 是面向车载感知链路的私有 SerDes 协议，单通道速率可达 16 Gbps，面向中高分辨率摄像头与高带宽视频链路，重点在“高速长距 + 强补偿 + 高集成”的体系化能力。

1) 核心性能特征

- 速率与距离：单通道最高 16 Gbps，并兼容 1.6-16Gbps 多档速率，在 16 Gbps 下支持约 15 m 同轴线缆（RTK031）传输；在 3.2Gbps 下支持约 40 m 同轴线缆（RTK044）传输；
- 链路补偿能力：插入损耗补偿能力超过 30 dB，降低对线束和连接器性能的要求，有利于整车线束成本与重量优化；
- 自适应均衡：支持微秒级实时均衡调整，在振动、温度波动等工况下提升链路鲁棒性；
- 有效载荷与应用：采用 9B/10B DC Balance 编码，兼顾效率与稳定性，有效载荷约 13.7 Gbps，有效负载率约 86%，能够支持单路约

17 MP@30 fps 摄像头或 6K 级显示视频传输，并支持 DSC 压缩；

- 支持 FEC（前向纠错）：在高带宽传输时，大幅降低误码率，提升系统稳定性；
- 支持关键信号重传：确保关键信号传输成功，进一步加强传输可靠性。

2) 架构与集成优势

R- LinC 强调端到端集成与聚合能力：

- 加串端支持“2 路摄像头合 1 路链路”，单芯片可连接两路 8 MP 摄像头，单根线束传输双路视频，减少芯片数量和线束根数；
- 解串端支持多路视频聚合（最高 6 路）及一路链路转发，有利于在域控制器侧实现集中处理与拓扑扩展；
- 兼容多类视频格式与车载主流接口，支持摄像头与显示端互联，便于构建统一的视频链路方案。

3) 车规级安全与量产准备度

R- LinC 已通过 ISO 26262 ASIL- B 功能安全认证和 AEC- Q100 Grade 2 可靠性测试，覆盖 -40 °C 至 +105 °C 车规温度范围，具备车规级量产应用基础。结合其在插损补偿与聚合能力方面的优势，R- LinC 适合用于高像素摄像头、环视系统以及集中式域控制架构。

3.2 主要开放协议

目前主流开放协议包括：

- OpenGMSL：由多个供应商支持的开放标准，与 ADI 市场领先的 GMSL 技术向后兼容，利用成熟的全球生态系统；
- HSMT：由中汽中心与中国车企、芯片企业联合推动，具备强抗干扰能力与灵活的拓扑支持，已在多款国产车型中实现量产；
- ASA：由德国汽车工业协会牵头，联合宝马、博世等主流 OEM 与 Tier1，注重系统成本与集成效率；
- MIPI A-PHY：由 MIPI 联盟发布，致力于打造车载高速串行接口的全球统一标准，具备强扩展性与抗干扰能力。
- IEEE 802.3dm 是 IEEE 802.3 工作组在 2024 年 3 月正式成立的以太网课题组，其前身为 ISAAC 研究组。与上述标准相比，其最大的特点在于它是一个以太网标准，也即其物理层以上为以太网帧。

3.2.1 OpenGMSL

汽车行业正处于创新加速发展的时期。贯穿式车载屏集成、日益复杂的传感器阵列、采用集中处理的成像雷达，以及其他扩展型智能技术，都要求能够可靠传输海量数据。这些创新在物理上分布于整车各处，依赖穿行于极其受限空间内的长线束，并在严苛的电磁环境下运行。为汽车实施环境严苛性和安全要求量身打造的、稳健且能力强大的通信解决方案，是实现这些进步并兑现软件定义汽车（SDV）愿景的关键。

OpenGMSL 是一种高速、多千兆比特连接解决方案，从底层开始即针对汽车市场中这些高要求应用及环境条件而设计。它是一项开放、成熟且可扩展的 SerDes 技术，基于 Analog Devices, Inc. (ADI) 行业领先的千兆多媒体串行链路 (GMSL) 技术，并与之兼容。OpenGMSL 建立在与全球领先 OEM 及一级供应商超过 20 年的直接设计协作基础之上，并由 OpenGMSL Association, Inc. (OGA) 的全球会员共同主导未来开放标准的定义。OGA 成员决定发展方向并制定规范，确保 OpenGMSL 能够按照行业重点持续演进为一项稳健技术。已有超过 25 家主要 OEM 和 50 多家一级供应商将 OpenGMSL 技术投入量产，因此 OpenGMSL 拥有成熟生态系统；同时，作为开放标准，它也为供应链多元化及向新市场拓展提供了机会。

OpenGMSL 具有独特定位：它延续了 GMSL 在性能、安全性和可靠性方面经道路验证的传统，同时为当今车辆及下一代汽车创新提供广泛的生态系统、战略可扩展性以及前沿连接能力。

3.2.1.1 背景与产业生态

OpenGMSL 是一种高速、高带宽串行通信技术。它将单根同轴电缆或单根屏蔽双绞线缆与 SerDes 物理层、完整的数据链路层处理以及协议适配器相结合。该分层结构可为汽车应用中的高带宽、低时延的数据通信（例如多媒体数据、传感器数据，以太网数据，控制信号和 PDOC 等）提供稳健可靠的传输能力，适用于自动驾驶、信息娱乐（IVI）、安全和系统监测等场景。

OpenGMSL 基于 ADI 行业领先的 GMSL 技术并与其兼容，是一种开放、成熟且可扩展的 SerDes 技术。如今已有超过 10 亿颗 GMSL 芯片在路上运行，因此 GMSL——也因此包括 OpenGMSL——已在行业中得到广泛采用。如图 3-1 所示，于 2026 年发布的 OpenGMSL v3 可与 ADI 的 GMSL2 和 GMSL3 技术及芯片实现互操作。GMSL 经过与领先 OEM 和汽车行业一级供应商 20 年的紧密合作而开发、增强和完善，最终形成了今天稳健、可靠、经道路验证的 OpenGMSL 技术。在这一发展历程中，GMSL 已在大量应用中得到全面测试和严格审查。它构成了汽车行业在 ADAS 和 IVI 两大领域诸多重大进展的基础，从早期车道保持辅助系统，到首批 L3 自动驾驶汽车，再到最先进的信息娱乐系统。在这些复杂开发

过程中，经验教训持续被纳入新一代开发中，以推动技术改进和优化。OpenGMSL 技术是值得信赖且经过验证的互连解决方案，它成就了过去的创新，也已做好准备延续这一传统，支撑未来的技术进步。

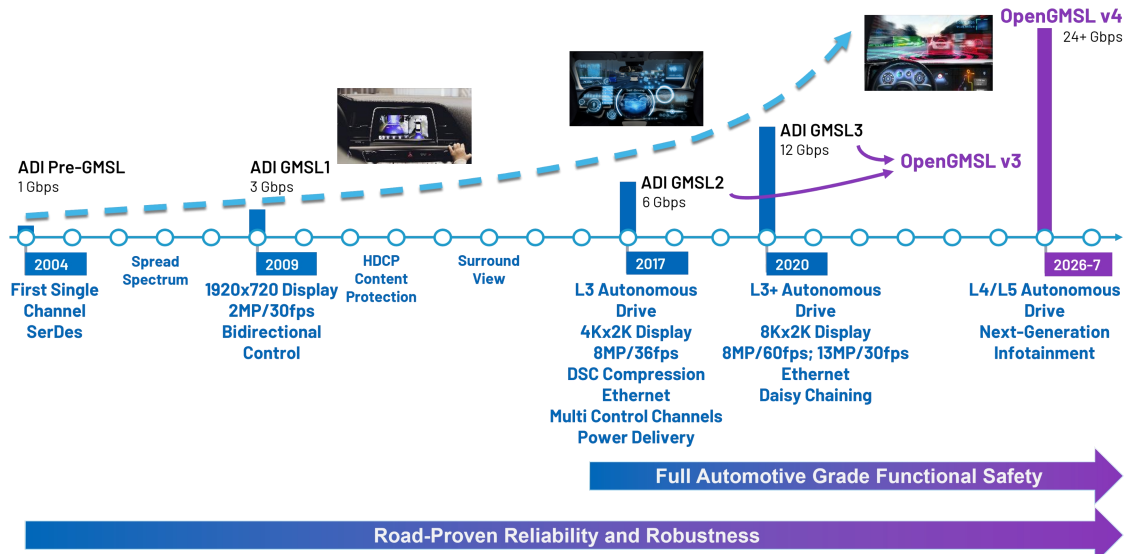


图 3-1 创新时间线

除可与 ADI 广泛采用的 GMSL 技术互操作之外，OpenGMSL 还受益于现有的 GMSL 生态系统。全球排名前列的 25 家以上 OEM 和 50 多家一级供应商，已经在三代 OpenGMSL 技术上实现量产。OpenGMSL 充分利用这一广泛而成熟的生态系统。作为开放标准，它通过提供灵活性，并为本地化及全球化供应链提供无缝路径，进一步扩展了这一成熟生态。

OpenGMSL 是由 OpenGMSL Association, Inc. (OGA) (<http://www.opengmsl.org>) 开发并管理的开放行业标准。自 2025 年 6 月发布以来即受到高度关注，在 9 个月内，OGA 全球成员企业已增长至 40 多家，其中包括汽车行业中的领先 OEM、一级供应商、芯片厂商、连接器和线缆制造商以及测试解决方案提供商。OGA 仍在持续壮大，并向相邻市场与应用扩展，包括机器人、工厂自动化、工业、医疗保健和航空电子等领域。欢迎有兴趣的公司加入 OGA，共同塑造 OpenGMSL，推动未来汽车发展并引领相关应用进步。

OGA 成员通过定义并掌控 OpenGMSL 规范，来监督和推动 OpenGMSL 的发展。OpenGMSL 扎根于 GMSL 的坚实基础之上，并针对 OGA 成员的优先事项和愿景，以最高鲁棒性为目标进行工程设计，同时强调互操作性和可扩展性。该规范定义了系统架构，包括物理层、数据链路层和协议适配层；其未来发展方向则瞄准软件 API 层的互操作性。这一规范源于成员的直接输入，旨在支持未来汽车系统的发展。

作为 OpenGMSL 规范的补充，OGA 正在制定一致性测试规范。每种一致性测试方法都经过精心设计，综合考虑了准确性、可重复性及测试设备等因素，以确

保能够对规范中的目标要求进行正确且一致的测试。OGA 的成员中包括领先的测试解决方案公司，其中许多公司多年来一直参与 GMSL 测试设备的开发。这些成员正在积极参与一致性测试规范的制定，并具备良好条件，可支持 OEM、一级供应商和二级供应商开展 OpenGMSL 一致性测试，以确认其产品的鲁棒性与互操作性。

如今，OGA 的成员正通过 OpenGMSL 规范及这一充满活力的生态系统，加速未来汽车创新的到来。当前的 OpenGMSL Specification v3 已具备灵活性和可扩展性，足以支持未来数年内行业规划中的诸多创新。OGA 的下一版 OpenGMSL Specification v4 也将继续紧密围绕汽车行业需求，进一步夯实 L4/L5 自动驾驶及下一代信息娱乐系统的基础。

3.2.1.2 概述

OpenGMSL 为摄像头/传感器、显示和数据网络中的各组件之间提供多用途、长距离的视频与数据连接能力。

图 3-2 展示了 OpenGMSL 在传感器和显示应用中的基本链路结构示例。类似配置同样适用于其他多种应用场景，包括用于数据交换的箱间互连，以及传感器到显示器的视频直接传输。OpenGMSL 支持多种链路拓扑结构，能够灵活构建更复杂的网络，为汽车、机器人及其他应用领域当前及未来的数据传输架构提供优化方案。

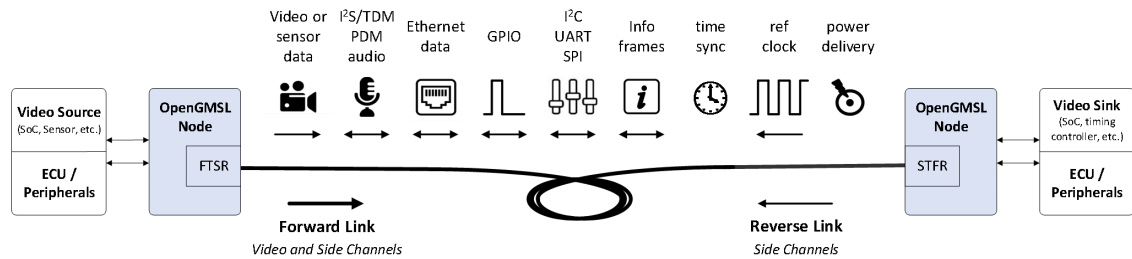


图 3-2 OpenGMSL 基本链路特性概览

OpenGMSL 链路采用全双工模式工作，数据吞吐量呈非对称分布。在 OpenGMSL v3 中，正向链路支持 3 Gbps、6 Gbps 和 12 Gbps 速率，预计在 OpenGMSL v4 中将提升至 24 Gbps 或更高。正向链路将数据从一个 OpenGMSL 节点（即连接到 OpenGMSL 网络的 OpenGMSL 设备）的 FTSR（Fast-Transmit Slow-Receive，快速发送/慢速接收）端口，传输到另一 OpenGMSL 节点的 STFR（Slow-Transmit Fast-Receive，慢速发送/快速接收）端口。反向方向（反向链路）中，OpenGMSL v3 的工作速率为 187.5 Mbps。反向链路为从 STFR 端口返回至 FTSR 端口的通信通道。

OpenGMSL 链路支持在与数据传输相同的电缆上供电。这使系统实施者能够在设计远端供电的传感器或显示模块时，最大限度减少线束重量和复杂度，使其

唯一电气连接仅需一根电缆。图 3-3 所示的频带分配方案可提供低时延, 并实现紧凑高效的系统实现, 同时支持传感器、ECU 和显示器之间的高速正向链路连接, 以及双向低速外设通道和直流电力传输。

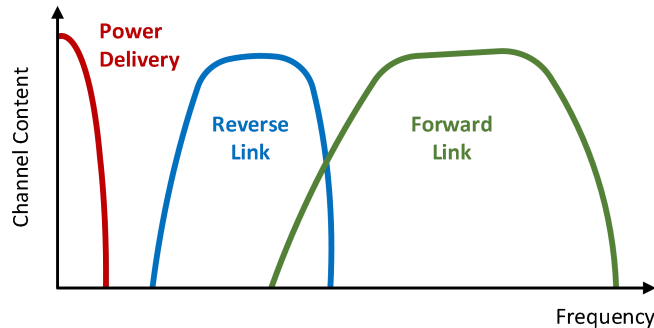


图 3-3 OpenGMSL 正向链路、反向链路及供电的频带分配

1) 特性概述

OpenGMSL 的特性包括:

- 与 Analog Devices, Inc. 的 GMSL2 和 GMSL3 汽车串行链路技术兼容。
- 可在长距离 50 Ω 同轴电缆 (>15 m) 和 100 Ω 差分屏蔽双绞线 (STP) 电缆 (>10 m) 上稳健运行, 并支持多个串接连接器以及通过电缆供电 (PDO C)。
- 全双工传输, 实现低时延传输和低复杂度实现。
- 支持单向视频/传感器流与双向数据传输, 包括以太网、SPI、I2C、UART、I2S/TDM 音频、PDM 音频、GPIO 数据流及信息帧。
- 链路速率:
 - OpenGMSL v3: 正向链路速率为 3 Gbps、6 Gbps 和 12 Gbps; 反向链路速率为 187.5 Mbps。
 - OpenGMSL v4: 预计正向链路速率为 24 Gbps 或更高。
- 灵活的拓扑支持可满足数据路由需求, 并通过减少线缆和连接器促进系统优化。支持的拓扑包括分路器 (splitter)、聚合 (aggregation) 和菊花链 (daisy-chain) 拓扑, 各连接节点之间可具有一个或多个链路。
- 灵活的时钟架构, 包括支持可选的反向参考时钟 (RoR, reference over reverse) 方案, 从而无需在 FTSR 端使用本地参考时钟。
- 内建功能安全特性, 支持 ISO 26262 要求 (包括组件级 ASIL B 以及在 ASIL D 系统中的集成), 使系统实施者能够实现目标 ASIL 等级。

- 协议灵活，可支持更高层协议数据透传，从而能够在更高层实现功能安全和安全防护特性。
- 经验证的低辐射 PHY 和可选扩频时钟，满足严格的汽车 EMI/EMC 要求。
- 极低链路误码率（BER），结合前向纠错（FEC）及低带宽侧信道自动分组重传（ARQ），可最大限度减少系统错误。
- 支持高带宽数字内容保护（HDCP 1.4 和 HDCP 2.3）的视频与音频流加密/解密。
- 支持压缩视频流传输。
- 支持高精度时间同步（PTS）。
- 全面的诊断能力，包括循环冗余校验（CRC）和 FEC 状态，可清晰、实时地洞察链路健康状态与连接状态、链路对端故障状态，以及影响特定通信通道的数据传输错误。
- 持续完善的一致性测试参考文档库，以及强大的测试解决方案生态系统，为开发者提供开发合规解决方案所需资源。
- 广泛的寄存器抽象规范，为通用寄存器配置和软件可移植性奠定基础。

2) OpenGMSL 分层栈

OpenGMSL 采用三个相互区分的逻辑层结构：

物理层（Physical Layer）

负责通过经由介质相关接口（MDI）连接的长距离线缆，对编码信号进行发送与接收，包含物理介质相关子层（PMD）、物理介质附着子层（PMA）和物理编码子层（PCS）功能。PMD 和 PMA 负责数据的串行化与解串行化，以及通过长距离线缆发送和接收电信号；PCS 则负责编码、扰码及前向纠错（FEC）等功能。物理层通过 OpenGMSL 分组与数据链路层（DLL）交换数据。

数据链路层（Data Link Layer, DLL）

管理在 OpenGMSL 链路上发送、接收和转发 OpenGMSL 分组所需的调度、优先级控制和路由。通过 OpenGMSL 分组有效载荷与协议适配层（PAL）交换数据。

协议适配层（Protocol Adaptation Layer）

负责在 OpenGMSL 有效载荷类型与经行业标准视频接口和原生数据接口发送/接收的数据之间进行转换，涉及 I2C、UART、SPI、I2S、PDM、以太网、GPIO 等。它与协议栈上层交换特定于应用的数据流。

原生协议与接口层（NPIL）是一个代表性复合层，包含 OpenGMSL 设备边缘的收发功能集合，用于向 PAL 提供数据传输以及从 PAL 接收数据。这些功能可以是外部组件，也可以集成在具备 OpenGMSL 功能的器件内部，可能包括与视频源、视频接收端、ECU 及其他外设的连接。NPIL 遵循相关行业标准原生协议要求，包括 I2C、SPI、I2S 等。

图 3-4 展示了 OpenGMSL 分层结构的简化表示，其中包含两个互连的 OpenGMSL 设备，每个设备均包括 NPIL（及更高层）以及 OpenGMSL 的三层：PAL、DLL 和 PHY。

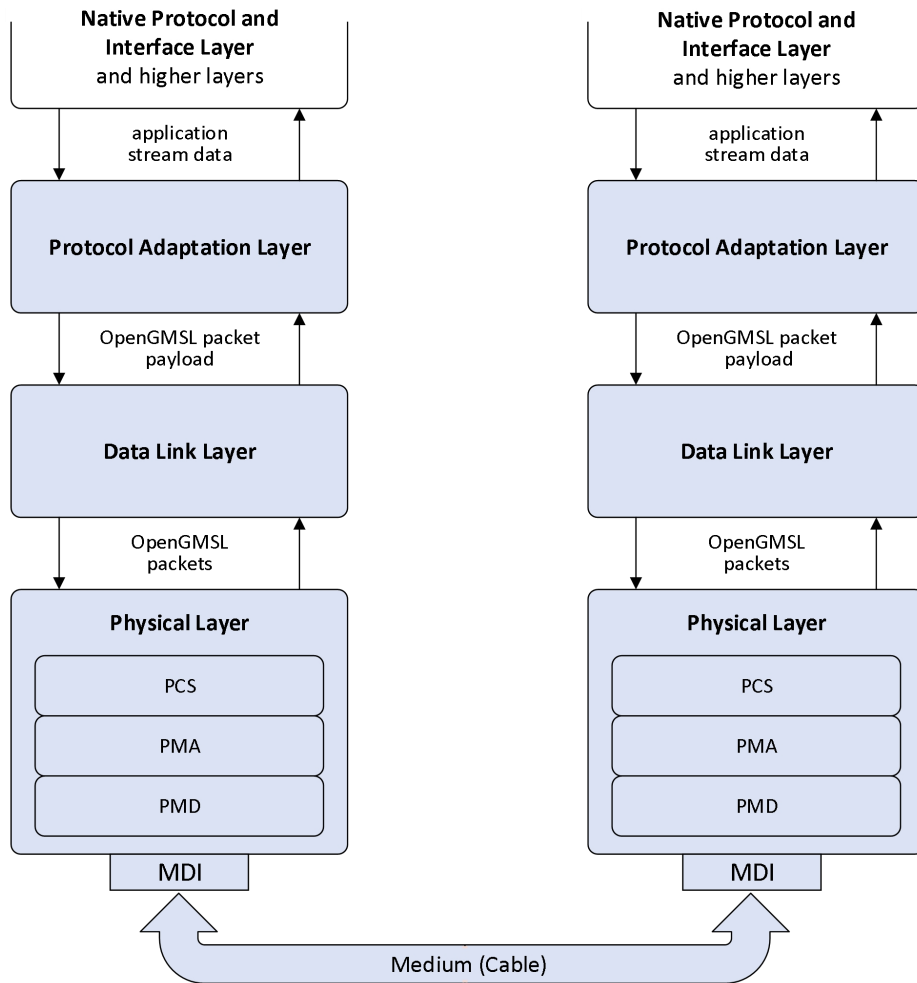


图 3-4 OpenGMSL 分层结构

3.2.1.3 OpenGMSL 链路拓扑与应用

OpenGMSL 支持多种不同的链路拓扑结构，以满足高速摄像头、传感器、显示器和数据应用的全方位连接需求。通过将这些基础链路拓扑进行模块化组合，可构建符合高级应用要求的复杂网络。这种灵活性使 OpenGMSL 能够随着 SDV 架构的持续成熟，为集中式和分布式网络拓扑中不断演进的连接需求提供可扩展的支持。

- **单链路 (Single link)**：点对点 OpenGMSL 链路拓扑，是 OpenGMSL 网络的基础，为摄像头、传感器、ECU 和显示器中常见的视频源与视频宿之间提供可靠、低时延连接（图 3-2）。

- **聚合拓扑 (Aggregation topology)**：单个 OpenGMSL 设备从多个独立链路接收并聚合数据的链路拓扑（图 3-5）。该能力通过实现传感器数据聚合并促进区域式或集中式处理，简化系统设计。

- **分路器拓扑 (Splitter topology)**：从单个设备发出多个独立链路的 OpenGMSL 拓扑（图 3-6）。该拓扑可使 ECU 中单一视频源产生的独立数据流分别传输到不同的视频显示器。

- **菊花链拓扑 (Daisy-chain)**：多个设备按顺序连接，形成线性或分支式链路链条的 OpenGMSL 拓扑（图 3-5、图 3-6）。该拓扑可与上述拓扑组合使用，从而实现系统可扩展性，并为构建高级摄像头、传感器、显示和数据网络提供灵活性。在菊花链拓扑中，来自单一源的视频流可以被整车中的多个域 ECU 和视频显示器处理。

聚合使环视摄像系统和集中处理雷达中的传感器阵列实现集中式处理。图 3-5 给出了一个环视摄像系统示例，包含前视、侧视和后视摄像头，以及一对计算模块（ECU）。该系统利用聚合网络拓扑，在 ECU1 中实现四路摄像头视频流的集中处理，同时还可通过低时延菊花链链路，将其中部分或全部视频流转发至 ECU2。根据系统要求，ECU2 可承担多种功能，包括 DVR 功能、冗余处理，或作为通往 IVI 域的网关。

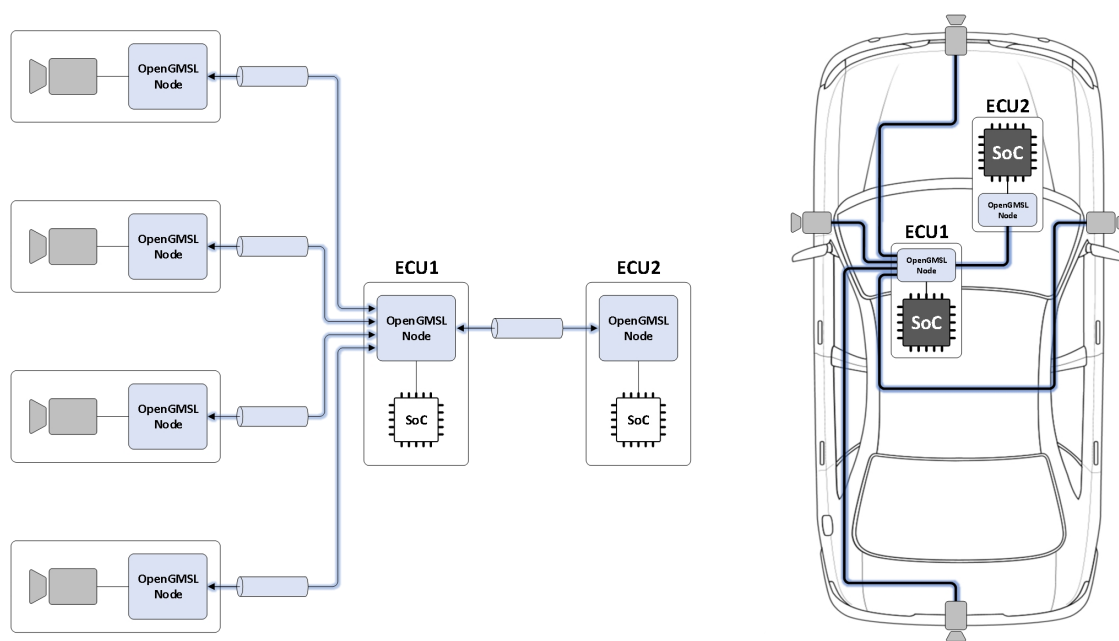


图 3-5 展示聚合与菊花链拓扑的摄像头/传感器应用

菊花链与分路器拓扑通常配合使用，以通过优化连接器和线缆占用以及 SoC 视频资源利用率，高效实现可扩展的信息娱乐解决方案。结合 OpenGMSL 强大的多流视频路由能力，这些拓扑使单一视频源能够驱动车内完整显示系统，如图 3-6 所示示例中所突出展示的那样。在该示例中，ECU 中的 OpenGMSL 节点从 SoC 获取视频，并通过分路器与菊花链混合网络拓扑，将其分发至中央信息显示屏（CID）、仪表显示屏（Cluster）和抬头显示（HUD）。

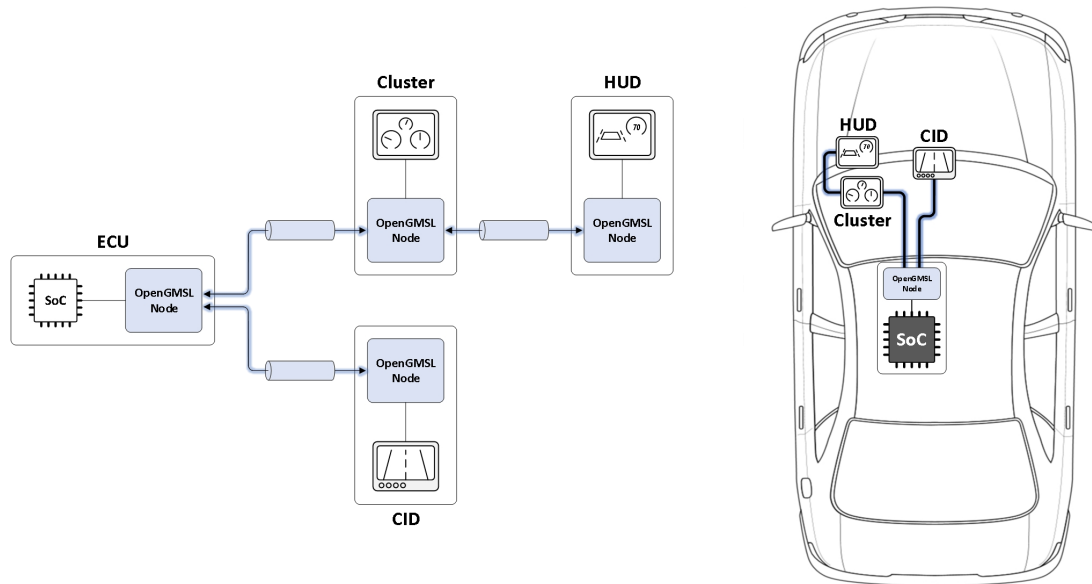


图 3-6 展示分路器与菊花链拓扑的信息娱乐应用

3.2.1.4 应用数据流

OpenGMSL 支持视频及其他应用数据流的传输，以满足不断增长的汽车摄像头/传感器、显示及数据互连应用需求：

- **视频和传感器数据流：**支持多种格式（包括 RAW、RGB、YUV）及像素位深（8 至 36 bpp）的数据流，可通过像素模式、隧道模式或压缩视频传输模式进行传输。每条 OpenGMSL 链路可承载多个独立数据流，每个数据流都可通过视频行 CRC、帧 CRC 以及 HDCP 1.4 或 HDCP 2.3 内容保护进行保护。隧道模式通过端到端 CRC 保护提供强大的功能安全能力，而压缩模式则支持在单条 LR4 链路上传输最高达 8K × 2K 的视频。
- **以太网隧道（Ethernet tunneling）：**支持最高 100 Mbps 的全双工数据传输，为箱间互连提供灵活传输手段，并支持远程模块中的快速软件与固件更新，以及其他数据驱动型服务。
- **I2C 和 UART 连接：**支持与链路对端节点及外设的连接，并提供额外专用透传通道，以实现高优先级外设连接。
- **GPIO 隧道：**除可在链路两端外设之间实现透明 GPIO 信号传输

外，还支持灵活的内部远程事件通知。

- **SPI**：支持与原生 SPI 主机和外设的直接接口连接。
- **I2S/TDM 音频**：可传输高保真音频，最多支持 8 个专用通道。
- **PDM 音频**：便于与单声道或立体声麦克风接口连接。
- **高精度时间同步（PTS）**：支持同步触发和精确绝对时间戳，从而促进分布式传感器网络数据在用于高分辨率雷达和成像系统的集中处理模块中实现对齐。
- **HDCP 消息与控制通道**：支持符合 HDCP 1.4 和 HDCP 2.3 要求的认证与中继器模式运行。
- **信息交换通道（infoframes）**：支持配置、状态、精确定时、功能安全相关信息以及其他信息的传输，从而实现自动功能配置以及通过链路进行内部寄存器访问。
- **协议可扩展性**：支持未来新增数据类型的传输。

媒体数据、传感器数据以太网和嵌入式控制接口连接的这种组合，使 OpenGMSL 能够随着行业向 SDV 解决方案演进，在分布式和集中式架构中提供近乎无限的网络连接能力。

某些应用数据流支持自动分组重传（ARQ），通过提示发送端重传丢失或损坏的数据包，以增强系统鲁棒性，从而在最严苛噪声环境下最大化可靠性。

典型的 OpenGMSL 系统通常包含大量应用数据流，以在一对节点之间提供全面连接。图 3-7 详细展示了一个采用聚合与菊花链混合网络拓扑实现的 OpenGMSL 环视摄像系统示例。OpenGMSL 丰富的接口组合被用于向摄像头提供透明帧同步（FS）和 SPI 连接，在 ECU 之间通过 OpenGMSL 链路提供全双工以太网接口，并在整个系统中灵活路由视频。视频隧道模式提供强大的端到端视频诊断功能，可无缝集成至安全关键型应用中。

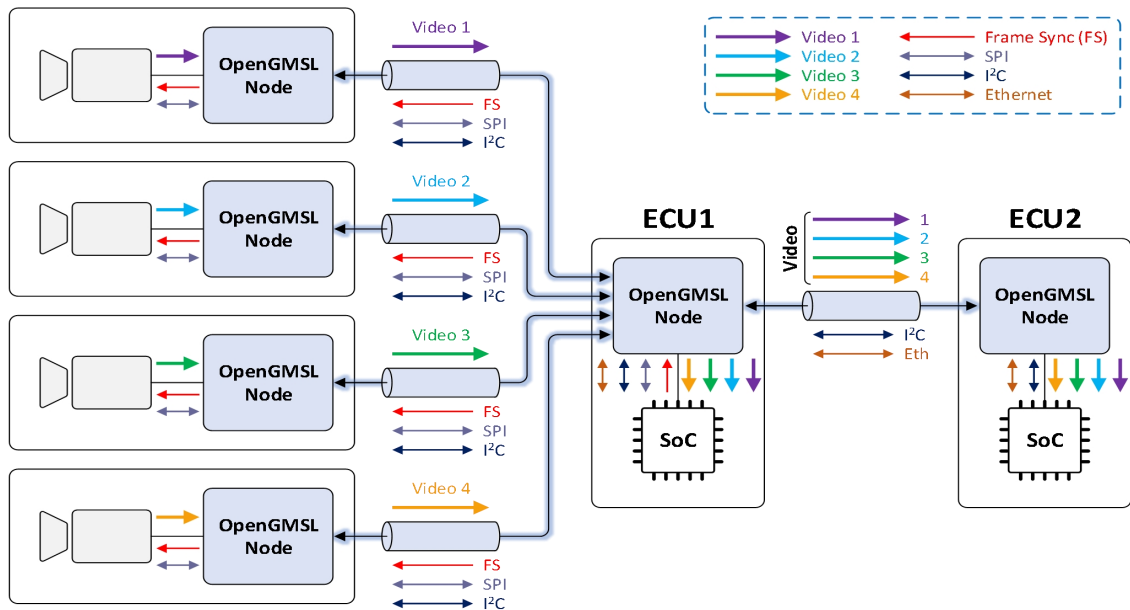


图 3-7 展示适配器、接口与数据流的 OpenGMSL 摄像系统示例

车内信息娱乐应用同样受益于 OpenGMSL 的灵活接口支持和数据流路由能力。图 3-8 展示了一个前舱信息娱乐系统示例，该系统采用分路器与菊花链混合拓扑，高效连接主控制器（ECU）与仪表显示、抬头显示（HUD）及中央信息显示屏（CID）。OpenGMSL 使 SoC 的单个视频端口即可独立驱动三个显示器，而其 UART 透传与以太网隧道功能则被用于提供交互式触控体验和灵敏的触觉反馈。按需多流 HDCP 内容保护及对 HDCP 中继器模式的支持，提供了向这些显示器传送受保护内容所需的灵活性。

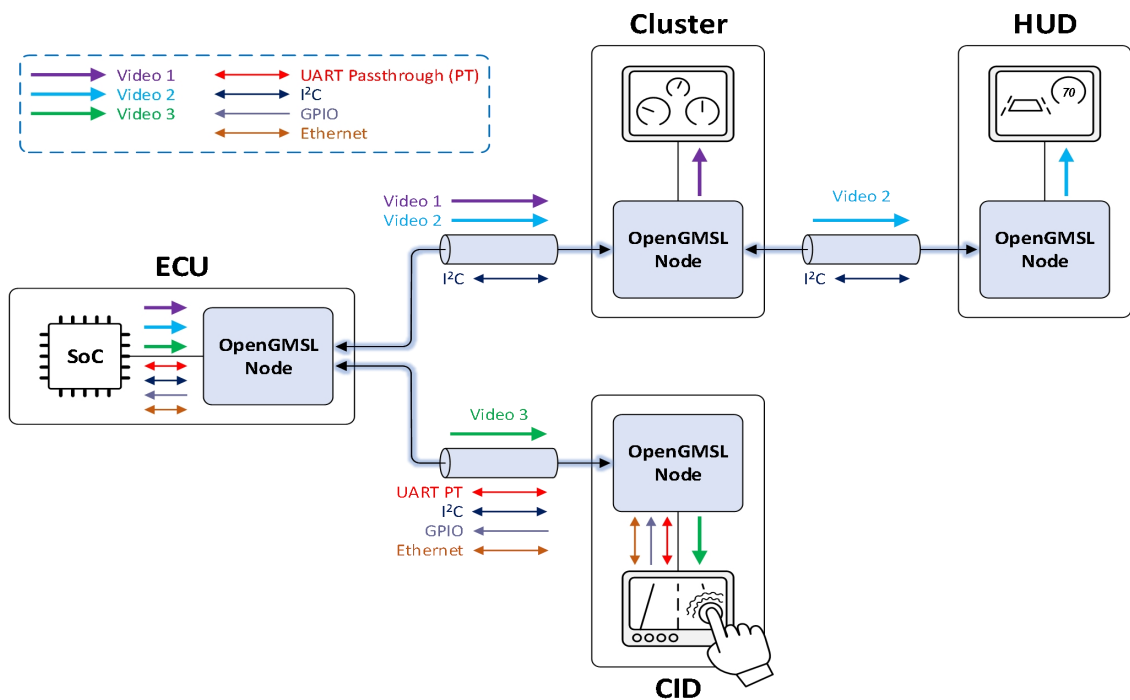


图 3-8 展示适配器、接口与数据流的 OpenGMSL 信息娱乐系统示例

3.2.1.5 链路速率

OpenGMSL 设备采用离散链路速率运行。OpenGMSL 的链路速率定义见表 3-2。具体实现可根据目标应用需求，支持任意数量的已定义链路速率工作模式。

表 3-2 OpenGMSL 链路速率

OpenGMSL 版本	链路速率	正向链路速率 (Gbps)	反向链路速率 (Mbps)	符号率 (GBaud/MBaud)	正向链路调制	反向链路调制	与 Analog Devices, Inc. 的 GMSL 兼容性
v3	LR1	3	187.5	3/187.5	NRZ	NRZ	GMSL2 3 Gbps/187.5 Mbps
	LR2	6	187.5	6/187.5	NRZ	NRZ	GMSL2 6 Gbps/187.5 Mbps
	LR3	6	187.5	3/187.5	PAM4	NRZ	GMSL3 6 Gbps/187.5 Mbps
	LR4	12	187.5	6/187.5	PAM4	NRZ	GMSL3 12 Gbps/187.5 Mbps
v4	预计 24 Gbps 或更高的正向链路速率						

3.2.1.6 物理通道

物理通道由 PCB、无源器件、连接器和线缆构成，它们在 OpenGMSL 节点之间建立物理连接，并作为 OpenGMSL PHY 彼此交换数据的介质。图 3-9 展示了一个 OpenGMSL 链路示例的物理实现，并突出了该通道的关键物理组成部分。

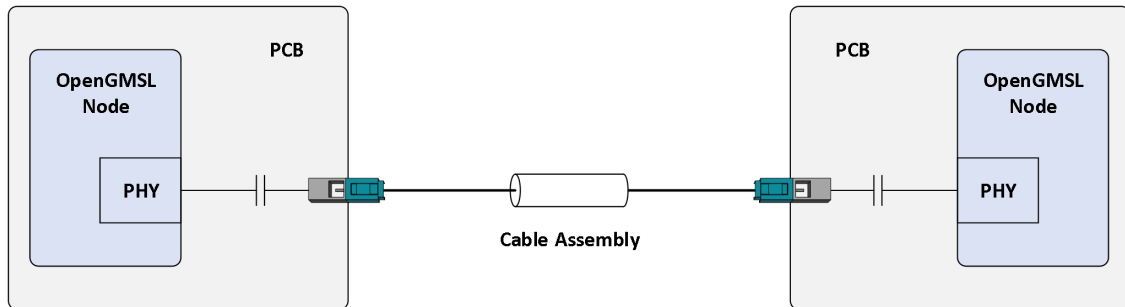


图 3-9 物理通道

OpenGMSL 引脚到引脚通道的最大损耗如图 3-10 所示。在典型长距离应用中，大部分损耗分配给线束，而这一损耗分配决定了可支持的线缆长度。标称线缆传输距离为：同轴电缆 >15 m，STP 电缆 >10 m。

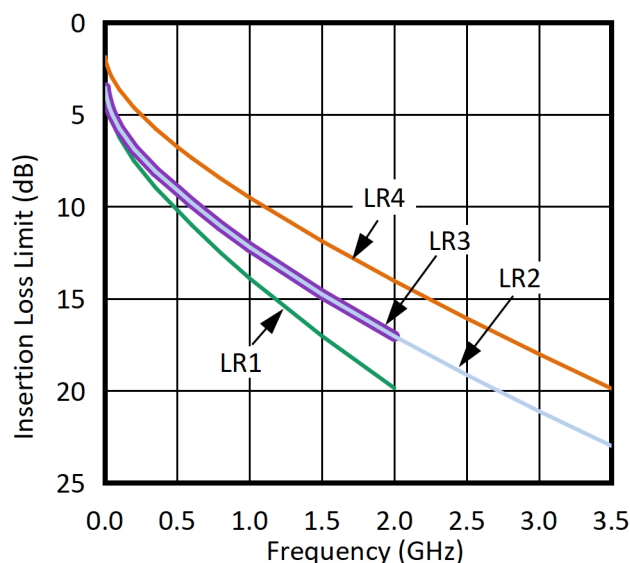


图 3-10 OpenGMSL 引脚到引脚通道插入损耗上限

3.2.1.7 供电

OpenGMSL 支持通过电缆供电 (PDOC)，即可在单根电缆上同时实现电力传输和数据传输。在某些应用中，例如汽车摄像头，该特性无需单独的电源线，从而降低远端模块连接的线缆复杂度。

3.2.1.8 一致性、质量与诊断

OpenGMSL 一致性测试由不断增加的文档与参考资料，以及广泛的测试解决方案供应商生态系统共同支持。该基础设施确保开发者具备成功推出新 OpenGMSL 产品所需的工具。

质量是 OpenGMSL 的基石。OpenGMSL 生态系统建立在长期面向最严苛、最重视质量客户供货的坚实传统之上，OGA 承诺在 OpenGMSL 演进过程中持续聚焦质量。

OpenGMSL 提供强大的诊断功能，包括对连接状态的同步报告，以及通过 CRC 校验对数据包有效载荷损坏的实时识别。此外，由前向纠错诊断和其他机制支持的后台链路质量监测，能够在运行期间实时诊断链路退化，并可用于实现预测性诊断，在性能恶化尚未导致数据传输错误之前提前识别问题。OpenGMSL 诊断能力未来预期的发展方向之一，是增强系统可维护性，通过定位物理故障点来实现受损线束的简化维修。未来还将逐步引入更多诊断工具和技术，以进一步提升系统健康状态可见性并简化故障隔离。

3.2.1.9 功能安全与鲁棒性

作为已在道路上部署超 10 亿颗芯片的成熟技术，OpenGMSL 拥有经实践检验

的安全记录。通过与一级供应商和主机厂的紧密合作，OpenGMSL 从每英里道路数据中汲取宝贵经验，在实现功能安全新标杆的同时，提供符合 ASIL 标准的行业领先解决方案。这些经验与专业积累使 OpenGMSL 能精准优化解决方案，在功能安全覆盖范围、系统复杂度和功耗之间取得平衡，持续提供尖端技术。

除其在道路上表现出的强大鲁棒性和可靠性之外，OpenGMSL 技术还已证明完全符合多项严格的汽车行业标准 EMI/EMC 要求以及 OEM 特定要求。

OpenGMSL 遵循 ISO 26262 建议，满足支持 ASIL B 等级组件以及集成到 ASIL D 等级系统中的要求。除链路抗噪鲁棒性之外，OpenGMSL 还包含多种功能安全 (FuSa) 机制，用于检测、报告、纠正并最大限度减轻 OpenGMSL 链路以及传输数据流中潜在错误的影响，从而确保运行的可靠性与安全性。

所包含的 FuSa 机制示例包括：

- OpenGMSL 链路锁定状态与错误检测
- 用于测试和诊断目的的可配置 OpenGMSL 链路错误发生器
- 来自 OpenGMSL 链路对端的错误中断报告
- OpenGMSL 链路前向纠错 (FEC)
- 视频行与视频帧循环冗余校验 (CRC)
- 通过 CRC、序列和长度检查验证接收分组完整性
- 面向低带宽数据流的自动重传 (ARQ)

此外，OpenGMSL 还提供协议灵活性，以支持更高层协议数据透传，从而可在系统架构的更高层实现端到端的功能安全措施。

3.2.1.10 结论

汽车市场加速变革的背后，依赖的是稳健、可靠且具有创新性的连接解决方案。OpenGMSL 正处于这类连接解决方案的前沿位置，其经行业验证的技术正推动市场广泛领域中的快速进步。OpenGMSL 为这些进步提供稳健的连接与通信基础，支撑软件定义汽车快速演进的未来。OGA 是一个开放的行业标准开发组织，其成员覆盖汽车生态系统的各个角落。OpenGMSL 的采用仍在持续扩大，而成员的广度与深度也在持续推动创新。

3.2.2 HSMT

3.2.2.1 背景与产业生态

目前全球车载 SerDes 芯片由私有协议主导的市场格局，导致生态封闭、互操作性差和高转换成本，给国内整车企业带来了显著的技术依赖和系统性风险，包括供应链安全风险、议价能力缺失、生态依赖等。在当前贸易摩擦和地缘政治

背景下，为避免核心标准受制于人、关键技术被“卡脖子”，行业亟需一种自主可控、标准化的车载高速视频传输技术，满足高带宽、高可靠性、高性价比的要求，且实现从芯片、协议到工具的自主可控。这是保障中国汽车产业供应链安全与自主发展的战略基石。

HSMT (High-Speed Media Transmission)，是中国自主研发的车载高速媒体传输公有标准技术的代表，具有开放性、国产化、互联互通等生态优势，旨在实现智能网联汽车高速音视频数据传输需求，降低车载高速媒体传输产业链对国外技术体系的依赖，增加车企选择面，为我国车载高速通信芯片的发展提供重要技术路径。2024年，由中国汽车标准化技术委员会（汽标委）主导、国内外二十余家相关单位联合制定完成的HSMT视频行业标准QC/T 1217-2024《车载有线高速媒体传输 万兆全双工系统 技术要求及试验方法》正式发布，如图3-11所示。该标准针对智能汽车复杂电磁环境和车载摄像头、4K及更高清显示屏等多种应用场景中的万兆级视频传输大带宽、低时延、高可靠、低功耗和抗强干扰性能需求进行标准规范，填补了国内车载有线高速媒体传输领域缺乏公有开放标准的空白，推动车载高速媒体传输芯片自主可控和性能提升。标准于2024年10月24日发布、2025年5月1日实施。

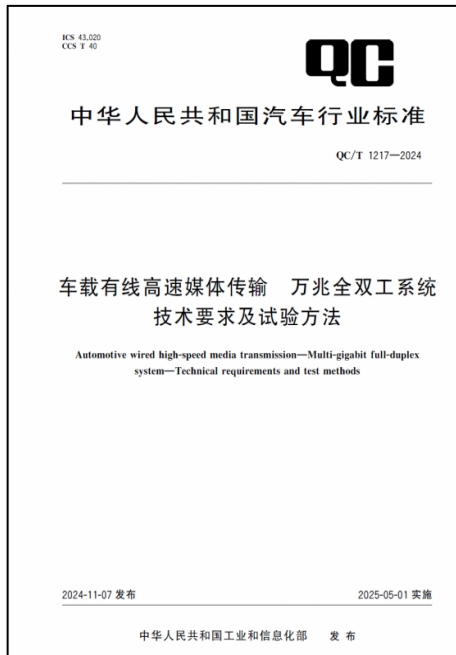


图 3-11 QC/T 1217-2024《车载有线高速媒体传输 万兆全双工系统 技术要求及试验方法》

HSMT 经过数十家行业伙伴数年来共同推进，已构建成以中汽中心、主机厂、Tier1 为引领、本土芯片企业为支撑、国际巨头加入、全产业链协同的开放生态，形成由中国汽车芯片标准检测认证联盟（如图 3-12 所示，以下简称“中国车芯联盟”）主导、中汽芯（深圳）科技有限公司、引望智能技术有限公司作为核心支持方的互联互通测试认证体系，实现了 HSMT 芯片的研发落地、规模量产、上

车商用。2025 年，中国车芯联盟成立了车载有线高速媒体传输测试研究工作组（简称 HSMT 工作组，如表 3-3 所示），包含 30 余家芯片厂商、整车厂、检测机构、一级供应商、测试装备供应商等，其中包括德州仪器（TI）、罗姆、Microchip 等国际大厂。HSMT 工作组中标杆龙头企业瑞发科半导体（天津）股份有限公司 2025 年全年已出货 2000 万颗 HSMT 芯片，HSMT 成为国内外市场份额最大的车载视频传输标准技术。

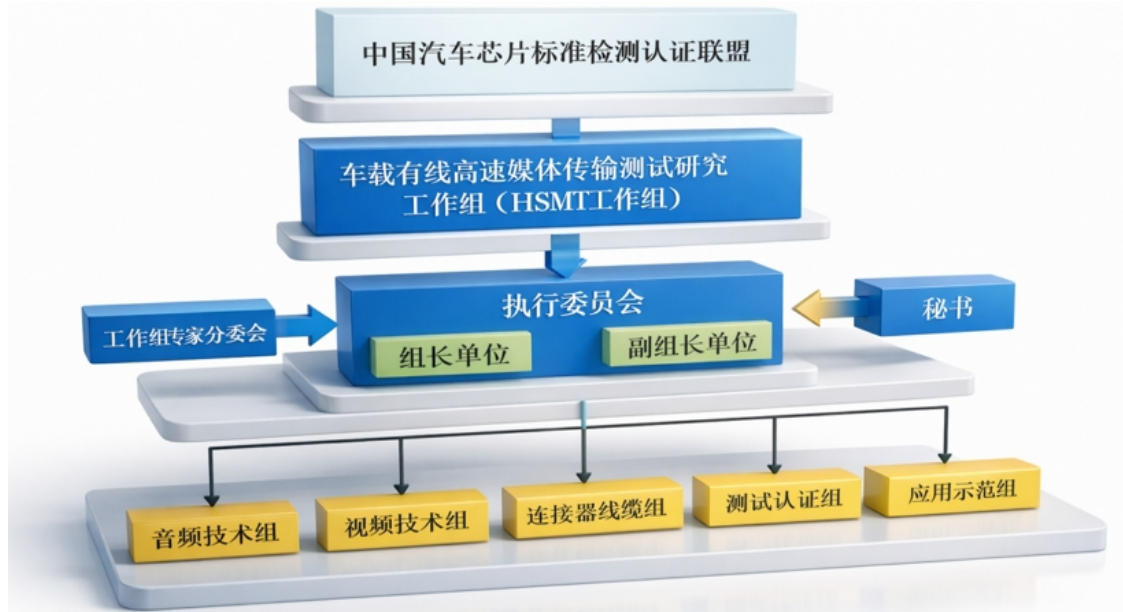


图 3-12 中国汽车芯片标准检测认证联盟（CACC） HSMT 工作组组织结构

表 3-3 中国车芯联盟 HSMT 工作组主要单位（排名不分先后）

角色	主要单位
测试认证供应商	中汽芯（深圳）科技、长沙电器检测、万里眼、易捷、视晟、中星联华、维克多
Tier1 供应商	引望
汽车制造商	长安、一汽、比亚迪、吉利、北汽、长城、赛力斯、零跑、小米
汽车芯片制造商	瑞发科、新港海岸、纳芯微、裕太微、集益威、思瑞浦、振芯、杰华特、豪威、仁芯、首传微、罗姆、德州仪器、英飞凌、思特威、南芯、锐泰微、艾为、microchip
连接器线束供应商	电连

中国车芯联盟基于 HSMT 协议（QC/T 1217-2024），联合全行业在 HSMT 工作组制定了联盟测试规范《车载有线高速媒体传输 万兆全双工系统 协议一致性测试规范》，形成测试用例集并开发了 HSMT 芯片自动化测试系统，支持对 HSMT 芯片从物理层到应用层全栈自动化验证，如表 3-4 所示，涵盖电气指标、协议一致性、业务传输质量、互联互通等多维度测试，填补 HSMT 芯片标准化验证工具空白。

表 3-4 HSMT 视频（即 HSMT-V）标准体系

协议 标准	QC/T 1217-2024 《车载有线高速媒体传输 万兆全双工系统 技术要求及试验方法》
互联互通 测试	HSMT-V IOT 测试规范、HSMT-V IOT 测试用例列表、HSMT-V IOT 测试报告
认证	HSMT-V IOT 测试认证基本信息申报表、HSMT-V 标准符合度自检表 HSMT-V IOT 测试规范符合度自检表、HSMT-V IOT 认证证书

注：IOT，即 Interoperability Test，互操作性测试

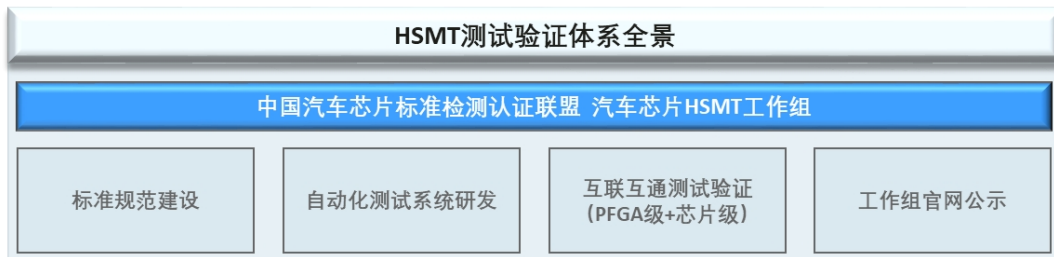


图 3-13 HSMT 测试验证体系全景

在 HSMT 测试认证体系中，如图 3-13 所示，最核心的一环是多家芯片厂商的互联互通测试，互联互通测试有两个主要目标：一是验证各家产品是否严格按照 HSMT 协议开展设计，确保 HSMT 标准的抗干扰、低时延高可靠等优势特性在芯片产品中全部实现；二是打通私有壁垒，推动国产 SerDes 芯片大规模上车应用与生态成熟。HSMT 互联互通测试成功意味着不同厂商的 HSMT 芯片之间可以实现图像数据流、控制业务流、寄存器互操作的真正打通，解耦，主机厂可以混搭不同厂商的加串器与解串器芯片，获得优质且充足的国产 SerDes 芯片供应，极大增强了主机厂供应链的安全性和健壮性。





图 3-14 中国车芯联盟开展的 HSMT 视频芯片互联互通测试

如图 3-14 所示，中国车芯联盟通过定期开展芯片模组级互联互通测试认证活动，推动实现了不同芯片厂商产品性能可信与互联互通，促进 HSMT 芯片获主机厂认可上车。2025 年 12 月，如表 3-5 所示，中国车芯联盟完成了金标自动化装备和测试用例开发、金标芯片测试，测试用例全部通过，显著提升了 HSMT 芯片作为首个国产 SerDes 公标芯片的可靠性与市场竞争力口碑，推动实现 HSMT 芯片量产发货超 2000 万片，并在长安、赛力斯、北汽福田、零跑等头部主机厂前装应用，助力智能驾驶和智能座舱高质量通信芯片的国产化破局，并进一步推动了 HSMT 标准产业生态及互联互通测试认证体系的日趋成熟。

表 3-5 HSMT 芯片级测试用例（部分）

测试类别	具体测试项目	组网方式	用例数量
电气指标	眼图、功率谱、最大输出顶降、频谱、抖动	-	10x2
基本功能	连通性、链路重建、线束故障诊断	A-B、B-A 组网	16x2
图像业务	RAW、YUV、RGB	A-B、B-A 组网	9x2
控制业务	GPIO、I2C、SPI	A-B、B-A 组网	12x2
摄像头应用	FrameSync、广播配置、4 路不同速率	A-B、B-A 组网	10x2
性能测试	误码率	A-B、B-A 组网	2x2
	温度循环	A-B、B-A 组网	2x2

HSMT 音视频互联互通测试验证信息和结果在 HSMT 官网上公示，形成市场信任和行业与客户认可。公示内容包括 HSMT-V 和 HSMT-A 互联互通测试所遵循的协议规范、测试用例集、互联互通测试活动日程以及音视频芯片互联互通测试报告等，如图 3-15 所示。



图 3-15 HSMT 官网互联互通公示

目前，包括国际大厂在内，正在开发 HSMT 视频芯片的厂商超过 10 家，已经或正在进行 FPGA/芯片级互联互通测试超过 5 家，2026 年在持续开展互联互通测试 Plugfest 活动的同时，中国车芯联盟开展首批批芯片认证和颁证。

3.2.2.2 协议架构

HSMT 针对车载复杂电磁环境和多种应用场景进行了针对性设计，采用物理层和媒体封装层分层协议栈设计，如图 3-16、表 3-6 所示。

物理层采用正向与反向非对称全双工模式，正反向通过同一对线缆同时传输。正向数据传输链路用于传输摄像头视频、显示屏数据等高带宽媒体流，支持 2-12.8Gbps、Dual-Link 支持到 25.6Gbps；反向数据传输链路用于传输控制命令、传感器指令、音频及 GPIO 电平状态信息等低带宽媒体流，支持 100 Mbps。物理层还支持 $BER \leq 10^{-12}$ 极低误码、15 米同轴和双绞传输、支持链路快速建立与自动恢复、支持线束故障定位等特性，确保在车辆复杂电磁环境（EMI、脉冲干扰、ESD）下的信号完整性和超高可靠超低时延传输，不丢帧、不花屏。

媒体封装层将需求迥异的车载业务数据（如视频流、音频流、控制命令）进行统一、高效、可靠的封装，生成 PLDB 交付给物理层进行传输，支持视频、音频、控制信号（如 I2C/SPI/GPIO）的多格式适配和多媒体业务复用。这种精细化的、分层分业务的协同设计，使得 HSMT 在单一物理链路上，成功地同时满足了自动驾驶对控制命令的高可靠与低延迟要求，信息娱乐系统对高清视频的大带宽要求，以及基础通信的可靠性要求。

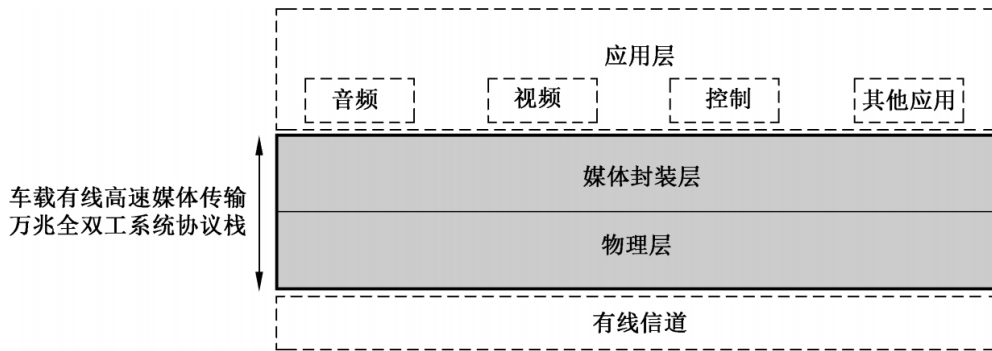


图 3-16 HSMT 协议栈

表 3-6 HSMT 核心技术指标

特性	技术指标
双工方式	全双工，支持正向与反向独立同时传输
速率档位	正向 2-12.8Gbps 多档位，Dual-Link 支持到 25.6Gbps，反向 100Mbps
物理层	支持 NRZ 和 PAM4，RS-FEC、时域交织、低延时重传，支持>30dB 信道插损补偿，BER ≤ 10 ⁻¹⁵ 实测
媒体封装层	适配视频 (RAW/RGB/YUV) /音频/控制等不同媒体类型和格式
重传机制	物理层+媒体封装层重传
链路建立与恢复	链路建立时间 ≤ 100ms，具备链路自动恢复机制
故障定位	线束故障定位精度 ≤ 1 米
功能安全	ASIL-B 级
抗干扰性	强。适用于复杂电磁环境，ESD 等强干扰下不丢帧、不花屏
传输距离	支持 15 米同轴和双绞传输
POC 供电	支持 POC 供电

3. 2. 2. 3 抗强干扰

在智能汽车时代，车载电子系统面临着复杂的电磁干扰（EMI）、振动、高温以及信号衰减等挑战，电磁干扰和振动容易导致信号失真和噪声注入，可能导致数据传输错误、延迟增加，甚至影响车辆的安全性和可靠性。HSMT 针对车载干扰工况，从模拟域设计、数字域编码、重传技术等多维度的抗干扰设计，并在标准中对摆幅和眼图、功率谱密度、最大输出顶降、时钟频偏、时钟抖动等电气指标提出高要求，以确保信号在复杂工况下的完整性、稳定传输，适用于长达 15m 的同轴电缆或双绞线。

1) 模拟域设计

- 高线性度信号：采用高线性放大器和精密的电平隔离技术，电平

隔离失配率控制在极低水平。电平隔离失配率指的是不同信号电平间的隔离度失配程度，如果失配率高，会导致信号串扰和非线性失真。在车载干扰工况下，如电源波动或电磁脉冲干扰，传统发射机容易产生幅度压缩或扩展，导致信号畸变。HSMT 芯片通过优化放大器线性范围，使用先进的 PAM4 调制方式，确保信号在高频段保持线性输出，不仅减少了谐波失真，还提升了信号的动态范围。

- 低时钟频偏：时钟频偏是指发送端与接收端晶振实际频率之间的偏差，通常以 ppm（百万分之一）表示，如±100ppm 意味着频率偏差不超过 0.01%。在高速串行传输中必须严格限制时钟频偏以防止位错累积、保障 CDR（时钟数据恢复）正常工作、确保低延迟与可靠性。如表 3-7 所示，HSMT 将频偏限制在±100ppm 以内，确保视频数据的长期稳定传输。

表 3-7 时钟频率要求

档位	时钟频率 (MHz)	时钟频偏 (ppm)
正向速率档位1	1000	≤ ±100
正向速率档位2	1600	
正向速率档位3	2000	
正向速率档位4	3200	
正向速率档位5	4000	
正向速率档位4a	1600	
正向速率档位5a	2000	
正向速率档位6	3200	
反向速率档位1	50	

- 低抖动时钟：车载系统时钟抖动直接影响数据同步和眼图质量，低抖动时钟是 HSMT 发射机抗干扰的关键。传统时钟源在车载高温或振动环境下容易产生相位噪声，导致抖动积累。HSMT 采用低相噪振荡器和锁相环 PLL 优化设计，结合噪声抑制技术，确保了时钟的稳定性，如表 3-8 所示，时钟抖动控制在皮秒级，12.8Gbps PAM4 时钟抖动≤15.625ps。这种低抖动设计不仅减少了时序误差，还提升了整体系统容错能力。

表 3-8 时钟抖动要求

档位	时钟频率 (MHz)	时钟抖动 (ps)
正向速率档位1	1000	100
正向速率档位2	1600	62.5
正向速率档位3	2000	50

正向速率挡位4	3200	31.25
正向速率挡位5	4000	25
正向速率挡位4a	1600	31.25
正向速率挡位5a	2000	25
正向速率挡位6	3200	15.625
反向速率挡位1	50	2000

2) 数字域编码

- 高效 FEC 前向纠错：RS-FEC 纠错的核心思想是发送端主动增加冗余校验数据，接收端利用这些冗余信息在不解码上层数据包的情况下，实时检测并纠正一定数量的错误，而无需请求重传。这对于低延迟、高实时的流媒体业务至关重要。HSMT 协议采用 RS (Reed-Solomon) 编码结合最大 4 倍深度交织技术，进一步强化了物理层抗干扰能力。RS 编码是一种块编码方案，能纠正随机和突发错误，如图 3-17 所示，HSMT 正向数据传输使用 RS-FEC (384, 354, 9)，如图 3-18 所示，反向数据传输使用 RS-FEC (73, 69, 8) 编码。此外，在车载场景中，电磁脉冲干扰常引起突发错误，仅 RS 编码可能不足以应对，因此 HSMT 引入最大 4 倍交织，将突发错误分散到多个码字中，以提高纠错效率，可纠正 600 比特连续错误，抗持续 50ns 强干扰。这种 RS-FEC 设计使 HSMT 的在编码效率 0.935 情况下获得编码增益达 7dB，在实际车载干扰工况测试中，降低误码率 $1 \sim 4$ 个数量级，BER 降至 $1E^{-12}$ 以下。

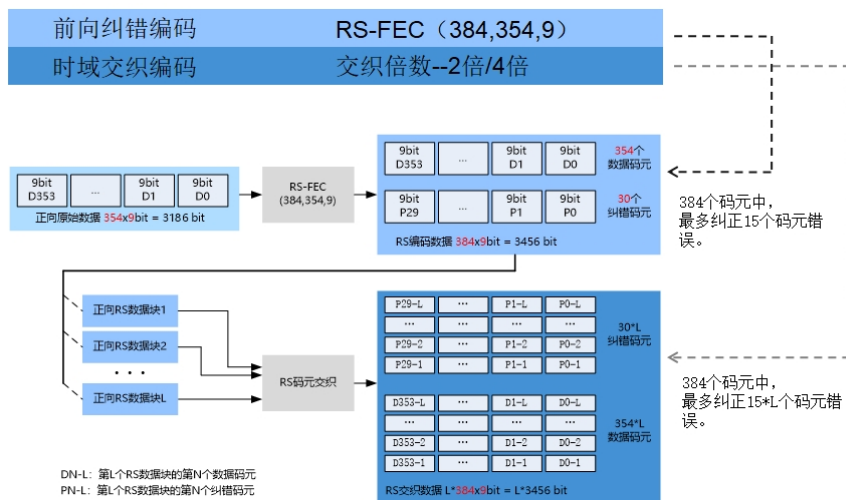


图 3-17 HSMT 中正向 RS-FEC 纠错

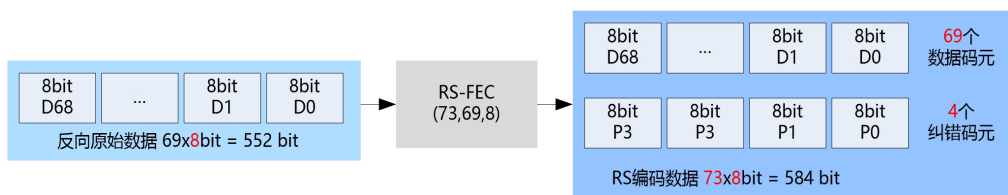


图 3-18 HSMT 中反向 RS-FEC 纠错

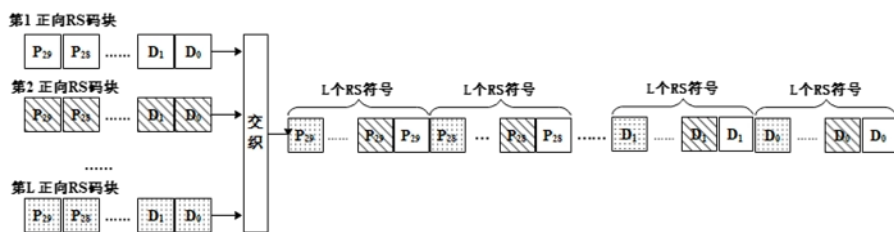


图 3-19 HSMT 中 RS 码元交织方式

在接收端，由于 HSMT 传输通道存在衰减、反射和噪声，接收端需采用均衡技术提高接收性能。标准中设计了同步域和正向 9B/10B、反向 8B/10B 编码以更好支持均衡。同步域通过周期性插入固定同步码为接收端时钟数据恢复和均衡提供可靠的参考跳变序列，确保维持时钟锁定和自适应均衡收敛。9B/10B、8B/10B 编码保证传输比特流中“0”和“1”比例接近 1:1，避免长连“0”或“1”导致的基线漂移和低频成分积累，改善了接收端均衡器的收敛速度和稳定性，降低抖动和 ISI 同步域也能周期性触发跳变，防止均衡器漂移或失锁。如图 3-20 所示，接收端一般采用数模混合均衡方案，即 CTLE(Continuous Time Linear Equalizer, 连续时间线性均衡器)+DFE (Decision Feedback Equalizer, 决策反馈均衡器) 的模拟数字混合均衡方案，结合了模拟电路的实时响应和数字处理的灵活性，这在车载温度变化等动态干扰下针对车载长尾 ISI (Inter-Symbol Interference, 符号间干扰) 和反射干扰进行优化。结合国产车规工艺，平衡性能和复杂度，达成 30+dB 均衡，支持 12.8Gbps 的 15 米传输。接收机集成自适应算法，通过监测 BER 或眼图质量，实时调整 CTLE/DFE 参数。

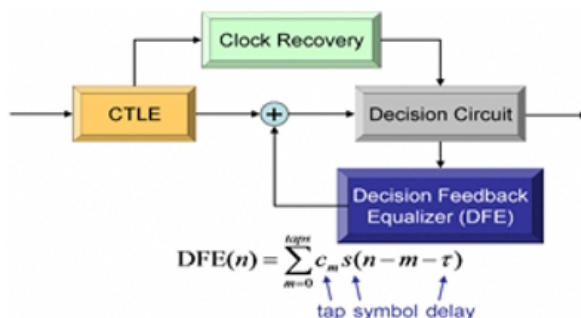


图 3-20 HSMT 采用的 CTLE+DFE 均衡示意图

3) 物理层+媒体封装层重传

如图 3-21 所示，重传技术是一种成熟的数据传输抗干扰技术，本质是通过

重传得到时间域上的分集，是抗干扰的最后一层防线。正向链路的物理层 PLDB 级快速重传是芯片必选支持的必选特性。结合芯片模拟端的合理设计，在 BCI 和 ESD 干扰实测中，HSMT 展现出超过其他技术的优异表现。干扰下无丢帧，无黑花闪冻现象，做到了超出客户预期的表现。

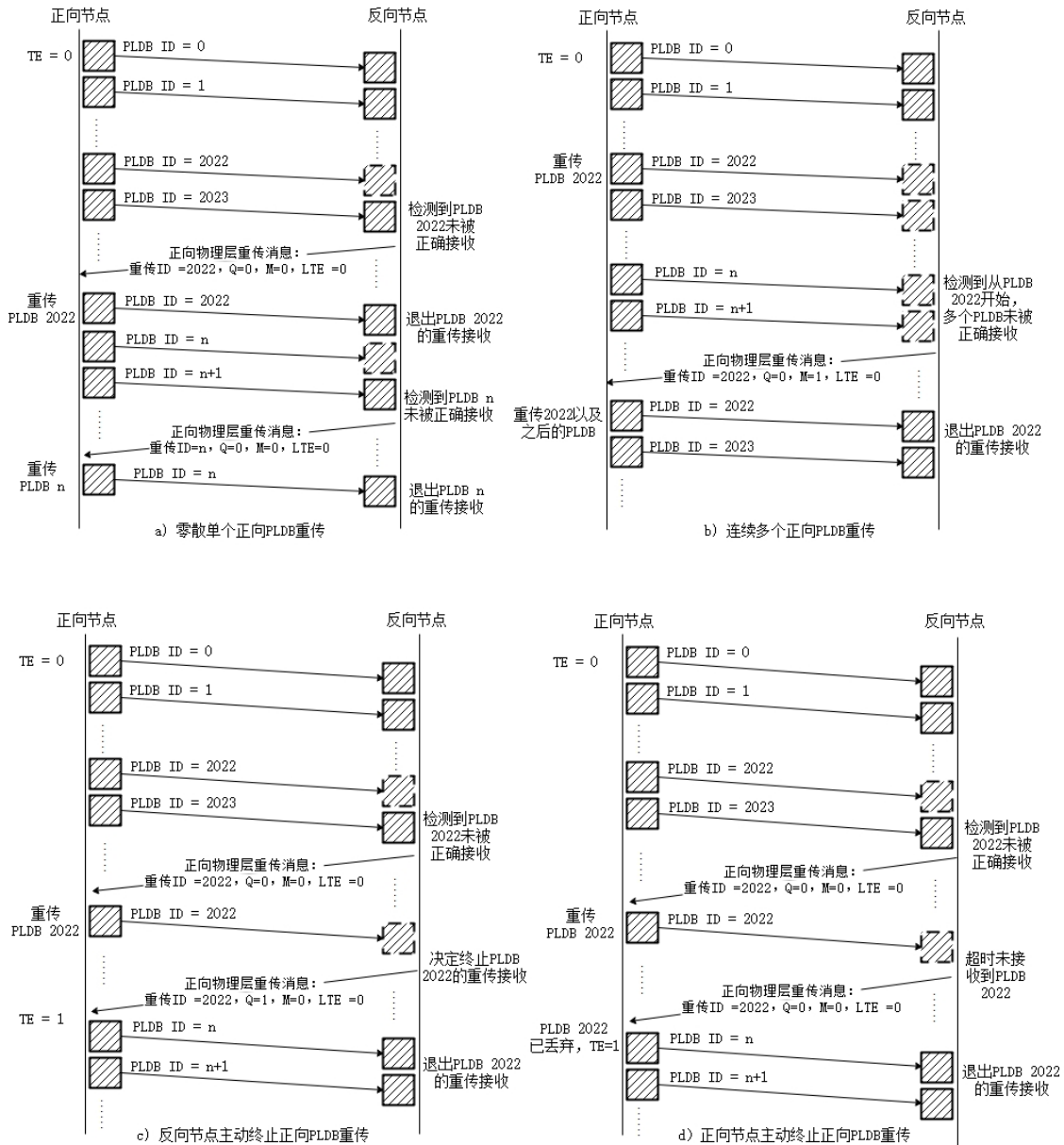


图 3-21 物理层重传流程

HSMT 物理层 PLDB 级重传，一个 PLDB 只有 345.6ns，如图 3-22 所示，超短帧结构可实现超低物理层重传。单次传输时延 $\leq 16 \mu s$ ，2 次重传时延 $\leq 50 \mu s$ ，具有时间分集效果。同时 HSMT 物理层设计了同步域同步导频，在强干扰情况下可实现 CDR 和像素时钟快速恢复，进一步加强了系统整体综合抗干扰能力。

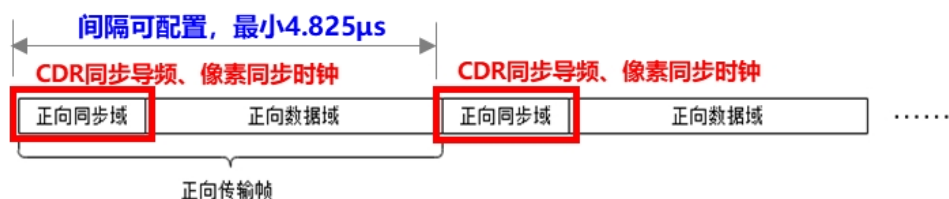


图 3-22 HSMT 物理层帧结构

针对 I2C、SPI、GPIO 非图像类控制业务，在物理层 PLDB 重传外，还支持媒体封装层重传。图像业务数据量大速率高，如果进行媒体封装层重传缓存要求超出当前芯片实现能力。但对于非图像类控制业务，数据量小速率低，媒体封装层重传代价在芯片实现中完全可接受。控制类业务，如 I2C，通信两端具有时序交互，一旦丢包就需要重新传输。在前面各种抗干扰技术手段基础上增加媒体封装层重传，可以做到对于控制业务零误码，大大提升控制业务的传输可靠性和传输效率。

3.2.2.4 多场景适配

为适应车载多种多样的业务和数据格式特点，采用分层解耦设计双层协议的思路，满足“一标多用”，“一芯多用”，HSMT 支持对不同应用场景、不同媒体类型和数据格式进行差异化封装与处理，实现激光雷达 DToF（Direct Time-of-Flight）、车载摄像头、显示屏、音频、控制指令等多种传感器和多媒体业务的平滑集成，是实现多速率、多调制、多格式、分层解耦和灵活适配设计的关键。通过媒体封装层的灵活设计，极大提升了 HSMT 作为车载高速传输芯片的通用性和扩展性，不仅满足智驾传感、座舱显示对高带宽、低时延、高可靠的要求，还为未来更高阶智能驾驶预留了充分扩展空间。

如表 3-9 所示，HSMT 物理层支持多速率档位、多调制方式，可适应不同业务的不同带宽需求。正向通道提供多档位速率配置，包括档位 4a、5、5a、6 等，主流覆盖 2Gbps 至 12.8Gbps，最高达 12.8Gbps PAM4 调制。这种分档设计允许芯片根据应用场景动态选择速率：低分辨率后视摄像头可选用较低档位以降低功耗和成本，而高像素 ADAS 前视摄像头或激光雷达则启用 12.8Gbps 档位，确保海量点云数据实时回传。未来标准演进可无缝扩展至如 25.6Gbps 更高速率规划，无需重构上层封装。6.4GHz 和 8GHz 两个速率下，同一速率下支持 NRZ 和 PAM4 两种调制方式，可适应不同截止频率线缆和传输距离。12.8Gbps 采用 PAM4，可重用当前量产 6Gbps 线缆，使该速率档位芯片可以快速商用。

表 3-9 HSMT 正向传输速率档位

正向速率档位	速率 (Gb/s)	调制方式	波特率 (GS/s)
1	2	NRZ	2
2	3.2	NRZ	3.2
3	4	NRZ	4

4	6.4	NRZ	6.4
4a	6.4	PAM4	3.2
5	8	NRZ	8
5a	8	PAM4	4
6	12.8	PAM4	6.4

如图 3-23 所示，HSMT 媒体封装层针对不同媒体类别、类型和数据格式进行精细化适配，支持视频、音频、控制、传感器数据等多业务并发。图像业务支持 RAW、YUV、RGB 等多种格式动态切换，例如 RAW 格式适用于高动态范围传感器，YUV/RGB 适配显示屏；音频业务兼容 IEC 60958 数字接口标准，实现多通道同步传输；控制业务支持 I2C 透传/非透传模式、GPIO 采样与触发，确保低时延指令下发。对于激光雷达和 DToF 等高精度传感器，媒体封装层提供专用隧道封装路径，结合超短帧机制，实现亚毫秒级刷新率，满足 L3+级自动驾驶对实时 3D 感知的需求。这种差异化封装允许每种业务独立配置重传策略、优先级和纠错强度，提高芯片复用效率。

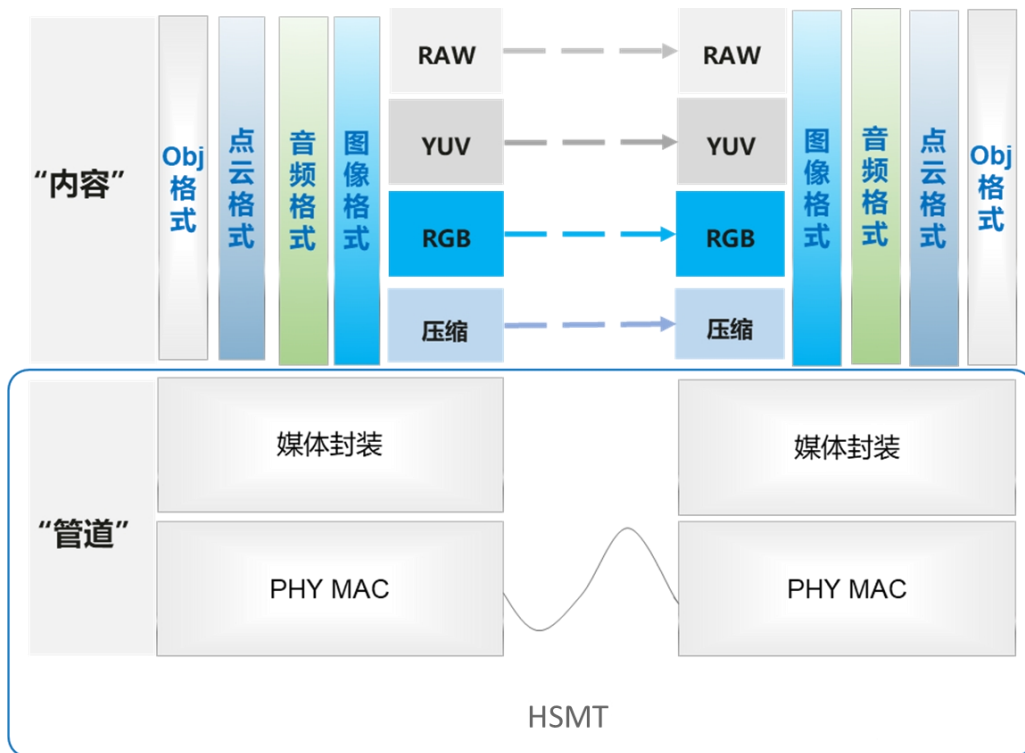


图 3-23 HSMT 媒体封装层支持多业务多格式

对于图像业务，协议定义了子业务类型字段，区分净荷数据中包含的内容类别——图像数据或图像辅助数据。图像数据支持 RAW、YUV、RGB 三种格式，并针对这三种常用的图像数据格式以及各自对应不同编码位宽的子格式，具体定义了由原始图像数据生成业务数据的编码规则。图像辅助数据，也明确定义了不同的字段数值，用于区分帧头帧尾及嵌入数据等信息。协议还定义了子业务信息字段，指示帧同步、行同步、行分段、错误包信息，用于辅助。

对于音频业务，协议也通过定义子业务信息字段，只是音频帧数量和音频 ID 信息，支持在业务数据中包含 1、2 或 4 个符合 IEC 60958 标准的音频帧。协议还具体定义了由音频帧原始数据，生成业务数据的编码规则。

控制业务包括 I2C/SPI/UART 控制业务和 GPIO 控制业务。控制业务同样通过定义子业务信息字段，以端口区分不同的控制业务。例如源端口为 I2C，目的端口为 SPI 时，可以实现从一端的 I2C 端口，读写对端的 SPI 设备的操作。目的端口也可以是对端的 SerDes，即控制业务也可以用于读写对端 SerDes 内部的寄存器。当传输控制业务时，节点可支持透明传输模式（以下简称透传模式）和非透明传输模式（以下简称非透传模式）。透传模式仅用于 I2C 控制业务的传输，非透传模式用于 I2C、SPI、UART 控制业务的传输。当处于透传模式下，节点应使用子业务类型为 I2C 透传的媒体封装包，按照 I2C 总线时序逐状态逐字节进行传输。当处于非透传模式下，节点应使用子业务类型为控制读写的媒体封装包，将多条 I2C/SPI/UART 控制业务数据打包到一个媒体封装包传输。如图 3-24 所示，GPIO 控制业务包含过采样模式、触发模式、固定时延触发模式。其中过采样模式适于对时延和抖动要求不高的场景，电平的状态跳变均可通过此模式发送给对端；触发模式可选择触发类型为上升沿或下降沿，只在出现特定类型跳变沿时，才会发出对应的数据包；固定时延触发模式在触发模式基础上，数据包中增加了 GPIO 时间戳信息；从而可使传输到对端的 GPIO 跳变沿与输入信号的跳变沿之间的时间抖动控制在一个很小的范围内，适于传输摄像头帧同步信号等场景。

针对摄像头场景，FrameSync 场景，HSMT 有针对性设计了 GPIO 固定时延采样模式，实测单路延时小于 $50\ \mu\text{s}$ ，多路摄像头采样同步 $1\ \mu\text{s}$ 之内，指标满足并超出摄像头应用要求。

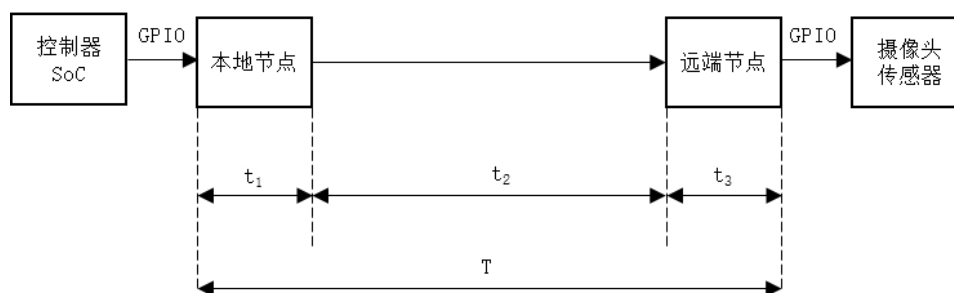


图 3-24 GPIO 固定时延触发模式传输示例

针对控制业务和图像业务、音频业务并发场景下，HSMT 设计了物理层优先传输机制，保证高优先级业务的及时传输，确保不被大数量低优先级业务长时间阻塞。当存在需要优先传输的高优先级媒体封装包时，节点应截断正在传输的低优先级媒体封装包。完成一个或多个高优先级媒体封装包的传输后，再继续传输低优先级媒体封装包剩余的 66B 码块。图 3-25 给出了一个物理层优先级传输的示例。

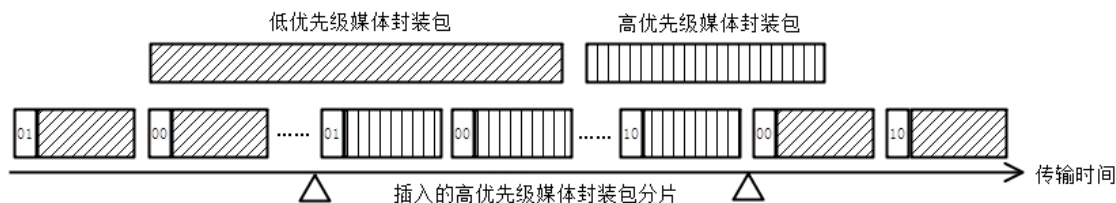


图 3-25 优先级传输示例

3.2.2.5 快速建链启动

车辆启动时，HSMT 链路需毫秒级快速建链，确保辅助驾驶/自动驾驶系统迅速获取全局感知数据、车辆能够快速进入辅助驾驶/自动驾驶状态，保障用户使用体验、降低安全风险。

如图 3-26 所示，HSMT 设计了快速高效的链路协商方案，确保系统在毫秒级内协商完成进入正常通信状态。HSMT 的全生命周期状态机包括上电下电、链路协商、链路训练、数据传输、休眠、测试等状态。其中，上电后的链路协商过程通过专用协商帧完成，包括协商请求帧、协商响应帧、协商结束帧。协商请求帧由加串器发起，携带支持速率档位、调制模式、FEC 配置参数等；协商响应帧由解串器回复，对协商请求帧中的参数进行确认或调整；协商结束帧由加串解串双方确认参数一致，链路进入训练状态。链路训练状态中加解串器进行均衡参数优化，在训练成功后即可进行数据传输。包括链路协商和链路训练在内的建链时间控制在 100ms 以内。

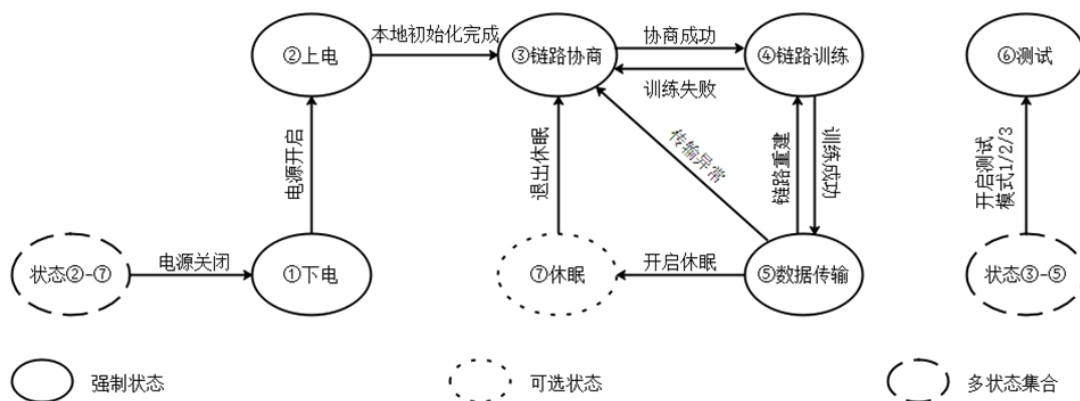


图 3-26 HSMT 节点状态机示意图

3.2.2.6 未来展望

未来，电动汽车行业将在激烈竞争和技术变革中持续发展，市场规模持续扩大，增长模式将从追求“量”的扩张转向“质”的提升。主机厂对芯片供应链既有保供、降本、本土化的需求，更要确保安全与品质。这对成长中 HSMT 产业链来说，既是挑战也是发展的机遇。

HSMT 是目前国内唯一满足自主可控、标准化、高带宽、高可靠性和高性价比

比的国产车载高速视频传输公有标准，当前 HSMT 产业正处于第一代标准成熟、芯片陆续量产、第一代芯片即将迎来爆发式增长的历史时刻，预计 HSMT 第一代产品量产高潮将出现在 2026 年第四季度到 2027 年上半年。HSMT 第二代技术标准将在 2026 年完成制定，预计 2027 年将出现第二代产品工程样片和客户样片。为了满足客户对大带宽和新场景、新特性的需求，相比于第一代，HSMT 第二代标准和产品的迭代速度将明显加快。同时，越来越多的芯片设计厂商已经加入到中国车芯联盟 HSMT 工作组，开发基于 HSMT 标准的车载 SerDes 芯片。随着 HSMT 阵营不断壮大，其崛起已经势不可挡。

对于 HSMT 产业链上下游各单位而言，未来仍需凝聚合力、持续投入，以产业联盟为纽带、以公开标准为核心驱动力，完善互联互通测试体系、加强产业生态合作，强化车企供应链布局，加速 HSMT 全产业链国产化及上车应用，共同加快下一代技术和标准的前瞻研究和产品布局。通过标准和产品的快速迭代，解决整车企业和 Tier1 从应用端提出的应用需求、在产品演进中遇到的技术痛点问题。聚集产业力量最终实现我国产业在车载音视频高速传输领域从技术跟随者到产业引领者的历史性跨越，为中国智能汽车产业添砖加瓦，注入强劲的自主动能和创新活力。

3.2.3 ASA^[2]

3.2.3.1 背景与生态

SerDes ASA 协议，即由 Automotive SerDes Alliance (ASA, 车载 SerDes 联盟) 制定的 ASA Motion Link (ASA- ML) 规范，旨在应对现代汽车内部对高速、非对称数据传输迅速增长的需求，并解决由各类私有协议所带来的供应链锁定、互通性差等行业痛点。其核心使命是定义并推广面向汽车高速数据传输的标准化非对称 SerDes 技术。ASA 技术重点解决如何在车内可靠、高效且具成本优势地传输海量数据（如高分辨率视频、雷达/激光雷达点云、传感器融合数据等），特别是面向高度自动化、智能网联汽车的场景。

ASA 联盟是一家以“开放标准”为核心理念的非营利行业协作组织，成立以来成员数量快速增长，目前已超过 175 家，覆盖整个汽车产业链。成员包括 BMW、Ford、GM、现代- 起亚、蔚来、小鹏等整车厂，以及一级供应商、半导体厂商（Microchip、NXP、STMicroelectronics）、线缆/连接器厂商和测试工具供应商等。

随着高级驾驶辅助系统（ADAS）、自动驾驶以及智能座舱的快速发展，车内需要传输的数据量呈爆炸式增长。大量高清摄像头、雷达、显示屏和传感器需要以高带宽、高可靠性的方式，将数据传送到中央处理器，如图 3-27 所示。

Automotive SerDes Application Topology

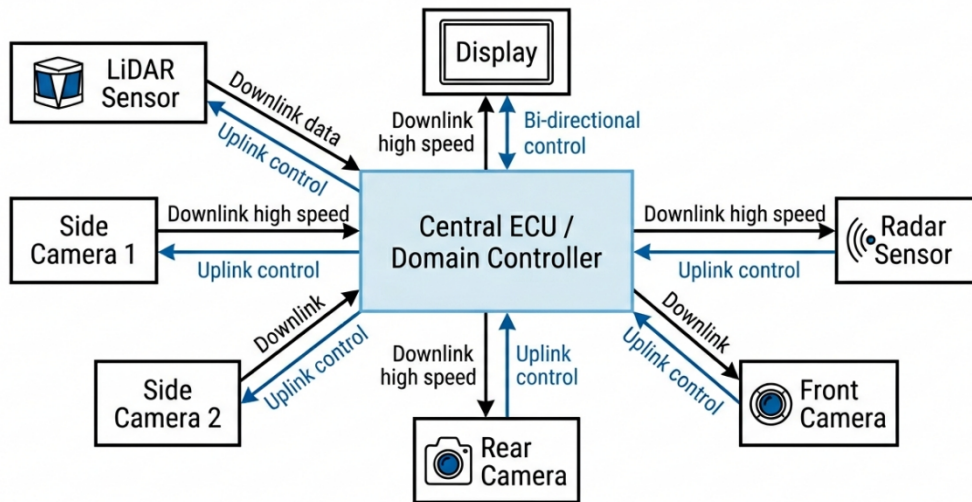


图 3-27 典型车载 SerDes 应用拓扑

在 ASA 协议出现之前, 车载 SerDes 市场主要由少数厂商的私有协议主导, 这一格局带来了两类主要问题:

- **供应商锁定:** 不同厂商协议互不兼容。一旦整车厂选定某家方案, 从传感器到处理器的全链路都被迫采用该供应商的器件, 降低了灵活性并推高成本。
- **缺乏互操作性:** 缺少统一标准, 不同供应商器件难以无缝协同工作, 增加了系统集成复杂度和供应链风险。

ASA 联盟在统一物理层的基础上提出了两大核心规范:

- **ASA Motion Link (ASA- ML) :**
定义了一套独立于传统以太网的完整通信协议栈, 采用时分双工 (TDD) 工作模式, 在单对差分线 (如 STP) 或同轴电缆上实现高下行、低上行的非对称传输。ASA- ML 通过“应用数据流封装”层, 可对不同应用层协议 (如摄像头像素数据、音频 I²S、控制类 I²C/SPI/GPIO 等) 进行统一封装, 并在同一物理链路上承载, 大幅简化整车线束。
- **ASA Motion Link Ethernet (ASA- MLE) :**
在与 ASA- ML 共用物理层的基础上进行补充, 使该技术可以无缝集成到现有车载以太网架构中, 支持对称和非对称传输, 为车内网络提供更高的灵活性与可扩展性。

ASA- MLE 与 ASA- ML 之间的核心关系可概括如下:

1) 技术基础继承:

MLE 物理层直接继承了 ML 物理层在信号调制、时序同步、抗干扰以及物理介质处理方面的核心技术与特性。ML 物理层是 MLE 物理层的“技术基

础”或“母本”。

2) 以太网兼容扩展:

在继承 ML 技术的基础上, 如图 3-28 所示, MLE 物理层增加了对 IEEE 802.3 以太网标准的兼容, 通过与 MAC 层、协调子层和 xMII 接口的兼容性设计, 将高性能 ML 物理特性“封装”成标准以太网可识别的形式。

3) 技术演进:

MLE 物理层本质上是 ML 物理层的演进版本, 在保留 ML 高实时性和高可靠性的同时, 实现与以太网工业网络架构的无缝集成。

ASA 协议是面向严苛车规环境(温度、EMC、可靠性、成本)定制的专用技术路线。

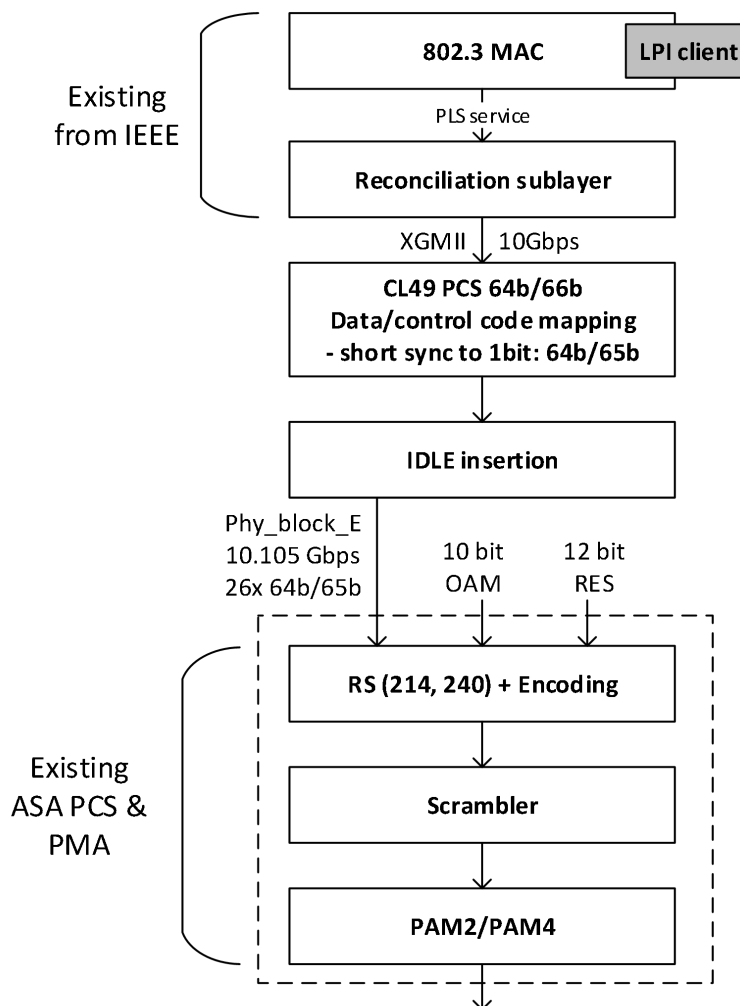


图 3-28 ASA-ML 与 ASA-MLE 物理层对比

发展历程

ASA 协议的演进, 本质上是汽车电子电气架构向集中化演进的自然结果。

- 成立与初衷（2019）：

2019 年，BMW、大陆、Broadcom、NXP 等共同发起成立 ASA 联盟。当时，ADAS 与车载娱乐（IVI）对带宽的需求已远超主流车载网络（CAN- FD、LVDS）的能力。消费电子 SerDes 方案（如 FPD- Link、GMSL）存在规范未标准化、供应商单一以及成本高等问题。联盟的目标是联合产业链，打造开放、标准化、高性能且成本优化的汽车 SerDes 接口。

- 首版规范发布（2020）：

2020 年 12 月，ASA 发布首版技术规范——ASA Motion Link v1.0，初步确立了 ASA- ML 的非对称通信模型、协议栈分层及关键物理层技术，验证了“多业务单线传输”的可行性，为后续演进奠定基础。

- 持续演进（2021 - 2023）：

在 v1.0 之后，陆续推出 v1.01 与 v1.1，主要对细节进行优化，并提升稳定性与性能。

- 重大更新与以太网集成（2024）：

2024 年 4 月发布的 ASA Motion Link v2.0 是一座里程碑，显著增强了协议规范，并正式引入 ASA- MLE，定义了与 IEEE 802.3 车载以太网的兼容要求，使 ASA 能更好融入下一代域控制与集中式计算架构。这也是首个在规范中明确定义与 IEEE 802.3 兼容性要求的全球 SerDes 标准。

- 当前版本（2025）：

截至 2025 年初，最新版本为 ASA Transceiver Specification v2.1，在 v2.0 基础上进一步澄清了若干技术点并做增量完善。

3.2.3.2 协议栈架构

ASA- ML 和 ASA- MLE 旨在为汽车摄像头、显示屏等高速数据传输场景提供标准化解决方案。其协议栈采用分层设计，如图 3-29 所示，从下到上分为：物理层、数据链路层以及应用数据流封装协议（ASEP）。

- 物理层（PHY）：

定义电气特性、线缆与连接器接口、编码与调制（NRZ/PAM2、PAM4）、线路速率等级（2 - 16 Gbps 及以上）、信道长度与连接器数量、EMC/EMI 要求等，确保在车规信道与环境下的可靠传输。支持不平衡同轴电缆和平衡屏蔽双绞线，并支持数据线上供电（PoDL）。

- 数据链路层（Data Link Layer）：

定义帧结构、错误检测与恢复、链路管理和安全子层，实现有序、可靠且可认证的链路层传输。

- 应用数据流封装协议（ASEP）：

规定如何封装各类应用协议（CSI- 2、通用视频、I²C、以太网、I²S、eDP、SPI 等），使单条链路可以同时承载视频、控制与数据业务。

这种分层设计使物理层速率、安全策略和上层业务可以独立演进，并支持在统一规范下实现多厂商互操作与认证。MIPI 联盟已授权 ASA 联盟在 ASA- ML PHY 上实现原生 MIPI CSI- 2 传输。

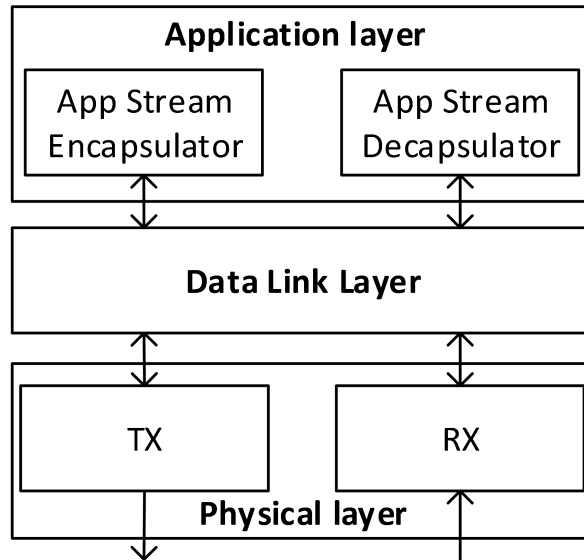


图 3-29 ASA-ML 协议栈架构

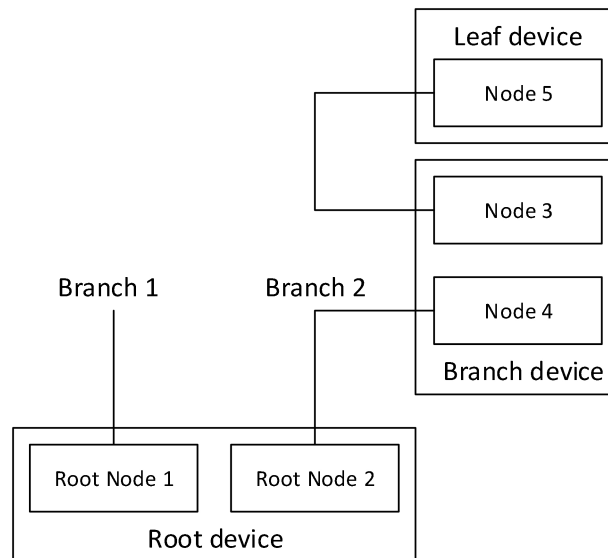


图 3-30 Network Architecture showing root, branch, and leaf nodes

ASA 设备支持多种工作角色，如图 3-30 所示，针对车载需求进行了优化，既支持点对点拓扑，也支持菊花链拓扑：

- 根节点/根设备（Root node/device）：系统控制中心（节点 ID = 1）；
- 叶节点/叶设备（Leaf node/device）：分支末端的终端设备；
- 分支设备（Branch device）：连接根节点与多个叶节点的中间设备。

传输方向相关术语如下：

- 下行 (Downstream, Dn) :
 - 对于数据源 (如摄像头), 下行指从叶节点到根节点;
 - 对于数据汇 (如显示器), 下行指从根节点到叶节点。
- 上行 (Upstream, Up) :
 - 低带宽方向; 对于数据源和数据汇, 上行均指根节点到叶节点的方向 (主要承载控制、配置等低速数据)。

3.2.3.3 物理层

传统方案多采用频分双工 (FDD) 方式, 在单根同轴或屏蔽双绞线 (STP) 上实现全双工、同时通信: 摄像头到 ECU 的下行数据与 ECU 到摄像头的上行数据使用不同频段并行传输。ASA 在架构上做出的关键决策之一, 是在摄像头与 ECU 模块之间采用时分双工 (TDD), 而不是延续频分方式。

ASA 物理层采用时分双工 (TDD) 技术, 支持 2 - 64 Gbps 的线路速率, 并针对 15 m 以内同轴线缆或 10 m 以内屏蔽双绞线 (最多 4 个中继连接器) 进行优化, 如图 3-31 所示。物理层支持两类主要的低成本车载传输介质, 并支持数据线上供电 (PoDL), 减少传感器模块布线复杂度, 如图 3-32 所示。

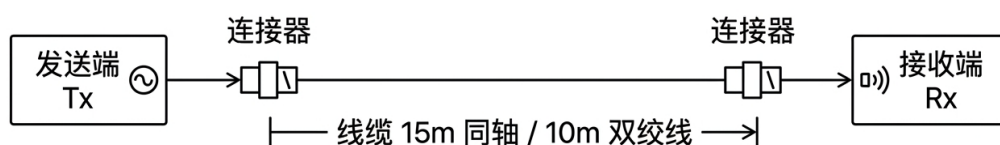


图 3-31 同轴与 STP 信道结构示例

PoDL 显著提升了系统设计灵活性和成本效率。终端节点允许更宽松的回波损耗指标, 便于在单根同轴上集成供电能力; 同时, PoDL 可在较小电感器上实现更高电流, 使设计更加紧凑高效。更宽松的器件要求有助于采用成本更低的器件满足系统规范, 从而降低整体 BOM 成本。此外, 增强的供电能力也使 PoC 在显示和雷达应用中具备可行性, 应用范围已超出传统摄像头系统。

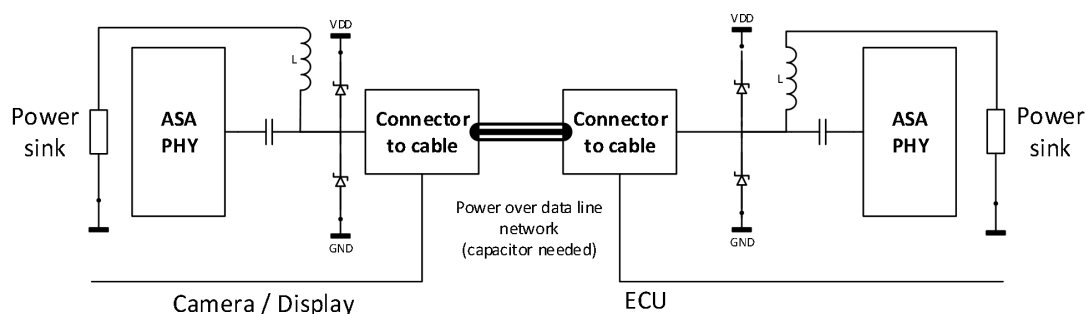


图 3-32 数据线上供电 PoDL 简化框图

非对称数据传输是 ASA 物理层最显著的特征之一。其设计充分考虑了车载

网络中典型的数据流模式：对于视频流等场景，下行链路通常需要极高带宽（如域控制器到显示/摄像头），而上行链路仅需发送少量控制数据或低速视频，如表 3-10 所示。

表 3-10 下行线路速率与典型应用

Line Rate (Gbps)	Typical Application
2 - 4	2- MP- class cameras, basic surround- view
8	8- MP forward- looking / in- cabin camera
12 - 16	4K display, high- frame- rate or multiplexing

通过调整上下行突发长度以及时分双工（TDD）周期，可针对不同摄像头输出速率灵活配置上下行带宽。

ASA 定义了 5 个下行速率等级（SG1 - SG5）和 2 个上行等级（SG1 - SG2），支持灵活组合。表 3-11 所示有效载荷速率为扣除安全、OAM 和 DLL 开销后的净速率（若关闭安全功能，则有效载荷速率更高）。

表 3-11 ASA-ML 物理层速率等级

Speed grade	Downstream			Speed grade	Upstream		
	Line rate	Payload data rate DLP	Baud rate/modulation format		Line rate	Payload data rate DLP	Baud rate/modulation format
1	2 Gbps	≥ 1.8 Gbps	2G / PAM2	1	2 Gbps	≥ 50 Mbps	2G / PAM2
2	4 Gbps	≥ 3.6 Gbps	4G / PAM2	1/2	2 Gbps (mandatory) 4 Gbps (optional)	≥ 50 Mbps ≥ 100 Mbps	2G / PAM2 4G / PAM2
3	8 Gbps	≥ 6.4 Gbps	8G / PAM2	1/2			
4	12 Gbps	≥ 9.7 Gbps	6G / PAM4	1/2			
5	16 Gbps	≥ 13 Gbps	8G / PAM4	1/2			

时分双工（TDD）是协议栈的核心创新之一。链路时间被划分为固定周期，在每个周期内，下行（根到叶）与上行（叶到根）以时分方式占用信道，中间通过“突发间隙（IBG）”隔离，如图 3-33 所示。这一机制从根本上避免了全双工带来的自干扰，并为确定性时延提供基础。

在接收端，使用加扰技术进行时钟恢复：通过线性反馈移位寄存器（LFSR）生成伪随机序列，对数据进行异或加扰，从而改善比特翻转特性，有利于时钟恢复，并平滑 EMI 频谱，以满足严苛的车规 EMC 要求。

前向纠错（FEC）采用 Reed-Solomon 编码提升链路可靠性，可在传输过程中检测并纠正突发错误，使后 FEC 误码率显著优于前 FEC。物理编码子层（PCS）负责将数据封装成物理层块，并插入重同步头（Resynchronization Header），

用于块边界划分、时钟恢复和接收端链路训练。

3.2.3.4 数据链路层

数据链路层(DLL)在物理层比特流之上构建可靠的数据传输逻辑,如图 3-34 所示,是在非对称链路上实现高效和灵活通信的关键,负责决定“由谁在何时发送什么数据以及如何构帧”。

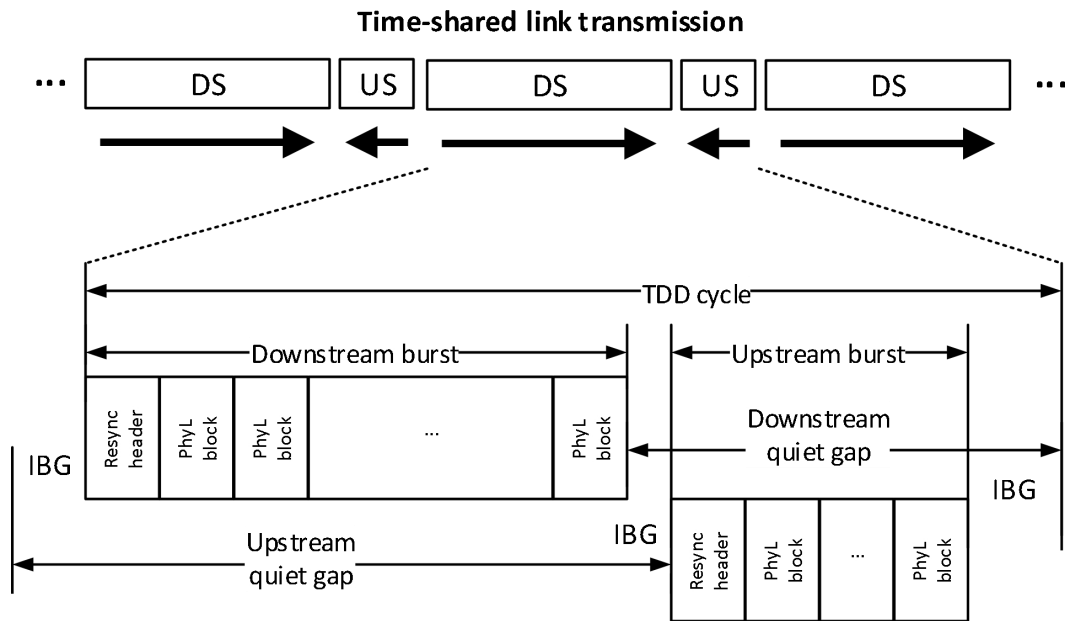


图 3-33 ASA-ML 传输机制

数据链路层将上层载荷封装为帧(如图 3-33 所示),典型结构包括:

- 帧头(同步/定界);
- 类型字段;
- 长度字段;
- 载荷(Payload);
- FEC/CRC 校验字段等。

接收端可通过帧中的边界字段识别帧边界,实现字节/帧对齐,并在交付上层前正确解析类型与长度。规范定义了帧同步字、帧类型与长度字段以及空闲/填充符号,从而支持确定性调度、低时延、多流复用和优先级控制。通过轻量级休眠模式,数据链路层可根据链路利用率动态调整状态,在无数据传输时降低功耗。

ASA 协议在数据链路层不针对通用业务提供 ACK/NACK 重传机制。其极低时延和高可靠性主要依赖物理层强大的 FEC 能力,以满足传感器数据实时传输需

求。数据链路层内嵌专用的运维与管理通道（OAM），用于配置、状态监测、故障诊断和固件升级，实现带内管理。

3.2.3.5 ASEP 协议层

物理层（PHY）和数据链路层之上的各层统称为应用专用封装协议层（ASEP）。其核心功能是在链路上建立逻辑通道，为上层应用提供统一的数据传输接口。

在数据源一侧，应用数据流封装（ASE）将应用数据流转换为相应的 ASEP 格式；在数据汇一侧，应用数据流解封装（ASD）再将 ASEP 数据恢复为原始应用数据流。该层可以在单条物理链路上复用多种应用流（原始视频、控制、I²C、以太网等），通过流 ID 或通道机制进行区分，并支持优先级与确定性资源预留。

ASEP 负责高效、透明地封装各种上层应用协议和数据格式，形成统一的数据帧，经由下层传输。例如，一个摄像头模块可以通过一根线缆同时：

- 发送 MIPI CSI-2 视频流；
- 接收 I²C 与 GPIO 控制信号。

3.2.3.9 服务质量（QoS）与通信鲁棒性

ASA-ML 专为智能汽车中的传感器与显示应用提供确定性、低时延且高可靠的通信。其数据链路层将所有通信组织为在固定时隙中发送的固定大小容器。由于调度在设计阶段静态确定，运行过程中无需抢占或复杂调度，因而可以保证时延和极低抖动，这对实时感知和高分辨率显示至关重要。

物理层进一步增强了 ASA-ML 链路的鲁棒性。时分双工（TDD）避免了收发操作的重叠，简化了收发器设计，降低功耗，并保证了可预测的传输行为。Reed-Solomon FEC 和严格定义的信噪比要求，使链路能够抵抗车载环境中的噪声、快速瞬变和窄带干扰。

在功能安全方面，协议通过持续监测与完备诊断实现支持：包括跨分支设备的 CRC 保护、FEC 统计、链路质量指示、信噪比报告以及线束诊断等。这些机制有助于及早发现链路劣化，保障端到端数据正确性，从而满足 ADAS 与显示相关应用的安全需求。

ASA 的服务质量（QoS）通过多种机制实现：

1) 带宽保证：

映射器（Mapper）为每条数据流静态分配固定的容器发送机会，从而确保带宽有保障。

2) 确定性时延：

固定的时分双工（TDD）周期与静态调度表可保证从数据生成到被调度发送的最大时延是可预测的。

3) 优先级控制:

虽然规范未显式定义抢占机制,但可通过配置映射器为高优先级数据流分配更频繁或更靠前的时隙,以降低其时延。

鲁棒性则通过以下方面保障:

1) 物理层:

使用强大的 Reed- Solomon FEC, 应对恶劣信道条件。

2) 链路诊断:

持续监测信号质量、FEC 纠错统计以及可选线缆诊断, 支撑预测性维护。

3) 状态监测:

通过完整的寄存器映射, 主机可实时监控链路健康参数。

3.2.3.10 管理、配置与安全

AASA- ML 通过其运维与管理通道(OAM)实现统一、集中式管理模型。OAM 在每一条 SerDes 分支内,为根节点与所有非根节点之间提供一条强制性的内部控制通道。根节点通过 OAM 配置各类设备、访问诊断寄存器、获取状态信息并统筹链路行为,从而将智能集中在主 ECU 端,简化设备设计并确保整个分支配置一致。

OAM 用于对 ASA 节点进行配置与控制,并获取节点的状态与诊断/调试信息,如图 3-34 所示:

- OAM CAD(Command- Address- Data)用于访问 ASA 寄存器映射;
- 能够承载特殊控制指令。

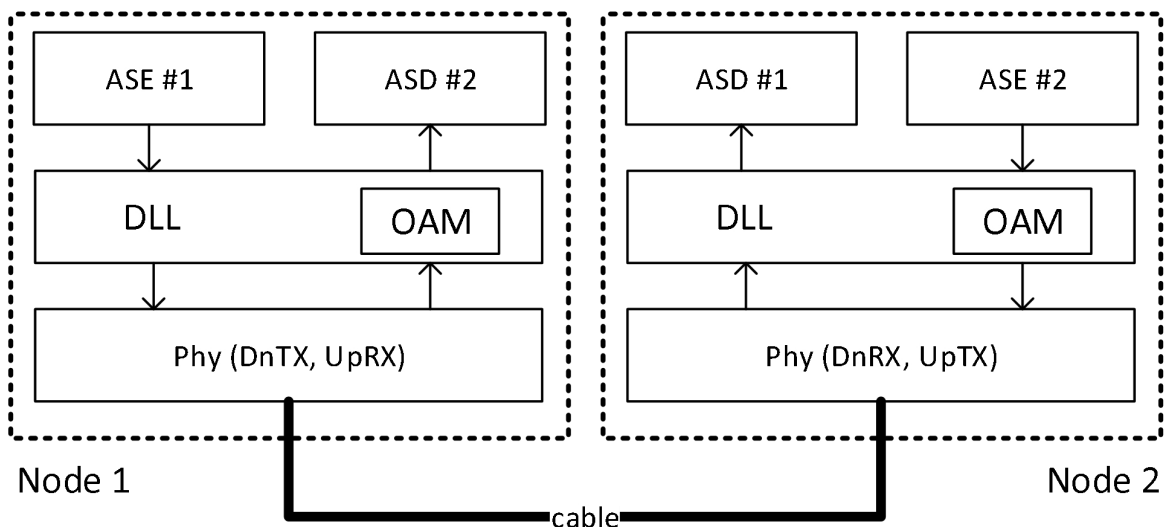


图 3-34 ASA- ML 分层结构示意图

根节点为每个非根节点建立并管理一条 OAM 会话; 相对地, 每个非根节点仅发起一条 OAM 会话, 并且只与根节点相连。

ASA 通过精确时基（PTB）实现高精度时间同步，避免了类似 IEEE 1588 这类基于报文的时间同步协议所带来的额外开销与处理复杂度。整个 ASA SerDes 分支共享由根节点发起的 PTB。所有节点通过时间戳交换与根节点对时，如图 3- 35 所示，这构成了严格时分双工（TDD）调度和多传感器数据同步的基础。

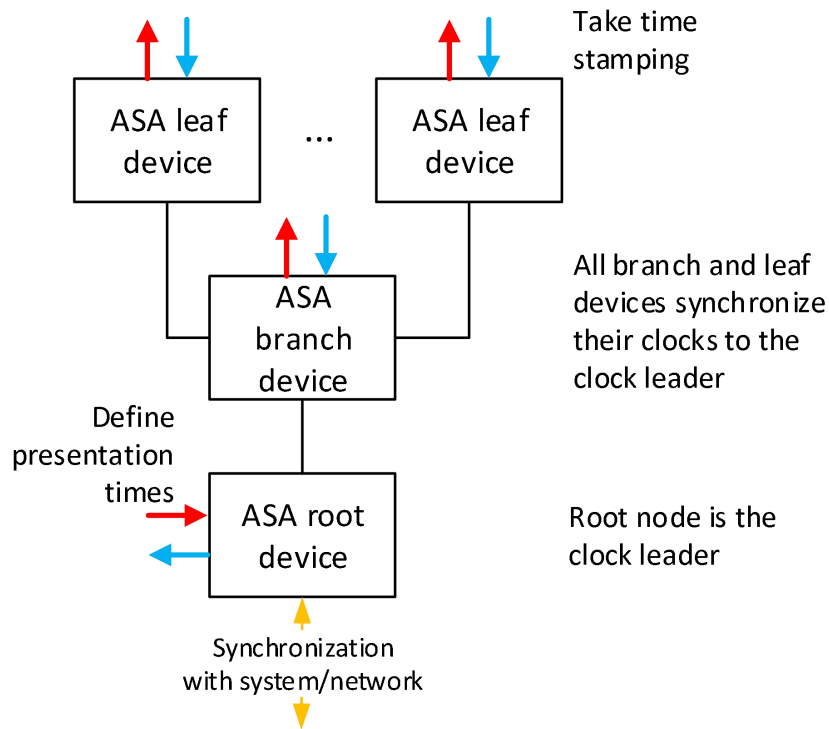


图 3- 35 精确时间基架构

精确时间同步通过两种机制实现：频率锁定和时间戳对齐。

- 时间戳对齐：
 - 每 27.376 μ s 发送一个 PTB 时间戳；
 - 时间戳分辨率可达 4 ns；
 - 根节点作为时钟主节点分发参考时间；
 - 叶节点持续调整本地计数器，使之与根节点时间对齐。
- 频率锁定：
 - 通过环路定时恢复实现频率对齐；
 - 各设备使用由接收路径恢复出的时钟进行发送，从而保证全网频率一致性。

链路层安全作为协议的一部分被完整集成，而非后期外挂，如图 3- 37 所示。ASA- ML 定义了三级对称密钥层级（设备密钥 Device Key、绑定密钥 Binding Key 和链路密钥 Link Key），用于保护供应链安全、将组件绑定到特定整车，

并对每条链路上的通信进行加密保护，如图 3-36 所示。该层级可防御伪造零部件、组件盗用、中间人攻击以及对 SerDes 数据的篡改与窃听。

具体而言，ASA 安全机制在每个数据包中添加完整性校验值（ICV），以检测篡改或恶意修改。

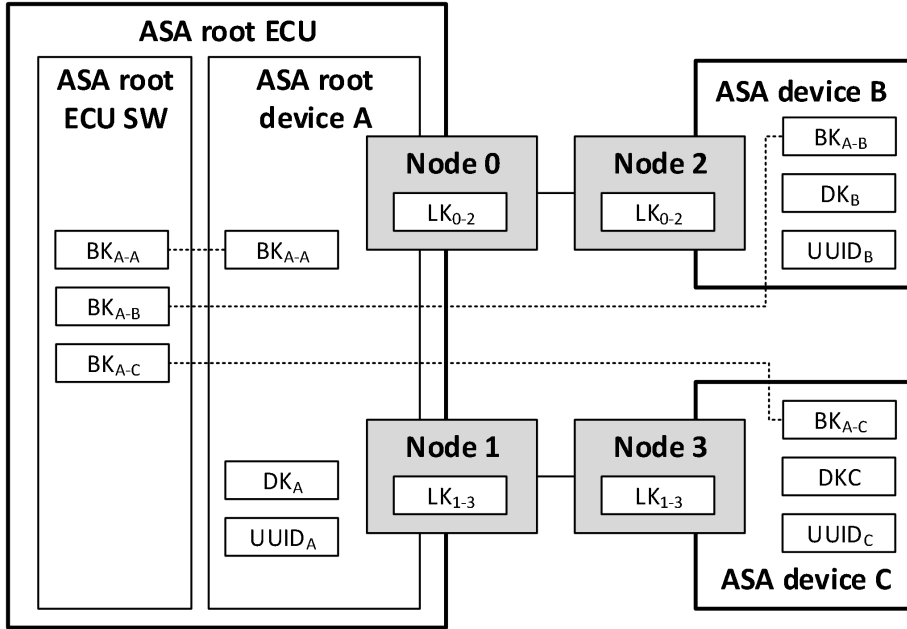


图 3-36 ASA 安全机制示意

所有密钥交换操作都在 OAM 通道中完成，从而在生产、售后维护和在役运行期间实现安全且高效的配置。

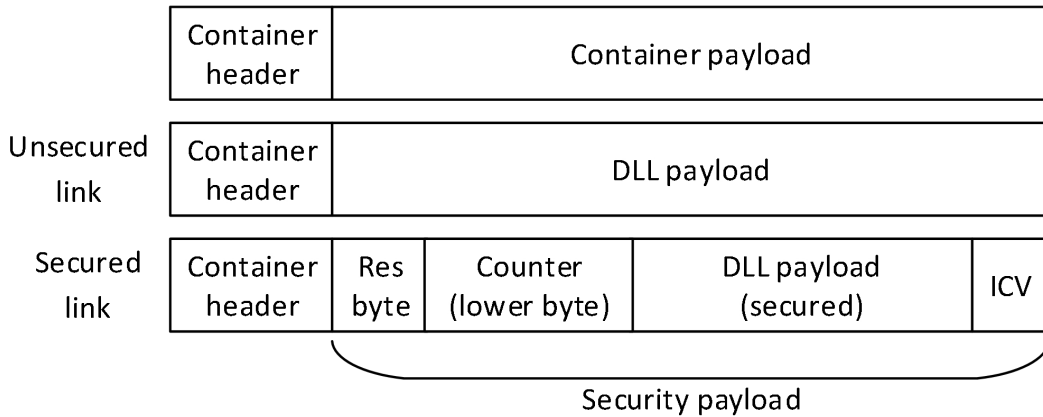


图 3-37 链路层保护示意

ASA 还定义了丰富的寄存器映射，用于配置与控制，可通过本地物理接口（如 I²C）或远程 OAM 通道访问，用于能力发现、参数配置和状态监测。

规范定义了可选的链路层安全功能，支持认证与加密。通过寄存器配置安全策略，可选择“无安全”“仅认证”“认证+加密”等模式，用以保护传输过程中的数据机密性与完整性。

ASA- ML 的安全体系由两大部分构成：

1) 密钥交换实体 (KeyEx)：

负责生成、分发和安装密码密钥，密钥交换消息通过可信的 OAM 通道传输。

2) 链路层安全 (LLS)：

利用 KeyEx 提供的密钥，对数据链路层容器进行强制认证并可选加密。

ASA 使用对称密钥以降低处理功耗，并采用 128 位 UUID 作为设备唯一标识：

- 绑定密钥 (Binding Key, BK)：将 ECU 与特定车辆绑定，防止被盗部件在其他车辆上再次使用，在根节点与非根节点之间共享；
- 链路密钥 (Link Key, LK)：用于相邻节点之间链路级数据保护的会话密钥，每次上电后重新安装，不做持久化存储，具备前向安全性。

3.2.3.11 测试规范

ASA- ML 规范定义了一整套测试与诊断机制，以保障车辆全生命周期内的链路完整性。由于 ASA- ML 采用基于容器的结构化数据链路层并具有确定性时序，许多测试程序依托于对容器调度、链路训练行为以及时分双工 (TDD) 周期内突发时序的验证。

运行时测试主要依托 OAM 通道。根节点可以查询设备状态、读取错误计数器、检查 FEC 统计、查看链路质量指标并访问线束诊断信息。由于所有节点共享统一时间基，可进行端到端的时间戳测量和容器映射验证，确保在各种运行条件下链路满足规范。

发射端测试模式 (部分示例)：

- 线性度测试；
- 时钟相位稳定性测试；
- 下垂 (Droop) 测试；
- 功率谱密度 (PSD) 测试；
- 误码率 (BER) 测试。

接收端测试模式：

- 带 BER 评估的抗噪声测试。

3.2.3.12 优势

ASA- ML 已快速成为面向现代汽车传感器与显示架构的专用技术。其从零开

始面向汽车需求设计，能够满足摄像头、雷达、显示与中央计算单元之间对确定性、低功耗和高带宽通信的日益增长需求。

主要优势

- 单线 TDD: 单根线缆上无同时收发，省去了回声抵消复杂度，降低功耗，改善 EMC，并简化 PoC 设计；上下行带宽可灵活分配，速率范围覆盖 2 - 64 Gbps。
- 线束简化与低成本介质支持: 支持同轴与 STP，通过插入损耗/回波损耗补偿，可在单线缆上传输多路业务，减少线缆数量、连接器数量和整车重量。
- 确定性通信: 固定大小容器 + 固定时隙，保证低时延与超低抖动。
- 精确 PTB 时间同步: 支撑分布式传感器和自动驾驶感知。
- 面向汽车的完整协议栈: 涵盖物理层、安全、链路管理与应用封装。
- 集成安全机制: 多级密钥层次结构，提供身份真实性、加密与防篡改能力。
- 标准化与开放性: 开放标准，无专利许可费用，有助于降低芯片/模块采购成本；支持原生传输 MIPI CSI-2。

关键能力总结

- 1) 多速率物理层 (2 - 16 Gbps 起步，可扩展)；
- 2) 基于 TDD 的确定性时延；
- 3) 通过 RS-FEC 与包 ID 校验实现高可靠性；
- 4) 强健的信道自适应能力；
- 5) 细粒度电源管理 (轻休眠等模式)；
- 6) 灵活的系统扩展能力；
- 7) 清晰的分层设计结构。

3.2.4 MIPI A-PHY

3.2.4.1 背景与生态

MIPI 联盟

成立于 2003 年的 MIPI 联盟 (MIPI Alliance) 是一个致力于服务移动设备及其他受移动技术影响的互联设备行业的全球性协作组织。该联盟最初专注于摄像头、显示屏和调制解调器连接方面的技术规范制定,但此后陆续推出了 50 多项针对其他关键需求的技术规范,涵盖应用处理器与调制解调器之间的连接、音频、存储、传感器、天线、天线调谐器、功率放大器、滤波器、开关、电池以及其他元器件的接口标准。

这些标准化的技术规范有助于提升元器件供应商之间的互操作性,简化设备设计(从而降低成本),优化性能与功耗表现,同时使制造商能够专注于产品的差异化创新,并缩短产品上市时间。

如今,所有主流芯片和元器件供应商均采用 MIPI 联盟的技术规范,其应用范围也不断扩展,已广泛应用于智能手机、可穿戴设备、医疗设备、无人机、工业设备以及汽车等领域。

该组织目前拥有超过 330 家会员公司,充分体现了移动及受移动技术影响的生态系统之广泛性,包括终端设备制造商、半导体公司、硅知识产权(IP)提供商、测试设备公司、摄像头与显示模组供应商、传感器供应商、汽车原始设备制造商(OEM)和一级供应商(Tier 1),以及致力于开发物联网(IoT)解决方案的相关机构。

MIPI 车载串行解串方案 (MASS - MIPI Automotive SerDes Solution)

MIPI 汽车串行解串解决方案 (MASS) 是一系列规范的集合,旨在为高性能传感器和显示屏建立一个完整的、超可靠的车载连接架构。MASS 涵盖了标准化的长距离串行解串器 (MIPI A-PHY) 以及经过验证的上层协议(如用于摄像头、传感器和显示屏的 MIPI CSI-2、MIPI DSI-2 和 VESA eDP/DP),并内置了功能安全与信息安全支持机制。因此,MASS 成为实现高级驾驶辅助系统 (ADAS)、数字座舱和车载信息娱乐服务的关键推动者。

MASS 由四个主要组成部分构成,如图 3-38 所示,当它们组合在一起时,便形成了这一完整的端到端连接架构:

- SerDes 物理层。MASS 的基础是 MIPI A-PHY,这是首个行业标准的、支持长距离传输、具有不对称数据速率特性的串行器/解串器 (SerDes) 物理层接口,具备高抗噪能力。A-PHY 专为满足汽车行业的通信需求而设计,旨在简化车载通信网络,降低系统成本、线束重量以及开发周期。
- 上层协议。MASS 融合了一整套被数十亿设备广泛采用、并正在被汽车行业引入的上层应用协议。这些协议包括用于摄像头的 MIPI CSI-2、用于显示屏的 MIPI DSI-2 和 VESA eDP/DP,以及低速协议如 I²C

(Inter-Integrated Circuit, 集成电路间总线)、GPIO (通用输入输出)、以太网 (Ethernet) 和 MIPI I3C®。这些广泛采用的协议的使用将推动规模经济, 降低非重复性工程成本 (NRE) 和开发成本, 并提供向后与向前兼容性。

- 功能安全。MASS 标准化了多项功能安全使能特性, 有助于基于 MASS 的应用满足 ISO 26262:2018《道路车辆 — 功能安全》标准的功能安全要求, 并使设计人员能够构建符合从 ASIL B 到 ASIL D 等常见汽车安全完整性等级 (ASIL) 规范的系统。
- 信息安全。MASS 还包含了信息安全使能功能。目前, 显示类应用已支持高带宽数字内容保护 (HDCP), 未来不久将新增更多信息安全功能, 以实现端到端的身份认证、隐私保护 (加密)、消息完整性校验以及防重放攻击。

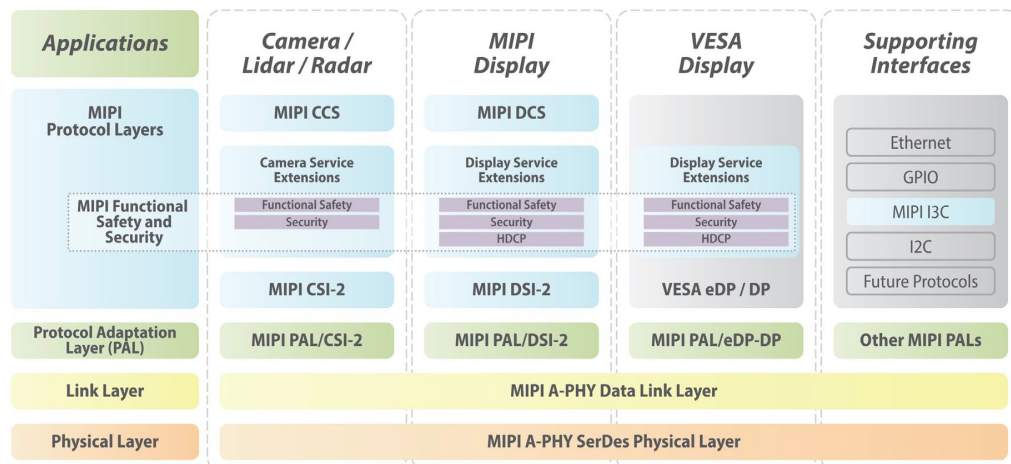


图 3-38 MIPI 车载串行解串方案协议栈 (来源: MIPI 联盟)

本白皮书介绍了汽车市场趋势、MASS 框架及其组件的概述, 并提供了 MASS 应用案例。如需更多信息, 请访问 MIPI 联盟汽车页面:

<https://mipi.org/automotive>

MIPI A-PHY 规范奠定了一种高度可靠的点对点或菊花链网络拓扑结构, 专为长距离下的无故障运行而设计。它能够实现高速单向数据传输 (下行链路), 配合集成的双向控制通道 (上行链路), 并可选择通过 Power over Cable (PoC) 实现电力传输, 所有信号可通过单根同轴电缆、屏蔽双绞线 (STP) 或屏蔽并行对线 (SPP), 在最远 15 米距离内同步传输。

A-PHY 的一个核心且不可妥协的运行要求是其卓越的容错能力。汽车环境电气特性极为复杂, 常常受到突发、剧烈且持久的电磁干扰 (EMI)、快速瞬变脉冲, 以及由振动、温度和湿度变化引起的动态信道响应变化的影响。为确保安全

关键型传感器数据的完整性，A-PHY 强制要求达到 10⁻¹⁹ 的超低误包率（PER）即 10⁻²² 的超低误码率（BER）。

从统计学角度来看，这一前所未有的阈值意味着在整车的整个使用寿命期间（估算超过 10,000 个整车寿命周期），出现的数据包误码数少于 1 个。如此高的可靠性不仅来源于强健的物理信号传输，还得益于高度复杂、具备时限约束的物理层本地重传（RTS）机制，该机制对上层协议完全透明。

为适应汽车数据需求的指数级增长，尤其是在 OEM 向集中式与区域化计算架构转型的趋势下，该标准实现了快速演进。MIPI A-PHY v1.0 版本确立了最高 16 Gbps 的下行链路速度。v1.1 版本通过引入对 Star Quad（STQ）电缆的支持，使总下行链路数据速率翻倍至 32 Gbps。STQ 电缆在单一屏蔽外壳中提供双差分对，同时还将上行链路速度提升至 200 Mbps。

最新版本 A-PHY v2.0，通过单通道 32 Gbps，并大幅提升上行链路容量至 1.6 Gbps，支持在 A-PHY 链路上叠加对称的 1 Gbps 以太网命令与控制通道，来进一步满足软件定义汽车（SDV）的需求。在即将发布的 A-PHY v2.1 中，我们将带来更多的优化与加强。

A-PHY 旨在满足整车内部设备（如摄像头/激光雷达/雷达传感器、显示设备）与系统 CPU 之间通过高速链路进行非对称高吞吐量数据传输的需求，同时实现最优布线、降低成本和减轻重量。A-PHY 同样可应用于众多非汽车领域的场景。

作为一款由 MIPI 联盟推出的公开协议，目前在市场应用端已经由 Valens 实现与多家生态合作伙伴的互联互通。如需更多信息，请访问 Valens 官方网站，
<https://www.valens.com/newsroom/valens-completes-iot-testing-with-seven-mipi-a-phy-silicon-vendors/>

从另一方面，A-PHY 将简化激光雷达（lidar）、雷达（radar）和摄像头在有限或完全自动化驾驶场景中的集成。如索尼半导体解决方案公司于 2025 年 10 月 28 日在其官网宣布，即将发布业内创新性的内置 MIPIA-PHY 接口的 CMOS 图像传感器——IMX828，并应用于车载摄像头。详细内容可浏览 SONY 官网，
<https://www.sony-semicon.com/cn/news/2025/2025102801.html>

3.2.4.2 协议架构

1) 高层次架构

如图 3-39 所示，A-PHY 系统包含三个层级，分别为 Native Protocol Layer，Native Protocol Adaptation Layer 和 A-PHY Layer。

- **Native Protocol Layer:** 该层实现原生协议，该协议可能是 MIPI 协议（如 CSI-2 或 DSI-2 等），也可能是非 MIPI 协议（如 DP，eDP，HDMI

等)

- **Native Protocol Adaptation Layer:** 该层实现将原生协议转换为 A-PHY 包结构的功能

- **A-PHY Layer:**

- ✓ **Data Link Layer:** 数据链路层与一个或多个 Native Protocol Adaptation Layer 交互，负责 A-PHY 包的调度，优先级分配及路由转发

- ✓ **Physical Layer:** 物理层根据 Gear 采用不同的调制方式，完成数据符号的编码，实现 A-PHY 包的重传功能

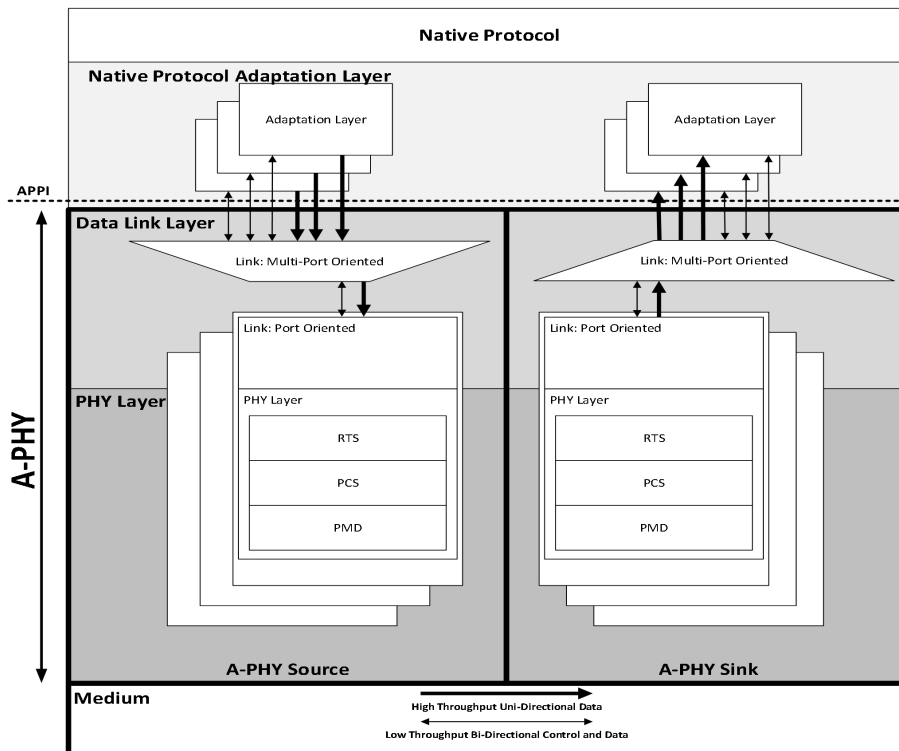


图 3-39 高层次架构图

2) A-PHY 接口

- **C-Port:** 采用 50 欧姆同轴连接器和同轴电缆；上下行数据由同一单端线缆传输，运行在非对称速率下

- **D-Port:** 采用 100 欧姆差分连接器和差分电缆；上下行数据由同一对差分线缆传输，运行在非对称速率下

- **Q-Port:** 采用 100 欧姆 HSD 连接器和四线星型线缆；上下行数据传输有多种模式

3) A-PHY Gears: 各档速率如表 3-12、表 3-13、表 3-14 所示

表 3-12 常规下行高速链路以及反向高速链路每通道档位

档位速率	模式	波特率(GBaud)	净数据带宽(Gbps)
G1 2 Gbps	NRZ-8B/10B	2	1.5
G2 4 Gbps	NRZ-8B/10B	4	3
G3 8 Gbps	PAM4	4	7.2
G4 ⁽¹⁾ 12 Gbps	PAM8	4	10.8
	PAM4	8	
G5 ⁽²⁾ 16 Gbps	PAM16	4	14.4
	PAM4	8	
G6 24 Gbps	PAM8	8	21.6
G7 32 Gbps	PAM16	8	28.8

表 3-13 规范-可选的下行链路/反向链路档位

档位速率	模式	波特率(GBaud)	净数据带宽(Gbps)
G1 2 Gbps	PAM4	1	1.8
	PAM2	2	
G2 4 Gbps	PAM4	2	3.6
	PAM2	4	
G3 8 Gbps	NRZ-8B/10B	8	6

表 3-14 上行档位

Uplink Gear Rate	Maximum Modulation	Symbol Rate (MBaud)	Max Net App Data Rate (Mbps)
U1 100 Mbps	NRZ-8B/10B	100	54
U2 200 Mbps	PAM4-8B/10B	100	125
U3 1600 Mbps	PAM4-8B/10B	800	1166
U4 1600 Mbps	PAM4-8B/10B	800	1143

3) A-PHY 配置:

- **配置 1 (Profile 1)** : 基于 NRZ 8B/10B 编码的低速 (G1, G2, Normative-Optional G3) 的低成本实现
- **配置 2 (Profile 2)** : 基于 PAM 编码的高带宽 (G3-G6) 实现, 更强的抗干扰能力 (PER<10⁻¹⁹), 更高的带宽利用率, 需包含重传功能, 兼容 NRZ 8B/10B (G1, G2)

3.2.4.3 物理层

A-PHY 物理层在抗电磁干扰 (EMI) 方面具有独特优势, 即使使用低等级线缆基础设施, 仍能为应用层提供卓越的服务, 保持 10⁻¹⁹ 的误包率 (PER),

近乎无错误传输。

A-PHY 能够在所有其它高速 SerDes 解决方案中以最低的链路开销实现这一性能水平，将带宽的 90% 提供给净应用数据传输。这种高利用率是通过采用“零开销线路编码”实现的，该编码基于“可感知数据包边界/解扰器”的接收器，使得发射端能够在数据包间隙期间（如数据包起始、模式切换指示等）向接收端发送控制信息，而无需为此类信息分配专用符号。

此外，A-PHY 通过动态调制的重传机制（RTS）实现极低开销且高效的错误纠正，仅为此分配 4% 的链路带宽利用率（远低于其他方案所采用的典型前向纠错（FEC）方案的开销）。重传机制（RTS）与动态调制的数据包结构协同工作，其中更重要的头部信息受到的保护优于数据包负载信息；同时结合连续窄带干扰（NBI）消除器，在该消除器的系数收敛期间若数据包信息受损，则使用 RTS 来恢复这些信息。它也非常适合于恢复那些罕见但可能引发大量突发错误的快速/大电平瞬态干扰，因为通过 RTS，我们可以轻松纠正成千上万个符号级别的错误突发。

3.2.4.4 数据链路层（MAC 层）

尽管物理层均衡、屏蔽电缆和数字信号处理（DSP）消除算法在缓解基础衰减和连续白噪声方面非常有效，但汽车电气环境本质上是不可预测的。来自高压点火系统、继电器触点、交流发电机负载突变或外部射频场（例如雷达设备或大功率广播塔）的突发性强烈电磁冲击，不可避免地会超出模拟信号的容限范围，导致局部符号损坏。

传统的私有 SerDes 协议，以及一些公开标准中，通常通过在数据流上叠加复杂的前向纠错（FEC-Forward Error Correction）算法来应对数据损坏问题。虽然 FEC 对抗随机、分散的比特错误非常有效（可实现约 10^{-12} 的误码率），但在应对汽车电磁干扰（EMI）瞬态中常见的长突发错误脉冲时却表现不佳，这类场景下可能连续有数千个符号被破坏。为了处理如此大规模的突发错误而增强 FEC 的纠错能力，需要采用数学计算复杂、大块数据交织的技术，这会引入额外的延迟，并且以冗余开销的形式占用大量总链路带宽。

MIPI A-PHY 完全摒弃了以 FEC 为中心的设计范式。相反，它在物理层内部直接实现了一种经过充分验证的、由硬件加速的重传服务（RTS）子层。该 RTS 机制采用一种动态调制的本地重传（DMLR）技术，在提供对电磁干扰（EMI）噪声突发极强抗扰能力的同时，保持极低且确定性的延迟。

1) 重传（RTS）架构和数据流

从结构上看，RTS 层位于与协议无关的数据链路层（Data Link Layer）和物理编码子层（PCS, Physical Coding Sublayer）之间。它的主要任务是实现

完全的抽象：通过在一个物理跳转内本地检测并恢复丢失或损坏的 A-Packets，它向上层提供无损的链路行为，确保数据链路层对底层物理传输中的任何情况都无感知。

RTS 架构在加串（TX）节点和解串（RX）节点之间实现了深度集成。

在加串端（TX），系统包含一个专用的消息计数器（MC）处理器、一个发送调度器和一个发送缓冲区。当一个 A-Packet 从数据链路层进入 RTS 层时，TX 端的 MC 处理器会将一个 8 位的循环消息计数器值写入该数据包的头部。每个已发送数据包的精确副本都会以该 8 位 MC 值作为唯一地址指针，存储在高速 TX 缓冲区中。一个高精度的节拍器（pacer）用于调节数据的输出时序。为了避免链路过载并为可能的重传预留余量，该节拍器执行“全速率节拍控制”

（full-rate pacing）策略：它动态地节制来自数据链路层的数据流，使得在 PAMx 链路上的有效利用率不超过 96%，在 NRZ 链路上不超过 97.5%。

在解串端（RX），一个数据包检测器持续监控接收到的数据流。通过使用嵌入在数据包中的循环冗余校验码（头部的 CRC-8 和尾部的 CRC-32），接收端对路由元数据和载荷的完整性进行验证。RX 端的消息计数器（MC）处理器还会检查 8 位计数器的连续递增顺序。如果 CRC 校验失败（表明出现比特错误）或检测到 MC 序列不连续（表明数据包丢失），RTS 请求管理器将立即被激活。它会触发一次单个重传请求（RST）或特定间隙重传请求（GRS）。

2) 动态调制的本地重传（DMLR）机制

A-PHY RTS 的一个关键特性是，它能够在严格的时序约束下，智能地协调原始数据包（尚未发送的包）与重传数据包之间的发送优先级。当接收到重传请求时，发送端（TX）缓冲区会立即使用所引用的 MC 地址检索出已损坏的数据包。

在此阶段，RTS 应用其最关键的创新技术：动态调制。当环境中仍存在足以破坏采用 PAM4 调制方式传输数据包的电磁干扰（EMI）脉冲时，若仍以相同的 PAM4 星座图进行重传，可能导致再次传输失败。相反，RTS 会指示物理编码子层（PCS）仅对该重传的数据包，临时切换至一种更稳健、低阶的脉冲幅度调制（例如，从 PAM4 切换为 PAM2）。

这会动态地将符号间的电压裕量增加数十毫伏，使信号能够“穿透”瞬态窄带噪声尖峰。一旦重传的数据包被成功接收并确认，物理编码子层（PCS）会立即恢复为更高效率、更高阶的调制方式，用于后续的数据传输。

在重传数据包时使用较低阶的 PAM 调制方式被计入物理层（PHY）开销，因此不会影响应用层可用带宽。

3) 延迟界限与硬件效率

A-PHY RTS 的一个决定性且至关重要的特性是严格遵守“最大 RTS 延迟”

界限。对于实时性要求高、关乎安全的自动驾驶逻辑而言，不可控的可变延迟是不可接受的——过时的传感器数据可能导致灾难性的物理后果。因此，RTS 被设计为在约 6 微秒的严格预定义时间窗口内（在 Gear 5 速率下），完成从错误检测、上行请求传输、处理、动态调制重传到成功接收的完整生命周期。关键的是，RTS 仅尝试恢复在极短的约 1 微秒干扰窗口内丢失的数据。如果某个数据包损坏过于严重，无法在整体 6 微秒的延迟预算内完成交付，RTS 会主动丢弃该数据包，以避免系统队列阻塞。上层的视觉或雷达应用随后可以优雅地处理帧丢失，从而防止引发级联性的、影响整个链路的延迟尖峰。

尽管 RTS 架构极为复杂，但其硬件实现却异常高效。由于 DMLR（动态调制链路恢复）仅在瞬态的、微秒级的数据丢失窗口内重传精确缺失的数据包，因此完全避免了前向纠错（FEC）所带来的持续性高冗余开销。这使得 A-PHY 在较高速率档位下能够维持约 90% 的极高净数据速率，在带宽效率方面远超传统的专有协议。

3.2.4.5 协议层

1) 协议适配层（PAL）的作用

PAL（Protocol Adaptation Layer）规范定义了将上层原生数据流封装为通用、标准化 A-Packet 数据包格式所需的精确逻辑、比特级数据流和状态机映射。MIPI 正积极开发一套完整的 PAL（协议适配层），以确保传统和现代协议都能在扩展的 A-PHY 链路上实现原生传输。当前的 PAL 生态系统支持多种协议的无缝集成与传输。

- **成像与显示：** MIPI CSI-2（摄像头串行接口）和 MIPI DSI-2（显示串行接口），支持无压缩、低时延视频流的传输。
- **第三方视频：** VESA DisplayPort（DP）和嵌入式 DisplayPort（eDP），实现与标准 PC 及消费类显示模式的互操作。
- **命令与控制：** 针对以太网（隧穿标准 100 Mbps 或 1 Gbps 流量）、I2C、GPIO、SPI 等专用 PAL。

PAL 是高度优化的双向通道。在加串端（如 4K 摄像头模块），CSI-2 PAL 接收原生视频帧，剥离协议封装，提取有效载荷及虚拟通道（VC）、数据类型（DT）信息，并精准映射到 A-Packet 的负载与头部字段；在解串端（如域控制器 ECU），对应 PAL 从 A 数据包中提取负载，重建完整的 CSI-2 时序、消隐间隔和帧结构，使 15 米 A-PHY 电缆及其复杂调制对处理器完全“透明”，如同传感器就在 SoC 几厘米外。这一机制保障了车载摄像头数据在高速、远距离传输中的完整性与低延迟特性，是实现高阶自动驾驶与多传感器融合的关键基础。

A-PHY 架构采用了高度专业化的跨层遥测字段。硬件 RTS 层会精确计算由初始传输以及任何后续重传尝试所引入的传输延迟。该延迟值被直接嵌入到 A-Packet 头部的专用“延迟”（Delay）字段中。当接收端的协议适配层（PAL）剥离数据包头部时，会提取该延迟遥测信息，并通过数学方法重建视频流原始的帧间时序——利用缓冲和/或面向 SoC 的速率调节——从而确保提供一个无抖动的应用接口。

2) 重传交互与层隔离

MIPI A-PHY 的一个基本架构原则是对纠错问题进行绝对分离。MAC 层的 RTS 仅在物理层以内的本地、逐跳基础上运行。因此，协议适配层被有意设计为对 RTS 过程完全无感知。

当瞬态电磁干扰脉冲损坏线上 A-Packet 时，物理 RTS 子层会拦截该错误，通过上行链路协商动态调制的重传，并在数据包被上送至接收 PAL 之前，成功在接收端缓冲区恢复该包。整个恢复过程均在严格的几微秒硬件延迟预算内完成，PAL 能够持续接收到连续、顺序完美且几乎零差错的数据流（10-19 PER）。

上层协议无需触发其自身明显更慢的端到端软件重传机制（如以太网环境下的 TCP/IP 重传，或 CSI-2 中的软件级帧丢失处理）。

3) 端到端功能安全（MASS）

虽然 A-PHY 物理层通过 RTS 管理链路级瞬态错误，但汽车行业要求对灾难性网络故障（如物理链路断裂、严重硬件故障）和恶意网络安全威胁提供保障。为此，PAL 与 MIPI 相机服务扩展（CSE）和显示服务扩展（DSE）在 MASS 总体框架下深度协作。

这些服务扩展实现了真正的端到端保护，从图像传感器的硅像素直接延伸至中央 SoC 的内部存储器，与物理链路无关。在 PAL 将数据封装为 A-Packet 之前，CSE/DSE 层会在原生 CSI-2/DSI-2 负载中注入消息认证码（MAC）、密码学加密（由 MIPI 相机安全框架定义）以及附加的协议层 CRC。该框架利用分布式管理任务组（DMTF）安全协议数据模型（SPDM）对系统组件进行严格认证，确保即使错误恶意绕过物理链路，或攻击者试图进行中间人数据注入攻击，协议层也能检测异常并防止被篡改的数据影响自动驾驶决策。

除 CSI-2/DSI-2 外，所有 MIPI PAL 规范均规定了所需的功能安全（FuSa）元素，以确保 PAL 与 PAL 之间的保护机制（例如 GPIO、I2C、SPI 等）。该系统具有高度可配置性，并采用“滑动尺度”（sliding-scale）保护机制，使工程师能够精确平衡热管理、处理开销与 ISO 26262 汽车安全完整性等级（ASIL）的要求。此外，A-PHY 协议本身已包含符合 ISO 26262 标准所要求的关键安全元素（如：汉明距离大于 3 的 CRC 校验、 ≥ 8 位的消息计数器、KeepAlive 机

制等），并在最坏条件下仍能保证 10⁻¹⁹ 的误包率（PER），从而提供业界最优的 FuSa 性能表现，成为所有功能安全指标计算的基础。

3.2.4.6 协议数据单元与帧封装

在物理 A-PHY 链路上传输的基本原子单元是 A-Packet，它作为一种通用的协议数据单元（PDU）。A 数据包是一个结构化的容器，用于安全地封装由协议适配层（PAL）生成的原生协议数据，以及数据链路层和 RTS 子层在路由、调度和重传过程中所需的关键遥测信息与元数据。为了实现轻量化且高效的芯片架构，A-PHY 在高速下行链路和低速上行链路中采用相同的数据包结构，仅在最大有效载荷容量上有所区别。

1) A-Packet 结构与比特级逻辑

A-Packet 的结构被严格标准化，采用相同的数据包格式，A-Packet 从左到右排列，分为包头字段，有效载荷 Payload 字段和包尾字段（CRC32），具体内容如图 3-40：

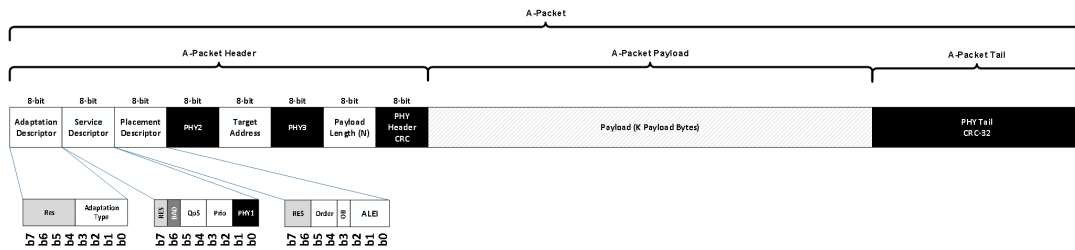


图 3-40 A-Packet 结构图

2) 物理编码子层（PCS）封装

A-Packet 在数据链路层完全形成后，将进入物理编码子层（PCS）进行线路码封装。为确保物理线路上的持续直流平衡，整个 A-Packet 通过 58 位 LFSR 进行高强度加扰处理。

扰乱的比特流随后被转换为传输线上所需的物理符号。根据启动时协商的当前档位，PCS 或应用 8B/10B 块编码，或直接将比特格式化为用于高带宽档位的复杂多级 PAM 符号向量。PCS 字节流控制器会在封装的 A-Packet 之间插入专用的 4 位控制半字节（CN）。通过利用这些独特的物理层 CN，接收端可立即同步数据包边界，并可在无需完全解析后续头部的情况下优先处理重传硬件逻辑，从而显著降低处理延迟。

3.2.4.7 链路控制与状态机

建立、稳定和维护多千兆 A-PHY 链路需要高度确定性和高可靠性的状态机。严苛的汽车环境要求物理链路能够快速且自主地适应不同的线缆长度、严重的阻抗不匹配以及热退化，无需任何手动软件干预。这一目标通过一系列严格的链路

控制状态依次实现，从物理完全静默过渡到完全均衡的高速数据传输模式。

1) 链路启动控制序列

A-PHY 链路的初始化由 PCS 字节流控制器管理。链路将经历若干不同的阶段，每个阶段都具有特定的电信号特征。最初，链路处于静默或休眠状态，以最大限度节约车辆电能。在接收到唤醒指令后，发射端将发出预定义的启动控制序列。

该序列主要依赖于带外信令，利用控制标记 (CM) 和特定控制半字节 (CNS) 来界定阶段转换。

- **空闲阶段进入：**链路通过持续传输基本同步模式，从静默状态过渡到空闲阶段。这些低复杂度的模式使接收端的锁相环 (PLL) 和 CDR 电路能够盲目锁定到发射端的基本时钟频率，从而建立基准时序参考。

- **训练模式：**在复杂负载数据流动之前，8B/10B 或 PAM 收发器必须在数学上同步到字边界并初始化其解扰器的线性反馈移位寄存器 (LFSR)。发射端会发送重复且高度确定性的模式——加扰器变体。由于发送端和接收端均拥有加扰多项式，接收端能够将接收到的物理失真模拟波形精确地映射回预期的理想数字序列。

- **正常状态进入：**一旦接收端成功对齐其解扰器并确认基本信号完整性，最后的控制序列会将状态机切换至正常工作状态，通知数据链路层该通道已完全准备好进行 A-Packet 传输。

2) 协议五个主状态

- **Power-Up State：**供电不足或复位时 A-PHY 进入 Power-Up state，当电源稳定，复位释放后，状态机会从 Power-Up state 退出进入到 Start-Up state

- **Start-UP State：**管理 A-PHY 链路建链过程

- **Normal State：**正常数据传输状态

- **Sleep State：**关断部分高能耗的功能，仅保持基础的功能用于产生或检测 sleep 退出信号

- **Test Mode：**测试模式

A-PHY 端口操作模式状态机如图 3-41 所示。

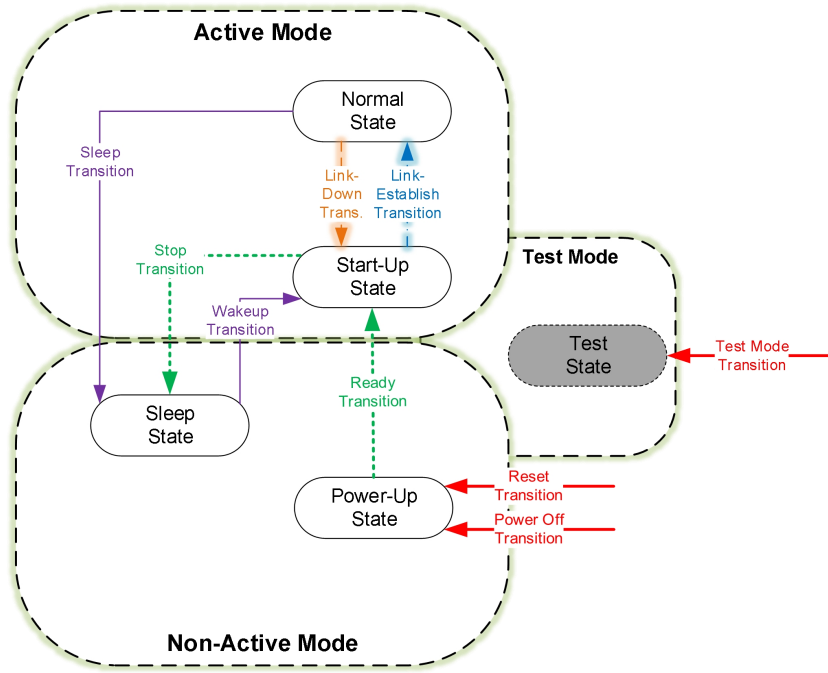


图 3-41 A-PHY 端口操作模式状态机

图 3-42 展示了 A-PHY 处于启动状态 (Start Up state) 时，链路建立 (link bring-up) 过程的示意图：

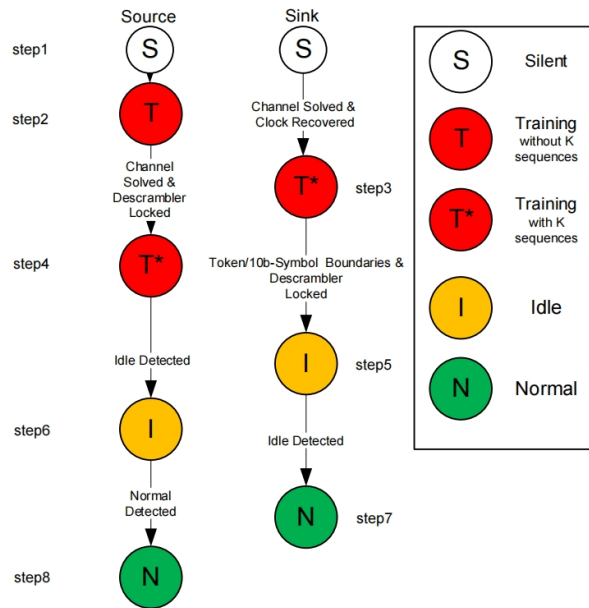


图 3-42 PHY 链路建立流程图

3. 2. 4. 8 流量控制

MIPI A-PHY 协议对流量控制功能在物理层中重传 (RTS, Retransmission) 机制中和数据链路层中完成。物理层 RTS 子层是 A-PHY 流量控制的核心，包含加串端 RTS 和解串端 RTS。

A-PHY 物理层的 RTS 机制具有超高可靠 ($PER < 10^{-19}$)、固定延迟 (例如, 在 G5 速率下约为 $6 \mu s$) 等优势。

而在数据链路层, 通过 A-Packet 中包含 QoS 和 Priority 字段优先级调度, 数据链路层负责 A-Packet 的调度、优先级排序和转发, 从而实现流量控制。

单个 A-Packet 同时承载多种协议, 但数据链路层不解析 Payload 内容, 仅根据 Header 中优先级数据段来做决策。

MIPI A-PHY 协议的流量控制机制具有以下特点:

- **分布式且全面:** 优先级调度在链路层完成, 而可靠性由物理层 (RTS) 保障, 两者解耦;

- **基于硬件实现:** 完全由硬件实现, 无需软件干预, 更符合汽车系统的实时性要求;

- **协议无关性:** 通过 A 数据包封装, 多种原生协议 (CSI-2、DSI-2、I2C 等) 均可被统一调度与管理。

3.2.4.9 服务质量与可靠性

在 SerDes 数据传输中, MIPI A-PHY 中规定的 A-Packet 帧头 (A-Header) 包含了 8 个字节, 其中 Service Descriptor 字节段中 bit4 和 bit5 为服务质量, 即 QoS (Quality of Service) 子区域, 描述了 A-Packet 的服务质量需求等级; bit3 和 bit4 为优先级, 即 Priority 子区域, 描述了 A-Packet 传输优先级; Bit 6 为 A-Packet 的损坏标志符, 描述了该投递数据包是否发生了损坏, 交由应用层来处理。

这种精细化的 QoS 机制使 A-PHY 能够在同一链路上为不同类型的数据提供差异化的物理层服务, 满足汽车电子系统中多样化的可靠安全的传输需求。

同时, A-Packet 中的 Priority 字段决定了当 A-PHY 接口传输多个 A-Packets 的优先级, Prio 字段越高, 越优先获得传输资源。对于相同 Prio 值的 A-Packet, 通常采用 FIFO (先进先出) 或其他公平算法。与 Latency_QoS、EResistance_QoS 协同, 实现精细化的服务质量管理, 可根据不同的场景决定不同的优先级。为了提高 SerDes 之间通信的可靠性, MIPI A-PHY 协议在 A-Packet 中提供了多层机制确保可靠性。除了上文提到的帧头中服务质量和优先级字段, 每一个 A-Packet 中还包含了 CRC-32 校验, 消息计数器 (Message Counter), Timeout 监控等级制来提高传输的可靠性。

上述的措施对于提高通讯的诊断覆盖率非常有必要, 符合 ISO 26262-5:2018 标准中通讯安全机制要求, 帮助系统达到 ASIL-B 甚至 ASIL-D 的安全等级。大大提高了端对端的信息传输的功能安全和信息安全。

3.2.4.10 管理、配置与安全

如图 3-43 所示，A-PHY 控制与管理数据库（ACMD，A-PHY Control and Management Database）规定了用于控制 并管理本规范中规定的所有 A-PHY 层的寄存器集合。

A-PHY 控制与管理协议（ACMP，A-PHY Control and Management Protocol）用于访问 ACMD 寄存器。它是一种独立于接口的协议，可以通过 I2C 或者 I3C 等任何本地控制与管理接口实现。

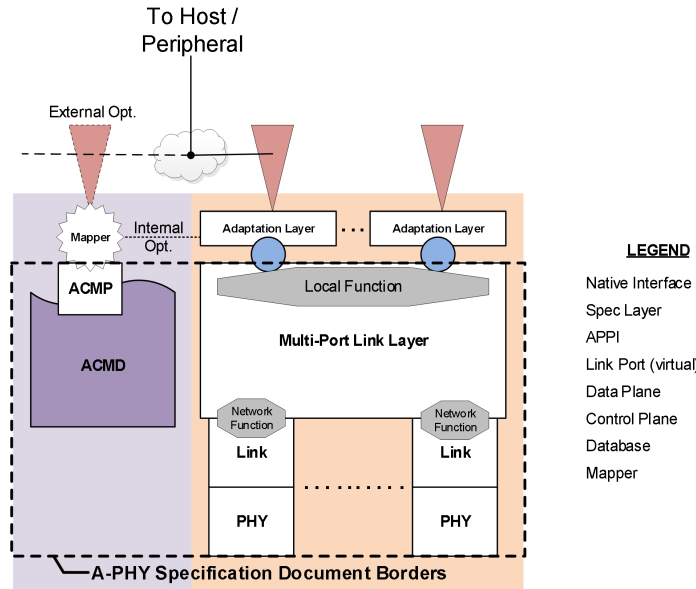


图 3-43 A-PHY 控制平面与数据平面

ACMD 和 ACMP 用于通过其本地主机控制和管理 A-PHY 器件。要控制和管理远程 A-PHY 器件，所使用的本地控制与管理接口应通过相应的适配层在 A-PHY 数据链路上进行隧道传输。包括 ACMD 和 ACMP 的 A-PHY 控制链路与 A-PHY 数据链路没有直接通信。

本规范仅支持 I2C 协议作为用于隧道 ACMP 的本地控制与管理接口。规范的未来版本可能会支持用于 ACMP 隧道传输的其他协议。

(1) 控制与管理系统架构

A-PHY 的控制与管理方案旨在便于与 A-PHY 目标市场（例如汽车）中的系统集成。这类新的系统架构主要调整是本地主机从近端的本地系统或芯片控制读写基于 A-PHY 协议的远端系统或芯片，而系统管理控制方式无需做大的修改更新。在近端系统中，可以使用 I2C 等接口。如图 3-44 所示，当应用于长距离 A-PHY 互连系统时，控制与管理的信息通过共享和重用 A-PHY 数据链路，被集成在 A-PHY 传输数据包内实现。

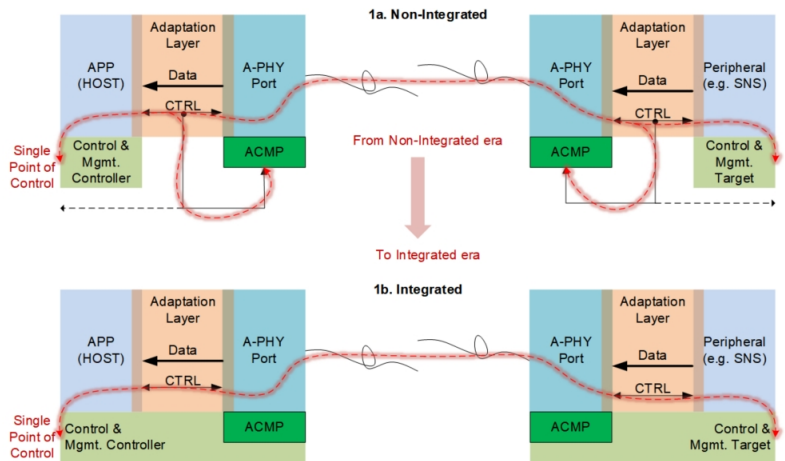


图 3-44 控制与管理系统架构图

ACMD, A-PHY Control and Management Database

A-PHY 控制与管理数据库 (ACMD) 由一组寄存器构建。寄存器的地址是一个 16 位数值，称为基地址 (BA)，寄存器数据是一个 8 位、16 位或 32 位值，称为寄存器数据。ACMD 寄存器空间见 Specification for A-PHY Version 2.0。

ACMP, A-PHY Control and Management Protocol

A-PHY 控制与管理协议 (ACMP) 设计用于 A-PHY 设备作为目标的控制器/目标系统。ACMP 消息的发起由控制器或主机发出，主机必须发起读消息，才能从 A-PHY 设备接收信息。A-PHY 设备只产生 ACMP 中断。MIPI A-PHY 协议定义了运行在 I2C 或者 I3C 接口之上的控制和管理协议。应用程序应利用 ACMP 协议及其功能安全配置来执行控制和管理任务。

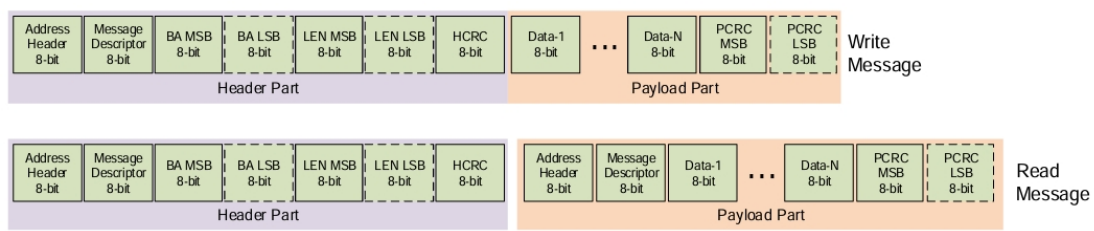


图 3-45 ACMP 消息映射

图 3-45 说明了 ACMP M0 消息如何映射到 I2C 命令。紫色背景表示 ACMP M0 的头部字段，橙色背景表示 ACMP M0 的有效载荷字段。包围 ACMP M0 字段传输的 I2C 总线状态用红色和橙色块表示：

- S: 起始条件
- rS: 重复起始条件
- P: 停止条件

- A: 应答或非应答

(2) 安全性

根据 ISO 26262 [IS001] 功能安全要求（基于系统级安全目标和分配的 ASIL 等级），A-PHY 通过以下措施确保通信总线的高诊断覆盖率（符合 ISO 26262-5:2018 表 D.6 要求）：

- 每个 A 包采用 CRC-32 校验，汉明距离大于 3。
- 8 位宽消息计数器（Message Counter）。
- 保活功能实现超时监控。
- 统级安全目标所需的其他功能安全特性需由上层实现。

3.2.4.11 测试协议

A-PHY 参考符合性测试规范（CTS）为 A-PHY 规范中的每项要求制定了对应测试，如图 3-46 所示。每项测试均标注了其在规范文档中的对应要求条款，并包含详尽的测试流程（分步骤列明操作）、具体的测试观测项，以及测试结果与通过判定标准。

针对 A-PHY 技术，MIPI 联盟目前正制定正式的 A-PHY 合规认证计划，旨在通过专业测试实验室对实施方案进行检测，以验证其是否符合 MIPI A-PHY 规范要求。

PHY CTS 文档包含覆盖物理层与 PMD（发送/接收）、运行层、链路层、控制层及管理层等章节的测试内容。这些测试均属于互操作性测试范畴。

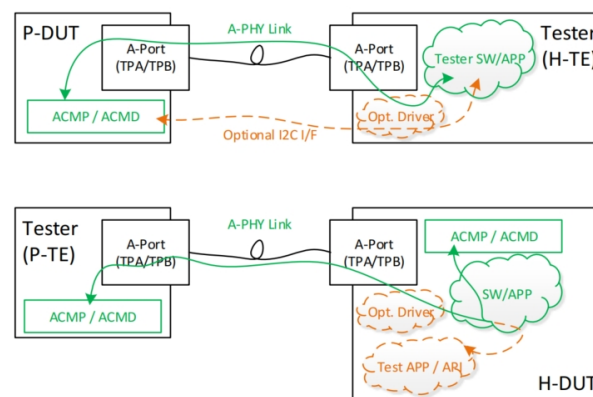


图 3-46 A-PHY 合规性测试

根据不同的 A-PHY DUT 明确测试检查的位置。以下为几种物理层重要测试

- TX PSD（能量密度分布测试）
- Droop 测试

- TX 抖动测试
- TX 信号准确性
- NRZ 下行眼图测试

具体要求详见 Specification for A-PHY Version 2.0。

A-PHY 协议主要包含物理编码层、物理直接相关、重传、数据链路层以及与 A-PHY 网络连接的本地协议层的协议适配层，如图 3-47 所示，测试协议主要针对协议层功能自检测测试。

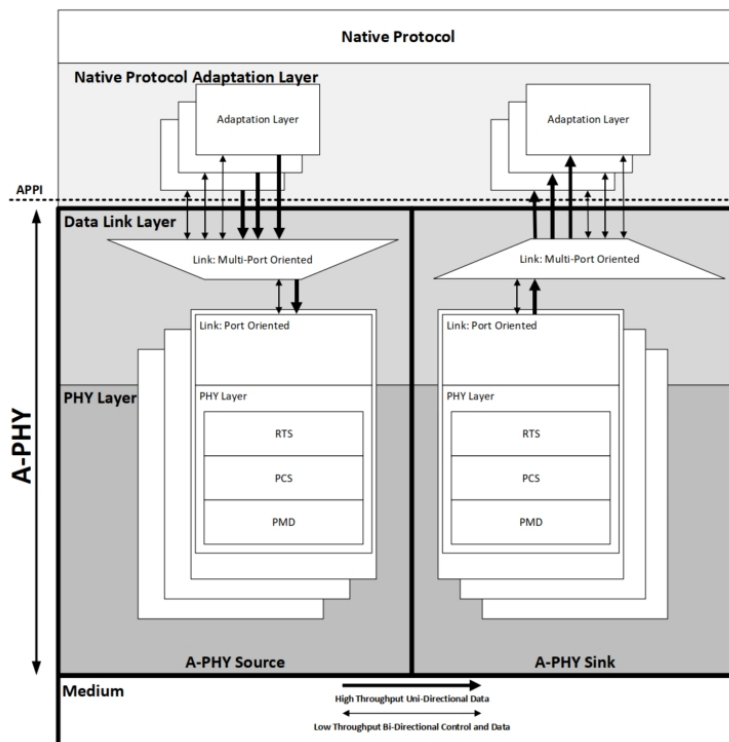


图 3-47 A-PHY 协议架构图

物理编码子层主要包含数据加解扰，数据编码，K-code sequence 训练，连接状态机控制，A-PHY 包及 keepalive 检测等。

加解扰:

A-PHY 下行通道扰码器采用如下多项式，测试下行扰码边界检查

$$G(X) = 1 + X^{39} + X^{58}$$

上行/反向通道扰码器采用如下多项式，测试上行扰码边界检查

$$G(X) = 1 + X^{19} + X^{58}$$

数据编码:

A-PHY 在启动过程中要发送训练序列，该序列是经过 8B/10B 编码和扰码器

加扰的数据进行信道均衡和时钟恢复训练，训练过程测试 8B/10B 编解码功能

K 码序列：

K 码训练过程中，测试 K 码解码正常/异常上报

连接状态机：

- 1) 测试连接过程中状态上报：训练模式，空闲模式，正常模式
- 2) 单步连接模式测试不同阶段的连接

A-PHY 协议包：

- 1) 协议包检测支持包头 CRC-8 和数据 CRC-32 检测上报
- 2) 数据传输过程中，测试 Keep Alive 传输，支持检测超时上报
- 3) 支持连接质量检查上报

重传：

- 1) 测试注错场景下，错误数据重传请求上报，响应，计数
- 2) 测试 Message Counter 检查上报

协议适配层：

测试 PAL-I2C, GPIO, SPI CSI-2, DSI-2 等本地协议的转换通过 APPI 接口接入 A-PHY 网络功能，包含数据传输，异常监控，功能安全等

互连：

A-PHY 标准规定了对 PCB 板级和传输线缆的插入损耗和回拨损耗的要求，具体详见 Specification for A-PHY Version 2.0。

3.2.4.12 优点

- ✓ 协议开放程度高 - 所有 MIPI 联盟成员均可下载并使用该协议，且免版权费；
- ✓ 多通道支持 - 目前 MIPI A-PHY 生态中支持最多 4 通道的解决方案；
- ✓ 高有效载荷率 - 90%有效载荷，远高于市场同类产品；
- ✓ 原生适配 CSI-2/DSI-2/DP-eDP 协议；
- ✓ 高抗干扰性能 - 例如 A-PHY 可以抵抗 40mV_{peak} 的大电流冲击 (NBI)
- ✓ 超低误包率 (<10⁻¹⁹) - A-PHY 定义的误包率 (PER) 为 <10⁻¹⁹，折算实际误码率 (BER) 为 <10⁻²²
- ✓ 支持桥接方案与终端集成 - 较传统的桥接方案，A-PHY 将负担转移到解串端，可与 MIPI 的 CSI-2 原生集成，例如 SONY 在 2026 年推向市场的集成了 A-PHY

加串功能的 CMOS 传感器（IMX828）

✓兼容车载同轴电缆及 SDP 线缆

✓支持通过 A-PHY 线缆供电 - Power over A-PHY

✓符合 ISO26262 [IS001]的功能安全设计

✓随着汽车娱乐系统的发展，MIPI 联盟作为已被消费电子广泛接受的协议方，能够更好地与其它已经被消费电子广泛接受的协议实现兼容。具体可参考 MIPI 车载应用白皮书，具体网址为：<https://www.mipi.org/automotive>

3.2.5 IEEE P802.3dm

3.2.5.1 背景

随着智能网联汽车向高阶自动驾驶演进，车载摄像头、激光雷达、毫米波雷达等传感器数量激增，对车内数据传输的高速、低时延、高可靠性等提出了前所未有的严苛要求，车载以太网技术应运而生。早在 2015 年，IEEE 802.3 工作组就发布了第一个专为汽车应用设计的国际通用的百兆车载以太网标准 100BASE-T1（IEEE 802.3bw），随后又陆续发布了 1000BASE-T1（IEEE 802.3bp）、MultiGBASE-T1（IEEE 802.3ch）等一系列更高速率的车载以太网标准，共同构成了智能网联汽车内部高速通信的基石。

但是，传统车载以太网的上下行传输速率是相同的，这种对称的上下行带宽分配存在着严重浪费——摄像头传感器需要向电子控制单元（Electronic Control Unit, ECU）发送高达 10 Gbps 甚至更高速率的下行视频数据流，而 ECU 通常只需要 100 Mbps 上行数据实现对摄像头传感器的控制。为解决这一弊端，IEEE 802.3 工作组在 2023 年 8 月成立了 ISAAC(Improved Support of Asymmetric Applications for MGbps Ethernet Cameras) 课题研究组，负责开展专门针对车载摄像头系统的非对称传输的以太网物理层的研究，从而实现复杂度与能耗的优化。该课题研究组于 2024 年 3 月被通过，并正式转为 P802.3dm 任务组（Task Force, TF）。

与前述主要开放协议相比，IEEE P802.3dm 标准具有如下特点。

1. IEEE P802.3dm 标准是全球首个非对称车载以太网物理层标准。与传统对称车载以太网标准相比，该标准具有非对称特性，能够更好地满足车载视频传输应用场景中对于功耗与成本的优化需求；与 SerDes 方案相比，基于以太网的视频传输方案能够实现与全车以太网网络的无缝融合，而无需额外的协议转换或适配，是实现车内全以太网目标中连接边缘传感器与骨干网络的关键物理层标准。

2. IEEE P802.3dm 标准预计同时支持时分复用（Time Division Duplexing, TDD）与非对称同时传输（Asymmetrical Concurrent Transmission, ACT）两种

双工方案，允许用户根据实际应用需求灵活选择最合适的物理层方案。

如图 3-48 所示，以太网标准对应于 ISO/IEC 开放系统互联（Open Systems Interconnection, OSI）参考模型中物理层到数据链路层的介质访问控制（Media Access Control, MAC）子层的部分，不关注 MAC 子层及以上协议的实施，而 IEEE P802.3dm TF 主要负责以太网标准中物理层规范的制定。

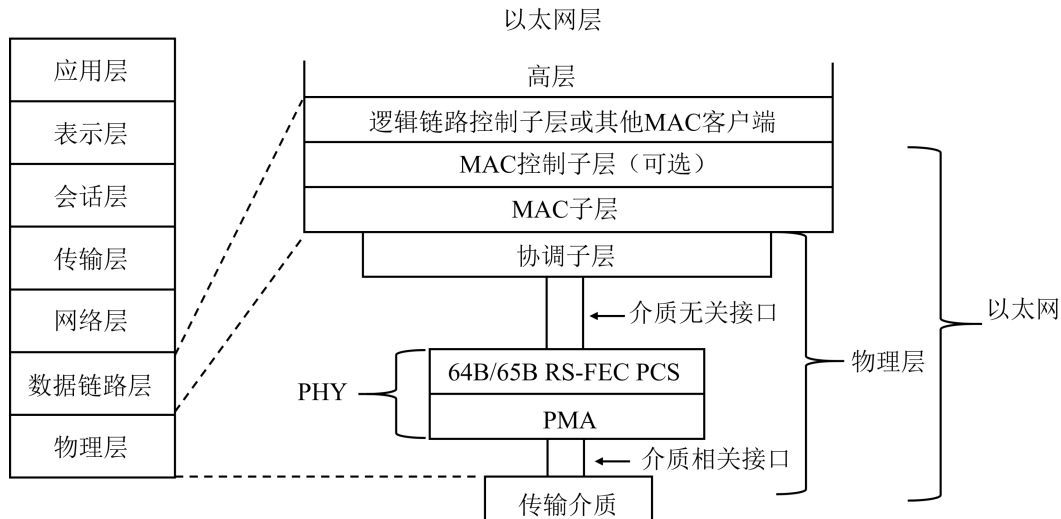


图 3-48 IEEE P802.3dm 协议栈架构及其与 ISO/IEC OSI 参考模型的关系

本节基于 IEEE P802.3dm TF 成立至今的官方会议纪要与技术提案，对 IEEE P802.3dm 标准的目标、进展与计划进行介绍，为国内产业链提供战略参考。

3.2.5.2 标准目标

IEEE P802.3dm TF 的目标如下^[3]：

- 支持 MAC 客户端服务接口处的 IEEE 802.3/以太网帧格式，如图 3-49 所示；
- 支持当前 IEEE 802.3 标准中的最小与最大帧长度；
- 支持在汽车环境中运行（例如满足汽车 EMC 与温度要求）；
- 不排除满足 FCC 与 CISPR EMC 要求；
- 不排除基于平衡与非平衡链路段的供电；
- 定义可选的启动程序，使由 power_on=FALSE 转变到能够发送和接收有效数据状态的时间小于 100 ms；
- 定义适用于车载平衡线缆与非平衡线缆的链路段特性，支持至多 4 个内联连接器的使用，且至少一种线缆类型支持不少于 15 m 的最大传输距离；
- 不排除使用低速率信号提取高速率发送器的定时参考；

- 定义一种电气物理层设备（PHY），用于支持 2.5 Gbps 点对点发送与 100 Mbps 点对点接收，同时定义一种互补的 PHY，用于支持 2.5 Gbps 接收与 100 Mbps 发送，二者通过定义的平衡对链路段或非平衡同轴链路段在两个方向上实现同时传输；
- 定义一种电气 PHY，用于支持 5 Gbps 点对点发送与 100 Mbps 点对点接收，同时定义一种互补的 PHY，用于支持 5 Gbps 接收与 100 Mbps 发送，二者通过定义的平衡对链路段或非平衡同轴链路段在两个方向上实现同时传输；
- 定义一种电气 PHY，用于支持 10 Gbps 点对点发送与 100 Mbps 点对点接收，同时定义一种互补的 PHY，用于支持 10 Gbps 接收与 100 Mbps 发送，二者通过定义的平衡对链路段或非平衡同轴链路段在两个方向上实现同时传输；
- 定义一种电气 PHY，用于支持一个方向上 2.5 Gbps、5 Gbps 或 10 Gbps 点对点发送或接收、另一个方向上 100 Mbps 点对点接收或发送的定向数据传输，其中非对称方向及高速数据速率在链路启动阶段确定，并在定义的平衡对链路段或非平衡同轴链路段上支持至少一种传输速率。

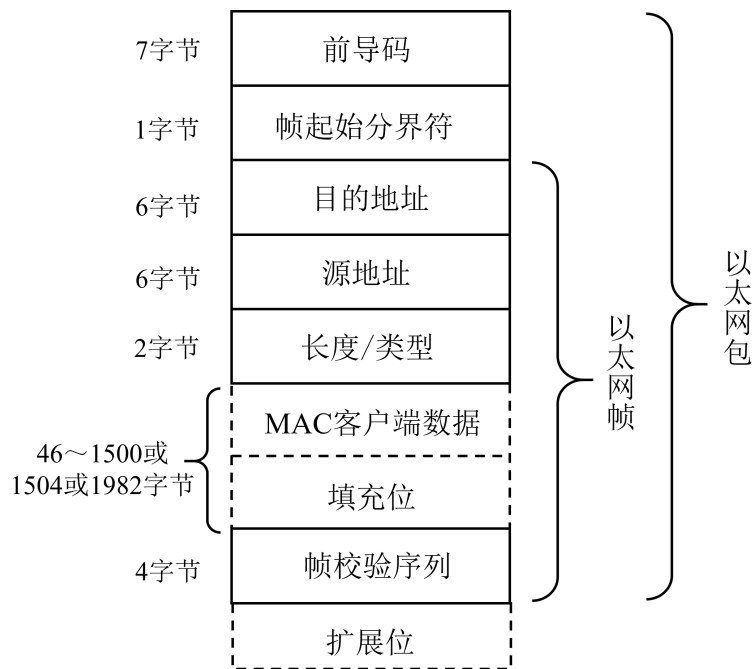


图 3-49 以太网数据帧格式^[4]

3.2.5.3 标准计划与进展

自成立以来，IEEE P802.3dm 就是 IEEE 802.3 工作组中热度最高的课题之一，吸引了国际上几乎所有知名车企、Tier 1、Tier 2 及相关芯片企业的积极参与，包括宝马、博世、博通、英飞凌、恩智浦、ADI 等，各企业专家就技术方案展开了激烈的讨论。

目前，任务组通过的主要技术结论如下^[5]：

(1) 在高速路径方向，2.5 Gbps 与 5 Gbps 数据速率使用 PAM2 调制方式，10 Gbps 数据速率使用 PAM4 调制方式；

(2) 对于所有数据速率与方向，采用 XGMII 接口，时钟由传输方向数据速率决定；

(3) 对于所有数据速率与方向，采用 64b/65b 编码方式处理 XGMII 输入到 PHY 的所有输入；

(4) MDI 回波损耗限值如下式所示。对于平衡线缆，使用 100 Ω 标称差分特性阻抗；对于非平衡线缆，使用 50 Ω 标称特性阻抗。

$$MDI_Return_Loss(f) > \begin{cases} 18 + 20 \log_{10} \left(\frac{f}{50} \right), & 10 \leq f < 50 \\ 18, & 50 \leq f < 400 \\ 18 - 13 \log_{10} \left(\frac{f}{400} \right), & 400 \leq f < F_{max} \end{cases} \quad (dB)$$

式中：

f——频率，单位为 MHz；

F_{max}——最大适用频率，对于 5 Gbps 与 10 Gbps 数据速率，F_{max}=4000 MHz；对于 2.5 Gbps 数据速率，F_{max} 待定。

可以看到，该任务组目前达成的结论并不多，原因在于该标准在其核心技术方案——双工方法的选择上，始终存在着巨大的分歧。

在现行的主流 SerDes 标准中，上下行数据传输主要有两种双工方案：时分复用（Time Division Duplexing, TDD）与非对称同时传输（Asymmetrical Concurrent Transmission, ACT），其中采用 TDD 方案的代表性标准为 ASA-ML(E)，采用 ACT 方案的代表性标准有 HSMT、MIPI A-PHY 与 OpenGMSL 等。两种方案的支持者在 IEEE P802.3dm TF 中形成了两大阵营，双方自任务组成立之初就开始了激烈而漫长的技术讨论，但没有任何一个阵营能够获得 75% 以上的支持率，成为唯一指定的技术方案。为了不影响标准草案的制定进度，主席决定由 ACT 与 TDD 两个阵营分别基于自己的技术方案完成标准草案，为 2026 年 5 月的工作组投票阶段做准备，并在这个过程中，就以下双工方案的选择达成共识：

- 1) 选择 ACT 或 TDD 中的一种双工方案；
- 2) 在同一个标准草案中同时采纳 ACT 与 TDD 两种双工方案；
- 3) 将 dm 拆解为两个任务组，分别就 ACT 与 TDD 进行讨论和草案撰写。

4. 测试技术

智能汽车数据通信需求持续激增，传统车载网络带宽与延迟能力已无法支撑高阶自动驾驶，SerDes 成为高带宽、低延迟传输的核心技术，其链路稳定性直接决定自动驾驶系统可靠性。车载环境具备宽温、强电磁干扰、机械振动、供电波动等极端特性，SerDes 在上述应力下一旦失效，会直接引发感知数据异常、决策失误，严重影响行车安全。

现有标准团标仅覆盖基础合规验证，未针对车载极端工况做全链路、动态化、应力下的可靠性与兼容性验证。因此必须构建系统化、分层级、全场景的 SerDes 测试体系，从传统寿命验证升级为信号完整性、耐久性动态验证，覆盖芯片到系统全链路。

从产业价值看，该体系可打破技术壁垒、规范多协议兼容、降低整车厂集成风险，筑牢车载高速通信信任基础；从技术价值看，秉持“预防胜于补救”理念，聚焦失效机理，为智能驾驶规模化落地提供坚实质量保障。

4.1 测试范围和框架

4.1.1 四层金字塔测试体系

下层测试通过为上层测试准入前提，逐层递进、全链路覆盖，四层金字塔测试体系如表 4-1 所示：

表 4-1 四层金字塔测试体系

层级	核心定位	核心测试目标
L1 基础功能层	协议一致性与连通性	验证标准工况下链路建链、速率协商、基础传输的稳定性，是所有测试的基础
L2 高频性能层	物理层信号完整性	验证发射端信号质量、接收端抗干扰容限，确保极端速率下极低误码率
L3 可靠性层	车载环境鲁棒性	验证全温区、强电磁干扰下的持续工作能力，满足车规与功能安全要求
L4 兼容性层	多厂商生态互操作性	验证同标准下不同厂商芯片、线束、系统的“即插即用”能力

4.1.2 各层级测试框架

构建系统化测试框架，明确各层级方法、工具链及流程，确保可实施性与结果可追溯性。

各层级均明确测试配置、执行流程、输出物，核心内容如下：

1) L1 基础功能层：

- 设备：示波器、任意波形发生器
- 核心项：链路建链/恢复、速率协商、基础传输、寄存器读写、流量控制
- 输出：电气参数报告、眼图数据、建链 / 恢复时序报告

2) L2 高频性能层：

- 设备：矢量网络分析仪、误码分析仪
- 核心项：信道特性、发射机均衡、接收机压力测试、编码效率、多通道

同步

- 输出：S 参数、均衡曲线、编码效率报告、同步性能报告

3) L3 可靠性层：

- 设备：EMC 系统、宽温试验箱、电源模拟器
- 核心项：全温区适应性、供电抗扰、长期老化、EMC、线束故障诊断
- 输出：EMC 报告、寿命评估、抗干扰验证、故障诊断报告

4) L4 兼容性层

- 设备：多厂商芯片库、线束 / 连接器矩阵、车载子系统原型
- 核心项：芯片交叉互操作、线束兼容、系统集成、多节点互联互通
- 输出：互操作矩阵、系统集成报告、兼容性报告

4.1.3 测试流程管理与质量门禁

建立层级准入 / 准出门禁，未通过下层不得进入上层

测试数据统一平台管理，实现用例、记录、缺陷、报告全链路可追溯

如图 4-1、图 4-2、图 4-3 所示，覆盖物理层、链路层、应用层三类测试场景。

1) 物理层测试场景

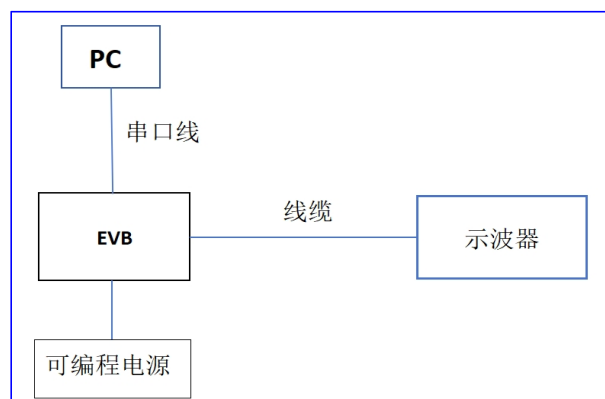


图 4-1 物理层测试场景示意图

2) 链路层测试场景

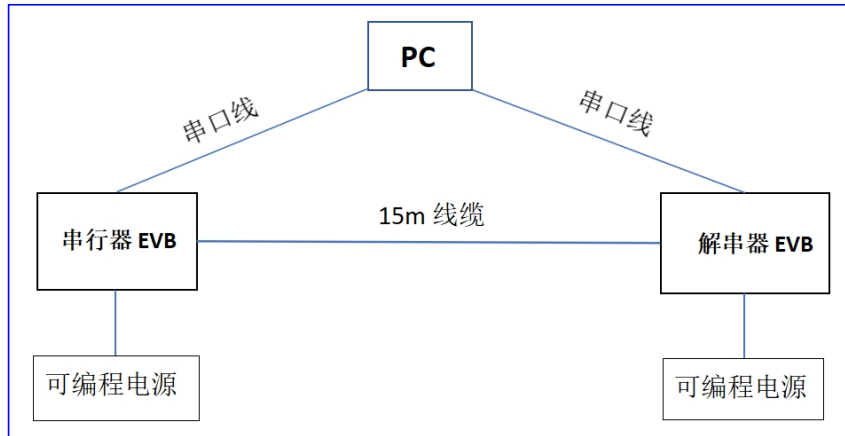


图 4-2 链路层测试场景示意图

3) 应用层测试场景

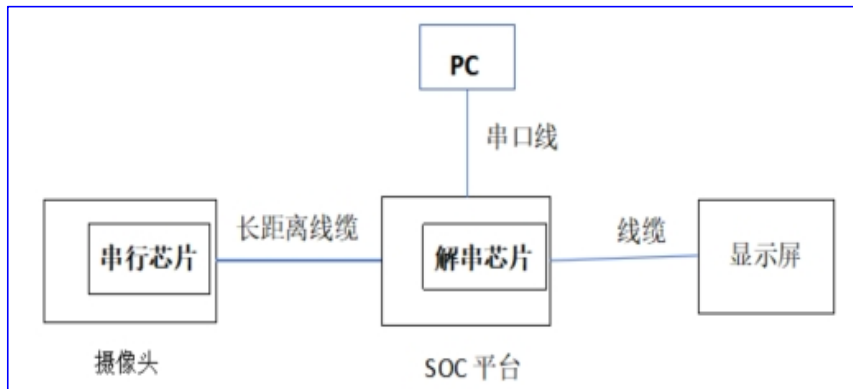


图 4-3 应用层测试场景示意图

4.2 工具仪器

车载 SerDes 系统通过发射机、接收机、专用线束协同实现高速可靠数据传输，定义协议栈架构，适配多类型车载数据传输，其测试遵循金字塔分层模型，工具仪器是测试准确性的核心保障，所有工具均明确服务于对应测试层级。

4.2.1 测试工具

测试工具类别及核心设备如表 4-2 所示：

表 4-2 测试工具汇总表

工具类别	核心设备	对应测试层级	关键作用
被测件配套工具	链路伙伴芯片、上位机软件、转接夹具、信号源 / 显示屏	L1-L4	提供基础链路环境与被测对象，支持建链、信号注入与结果可视化

通用测试工具	高带宽实时示波器 ($\geq 10 - 20\text{GHz}$)、低负载差分探头、矢量网络分析仪、误码率测试仪、任意波形发生器	L1/L2	完成基础电气参数、眼图 / 抖动 / S 参数、接收机压力等物理层测试
环境与可靠性设备	宽温环境试验箱 ($-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$)、电磁兼容暗室、电源模拟器	L3	模拟车载极端工况, 开展温度循环、EMC 抗扰、供电异常等验证
兼容性测试资源	多厂商芯片库、多类型线束 / 连接器矩阵、车载子系统原型	L4	构建真实生态场景, 验证芯片互操作性、线束兼容与系统集成
自动化与数据平台	协议自动化测试套件、测试流程管理系统	L1-L4	提升测试效率, 保证结果一致性, 实现全链路数字化管理

4.2.2 关键通用测试工具说明

实时示波器: 带宽为基频 3 - 5 倍, 采样率 $\geq 50\text{GS/s}$, 支持眼图、抖动分解、S 参数去嵌

高带宽低负载探头: 带宽匹配、低容载, 支持差分 / 单端连接

任意波发生器: 产生标准激励与车载噪声, 用于接收机压力测试

矢量网络分析仪: DC - 20GHz, 4 端口, 测量插入损耗、回波损耗

误码率测试仪: 支持目标速率与编码, 具备抖动 / 噪声注入能力

自动化平台: 内置标准测试套件, 自动执行、判定、生成报告

4.3 测试内容

车载 SerDes 的测试是一个遵循“金字塔”分层模型的系统工程, 自下而上涵盖基础功能、高频性能、可靠性与兼容性四个层级。每一层均为上层的前提, 共同确保从芯片到系统的全生命周期质量。正确的测试连接、码型与方法是获得准确、可靠数据的基础。

4.3.1 L1 基础功能层测试

- **核心目标:** 验证芯片基础电气、连通性与基础功能, 是互联互通的物理前提。

- **测试内容:** 在连通性测试中, 主要涵盖链路建立、链路恢复、传输速率、误码率 (没有干扰) 等测量项目

1) 基本连通性测试

- 链路建立 / 恢复时间 $\leq 100\text{ms}$;
- 正向速率 $\geq 1\text{Gbps}$ 、反向 $\geq 50\text{Mbps}$;
- 全温区正反向误码率 $\leq 10^{-12}$ 。

- 2) 发射机基础电气性能
 - 信号眼图、功率谱密度、时钟抖动、信号摆幅;
 - NRZ 三类测试模式、PAM4 基础指标测试。
- 3) 休眠与唤醒功能测试
 - 休眠命令下发、状态检测、周期 / 字段 / 功能验证;
 - 唤醒命令下发、退出休眠验证、双向 DUT 全覆盖。
- 4) 基础配置与控制验证
 - 寄存器读写、反向控制通道、协议状态机切换。

4.3.2 L2 高频性能层测试

- **核心目标:** 验证物理层信号完整性、信道适配与极限抗干扰能力

- **测试内容:**

- 1) 发射机高频性能测试
 - 眼图、抖动、PSD、顶降、线性度、时钟频偏;
 - NRZ/PAM4 不同信号制式专项指标;
 - 按协议匹配示波器带宽 (A-PHY \geq 10GHz、ASA \geq 20GHz 等)。
- 2) 信道特性测试
 - 屏蔽双绞线 / 同轴线缆: 阻抗、插损、回损;
 - 线缆 / PCB: 串扰、时延差、耦合衰减、时域阻抗。
- 3) 接收机压力测试
 - 注入车载干扰: Car noise、RFI/BCI、串扰、快速瞬态等;
 - 最差信道 + 最大干扰下误码率验证;
 - 校准流程、接收机灵敏度、抖动容限、均衡能力测试。

4.3.3 L3 可靠性层测试

- **核心目标:** 验证车载极端环境下长期稳定、安全与故障诊断能力

- **测试内容:**

- 1) 环境与电应力
 - 温度循环、温湿度、振动跌落、长期老化;
 - 电源波动、电压跌落、过压、抛负载模拟。

2) 电磁兼容

- 辐射抗扰、大电流注入、静电放电（ESD）；
- 传导 / 辐射发射、抗扰度测试。

3) 车规与功能安全

- 按 AEC-Q100 完成器件级可靠性测试；
- 按 ISO 26262 完成 ASIL 等级认证与仿真；
- 按 GB/T 完成车载芯片 EMC 与抗扰测试。

4) 故障诊断与鲁棒性

- 线束故障诊断：开路、短路、线间短路、对地短路；
- 注入故障→读取 QC 值→验证诊断准确性；
- 链路中断恢复、参数漂移容错、故障监测。

4.3.4 L4 兼容性层测试

- **核心目标：**验证多厂商、多配件、多系统的互操作与集成能力
- **测试内容：**

1) 芯片互操作

- 多厂商 Ser（串行器/Des（解串器）交叉配对；
- 建链成功率、误码率、速率切换、热插拔耐受性。

2) 线束/连接器兼容

- 不同厂商/规格/长度线束适配；
- 不同连接器兼容性、回波损耗、接触稳定性。

3) 系统级集成兼容

- 摄像头→域控制器→显示屏端到端传输；
- 多通道同步、控制指令响应、视频显示验证。

4) 协议一致性预认证

- 按 MIPI A-PHY/ASA/Open GMSL 等标准执行；
- 确保多厂商设备互联互通、即插即用。

4.3.5 通用管理要求

- 1) 质量门禁：下层测试通过为准入上层的必要条件；

- 2) 一致性测试：全层级贯穿，用标准套件 / 码型保障互操作；
- 3) 自动化测试：研发早期引入，前置解决问题，加速成熟；
- 4) 全流程管理：测试数据、用例、缺陷、报告统一平台管理。

4.4 附件-通用测试工具参考

通用测试工具主要用于被测对象物理层电气子层一致性测试，包括发射机一致性、接收机一致性和互联信道一致性。

4.4.1 实时示波器

高带宽实时示波器由模拟前端、高速模数转换及高速数据处理等模块构成，常用实时示波器、基于实时示波器的汽车 SerDes 发射端测试套件，如图 4-4、图 4-5 所示。

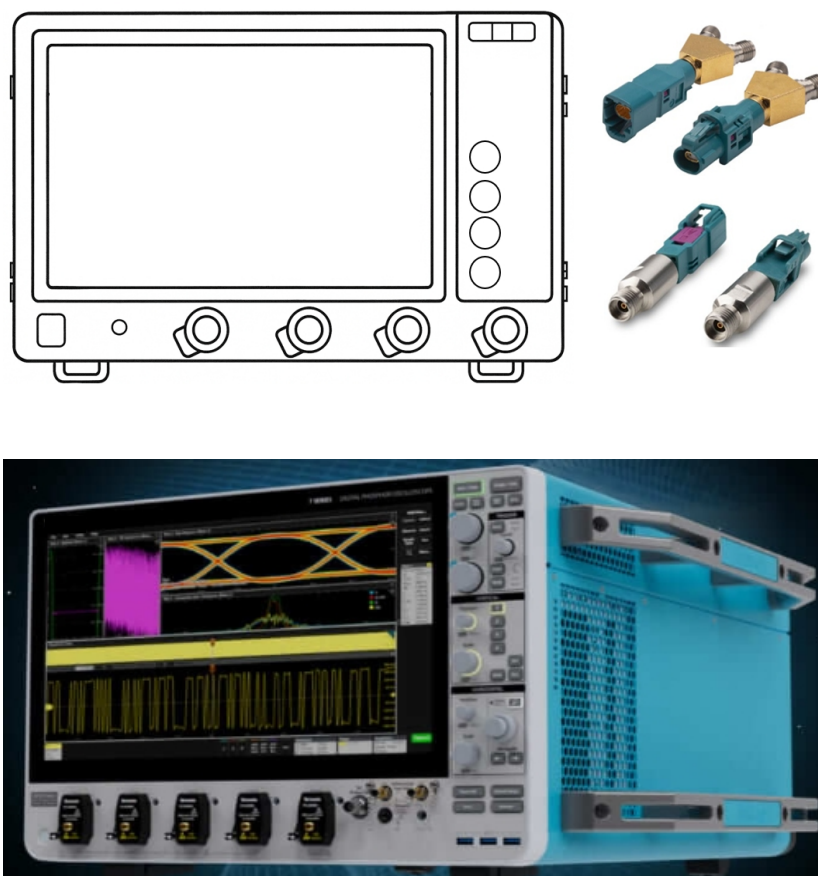


图 4-4 常用实时示波器

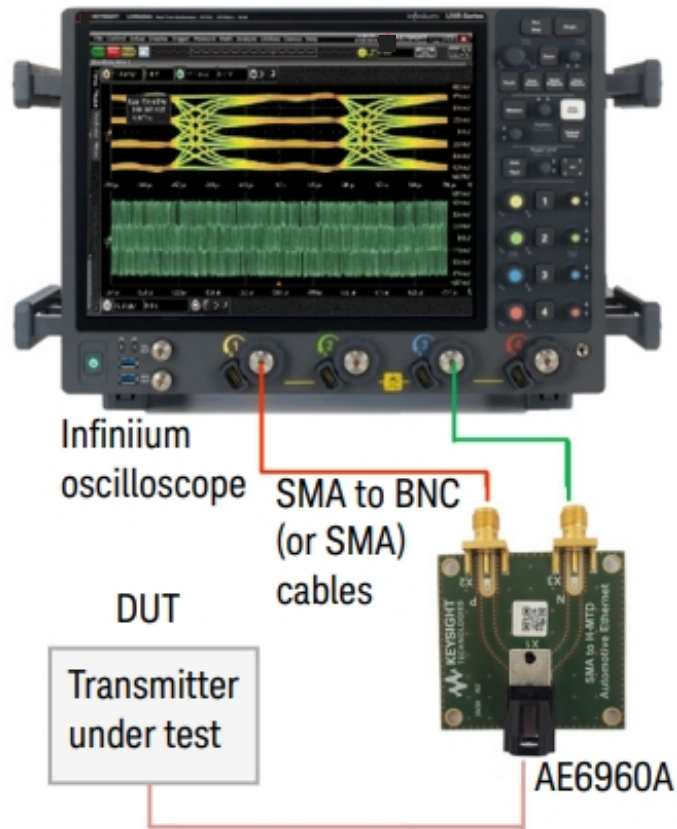


图 4-5 基于实时示波器的汽车 SerDes 发射端测试套件示意图

高性能示波器：是发射机电气性能测试的基石。

4.4.2 任意波发生器

高性能多通道任意波发生器由高速 DAC、高性能存储等模块构成，任意波发生器、基于任意波形发生器的汽车 SerDes 接收端测试套件，如图 4-6、图 4-7 所示。

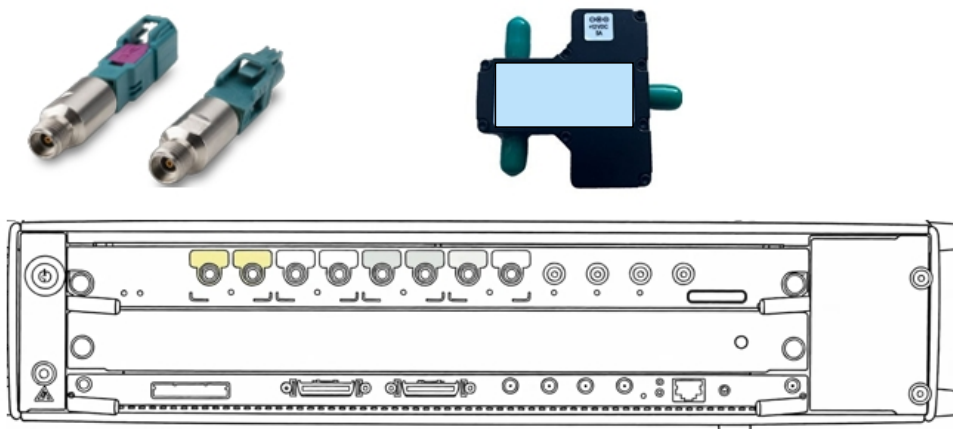


图 4-6 任意波发生器

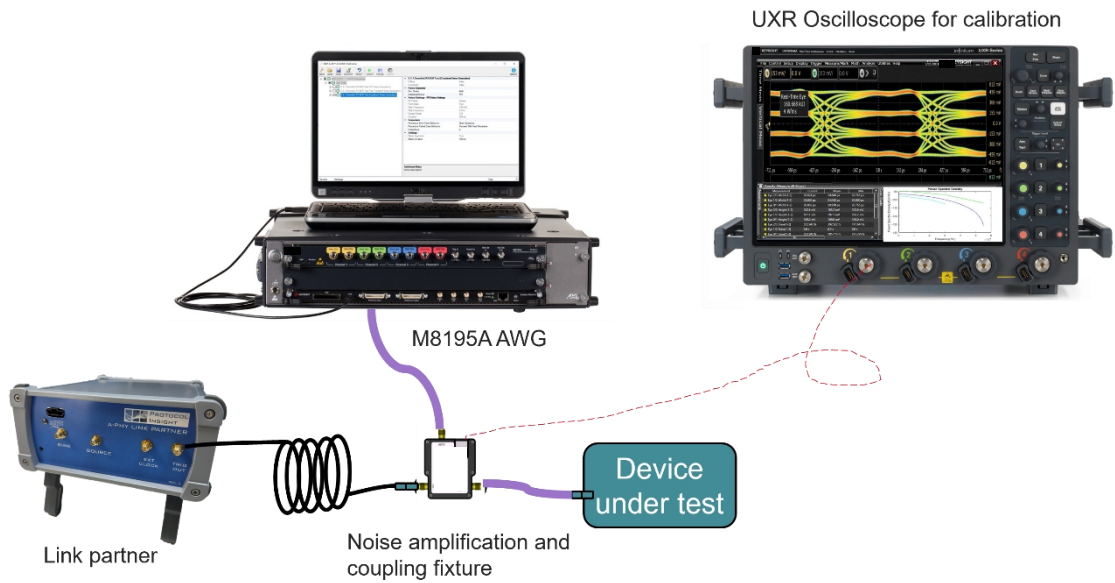


图 4-7 基于任意波形发生器的汽车 SerDes 接收端测试套件

4.4.3 矢量网络分析仪

矢量网络分析仪：用于信道特性表征，为系统性能仿真和接收端测试提供精确模型，矢量网络分析仪、基于网络分析仪的汽车 SerDes 链路测试套件，如图 4-8、图 4-9 所示。



图 4-8 矢量网络分析仪

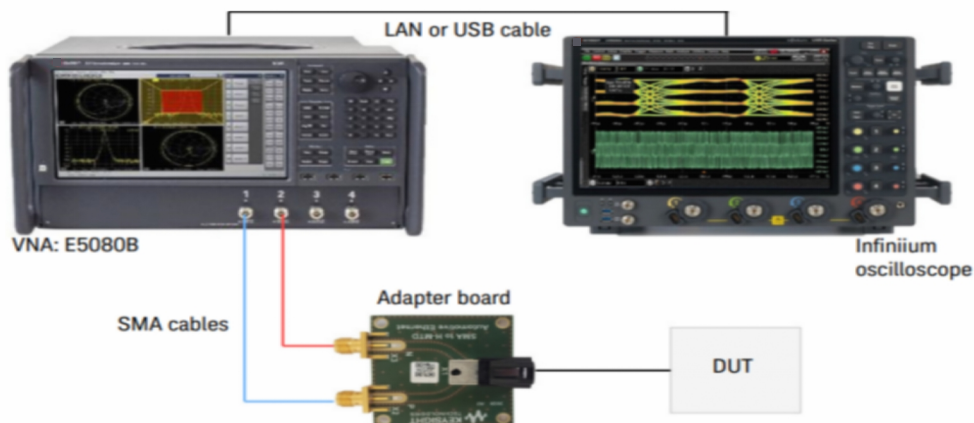


图 4-9 基于网络分析仪的汽车 SerDes 链路测试套件示意图

4. 4. 4 误码率测试仪

误码率测试仪是接收机容限测试的核心设备，用于验证系统在最恶劣条件下的可靠性，误码率测试仪如图 4-10 所示。



图 4-10 误码率测试仪

4. 4. 5 自动化测试软件与数据管理平台

自动化测试软件与数据管理平台，如图 4-11 所示：是提升测试效率、确保结果一致性与可追溯性的关键。

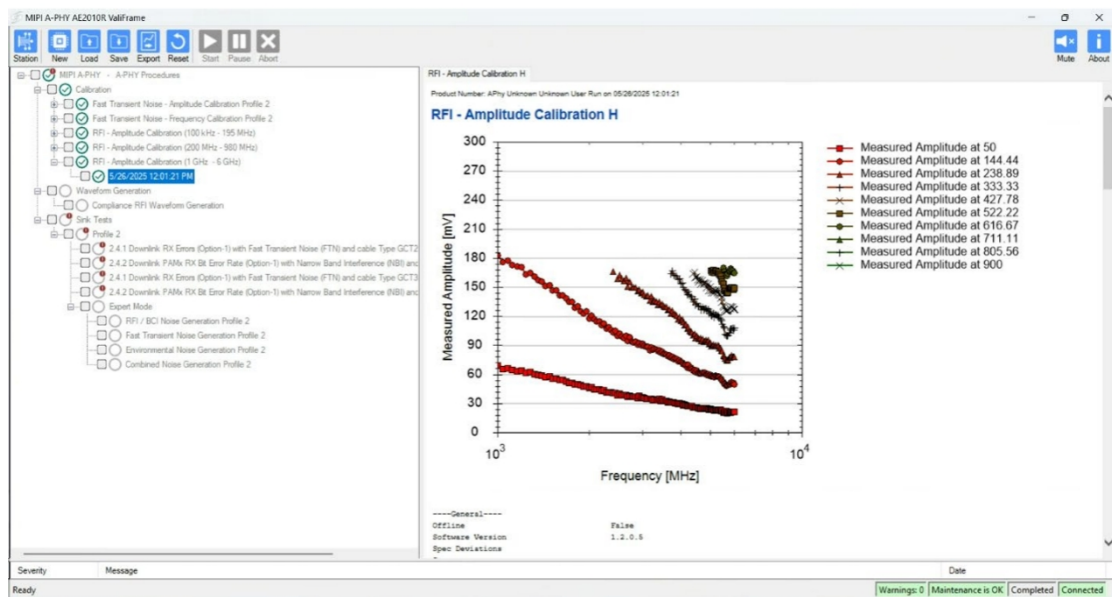


图 4-11 汽车 SerDes 自动化标准测试软件

5. 技术倡议

1) 共建开放标准与互联互通认证体系，终结产品协议碎片化

当前 SerDes 市场正处在从私有协议向开放标准过渡的关键阶段。行业应：

- **协同推动开放标准：**积极支持并参与如 802.3DM、ASA、OpenGMSL、HSMT、MIPI A-PHY 等开放标准的制定与完善，降低生态壁垒。
- **建立权威互联互通认证：**由行业协会、联盟或中立组织牵头，建立公正、透明的第三方互联互通测试认证平台，开展多厂商芯片的互联互通测试，确保不同厂商芯片基于同一标准的产品可实现**无缝替换与兼容**，构建可信赖的开放生态，为芯片企业创造充分公平竞争舞台，降低车企集成难度。

2) 建立统一的性能与互联互通测试规范

为支撑 SerDes 产业的长期健康演进，需形成行业公认的测试方法和测试规范：

- **通过行业联盟制定测试规范定义统一的性能指标与测试方法：**从单芯片测试，升级为基于标准化测试夹具与去嵌算法的**系统级多芯片互联互通测试系统**。

3) 强化系统级协同设计与早期融合

面对 SerDes 功能向传感器或 SoC 集成的趋势，系统级优化至关重要：

- **推动产业链早期协同：**倡导芯片企业、Tier 1 与整车厂在电子电气架构定义阶段即开展深度合作，共同规划 SerDes 的集成方案（如与 CIS 或主控 SoC 集成），从源头优化架构、降本增效。
- **贯彻“功能安全由设计开始”：**在芯片设计初期就将 ISO 26262 要求（如冗余、故障检测）融入架构，而非事后修补，以降低车规认证周期与风险。

4) 攻坚核心技术与构建高质量产业生态

为提升本土供应链的成熟度与竞争力，需集中力量：

- **共建关键技术与 IP 平台：**针对高速高精度 ADC、高性能 PLL、时钟数据恢复 CDR 以及适配 FD-SOI 等先进工艺的 PHY IP，鼓励以产业联盟形式，组织企业、高校、研究机构进行联合攻关，共享成果。

- **构建超越车规的质量与可靠性体系：**引导企业建立覆盖设计、制造、封测全流程的“零缺陷”质量文化，并共同制定比国际标准更严苛、更贴合中国复杂用车环境的**长期可靠性测试规范**，打造可信赖的质量背书。

- **鼓励优先试用与迭代反馈：**倡议主流车企与 Tier 1 为经过验证的国产芯片提供“上车”机会，通过快速迭代帮助其提升成熟度。

5) 深化全球合作与拓展新兴应用

在构建稳健本土生态的同时，保持开放与国际视野：

- **积极参与并引领国际标准：**鼓励国内企业在重点建设本土标准技术基础上，深入参与国际标准组织，将中国市场的庞大需求与实践经验融入全球标准，争取关键话语权。

驱动技术向新兴领域拓展：利用车载 SerDes 的技术同源优势，加速推动 SerDes 公有协议标准向机器人、低空飞行、工业视觉、医疗影像等**具身智能**场景的导入，抢占全球新兴高速互连赛道。

结语

车载 SerDes 技术正处于高速演进的关键阶段，面对自动驾驶、智能座舱等新兴应用带来的超高带宽、低延迟需求，行业不仅需要在速率、集成度和协议标准化方面持续突破，更需在生态构建、功能安全和可靠性保障上形成系统性能力。当前，全球市场仍以私有协议和国际巨头主导，但开放标准的兴起、国产替代的加速以及应用场景的拓展，正在重塑产业格局。与此同时，协议碎片化、车规认证门槛、信号完整性挑战、规模效应不足及供应链安全，仍是制约行业发展的核心痛点。

面向未来，行业必须以协同创新为驱动力，推动开放标准共建，打破生态锁定，构建互联互通的技术体系；以系统级协同设计为抓手，提升集成效能，降低成本，增强鲁棒性；以产学研用深度融合为路径，加速核心 IP 攻关和国产芯片成熟度提升；以全生命周期质量管理为保障，建立覆盖设计、制造、验证、应用的可靠性体系；并以国际合作为桥梁，积极参与全球标准制定，提升中国企业的话语权和影响力。

本白皮书不仅呈现了车载 SerDes 技术的五大趋势、行业痛点及技术倡议，更希望为产业链各方提供参考，形成共识，凝聚力量，共同推动车载 SerDes 技术迈向开放、可靠、智能的未来。唯有通过标准协同、技术创新与生态共建，才能在全球竞争中实现跨越式发展，支撑智能汽车产业的高质量、可持续成长。

参考文献：

[1]- QYResearch（北京恒州博智国际咨询有限公司）发布的《全球及中国车载 SerDes 芯片市场现状及发展研究 2026-2032》或相关行业深度研究报告。

[2]- <https://auto-serdes.org/wp-content/uploads/2022/08/ASA-tutorial-Sep-2021.pdf>
https://auto-serdes.org/wp-content/uploads/2023/03/Aviva_AEC-2023-Final.pdf
https://auto-serdes.org/wp-content/uploads/2022/09/2020-10_SerDesConference_Security_v1.1.pdf

https://auto-serdes.org/wp-content/uploads/2022/08/201013_FraunhoferIIS_Automotive_SerDes_ASApart.pdf

[3]- Natalie Wienckowski. Updated Objectives [R/OL]. IEEE P802.3dm Task Force, 2026-03, [2026-03-23].

https://grouper.ieee.org/groups/802/3/dm/public/0326/Objectives_ISAAC_01_0326.pdf.

[4]- WG 802.3. IEEE Standard for Ethernet [S]//LAN/MAN Standards Committee. IEEE: 2022.

[5]- George Zimmerman. IEEE 802.3dm Baseline Motions [R/OL]. IEEE P802.3dm Task Force, 2025-11-12 [2026-03-03].

https://grouper.ieee.org/groups/802/3/dm/public/Baseline_Motion_files/Baseline_Motions_1125.pdf.

